

KNX 双绞线网络收发器

NCN5110

引言

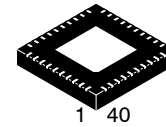
NCN5110 是一款收发器 IC，适用于 KNX 双绞线网络 (KNX TP1-256)。它支持联接楼宇网络中的执行器、传感器、微控制器、开关或其他应用。

NCN5110 可以处理总线上数据的发送和接收。它由未调节的总线电压稳定电压产生以满足自己的电源需求，同时为微控制器等外部器件供电。

NCN5110 可确保安全耦合至总线并从总线去耦。断电时，总线监控向外部微控制器发出警告，以便可以实时存储关键数据。

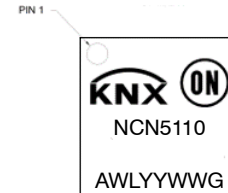
关键特性

- 监控 KNX 总线电压和电流
- 支持的总线电流消耗最高可达 40 mA
- 高效 DC-DC 转换器
 - ◆ 3.3 V 固定
 - ◆ 1.2 V 至 21 V 可选
- 电源调节器控制与监控
- 线性 20 V 调节器
- 直接耦合模拟信号到主机
- 无需晶振
- 外部器件可选 8 或 16 MHz 时钟
- 温度监控
- 扩展工作温度范围：-40°C 至 +105°C
- 这些器件无铅且符合 RoHS 标准



QFN40
MN SUFFIX
CASE 485AU

标记图



- A = 装配地点
- WL = 晶圆批次
- YY = 年
- WW = 工作周
- G = 无铅封装

订购信息

请参阅本数据表第23页封装尺寸部分的详细订购和装运信息。



NCN5110

框图

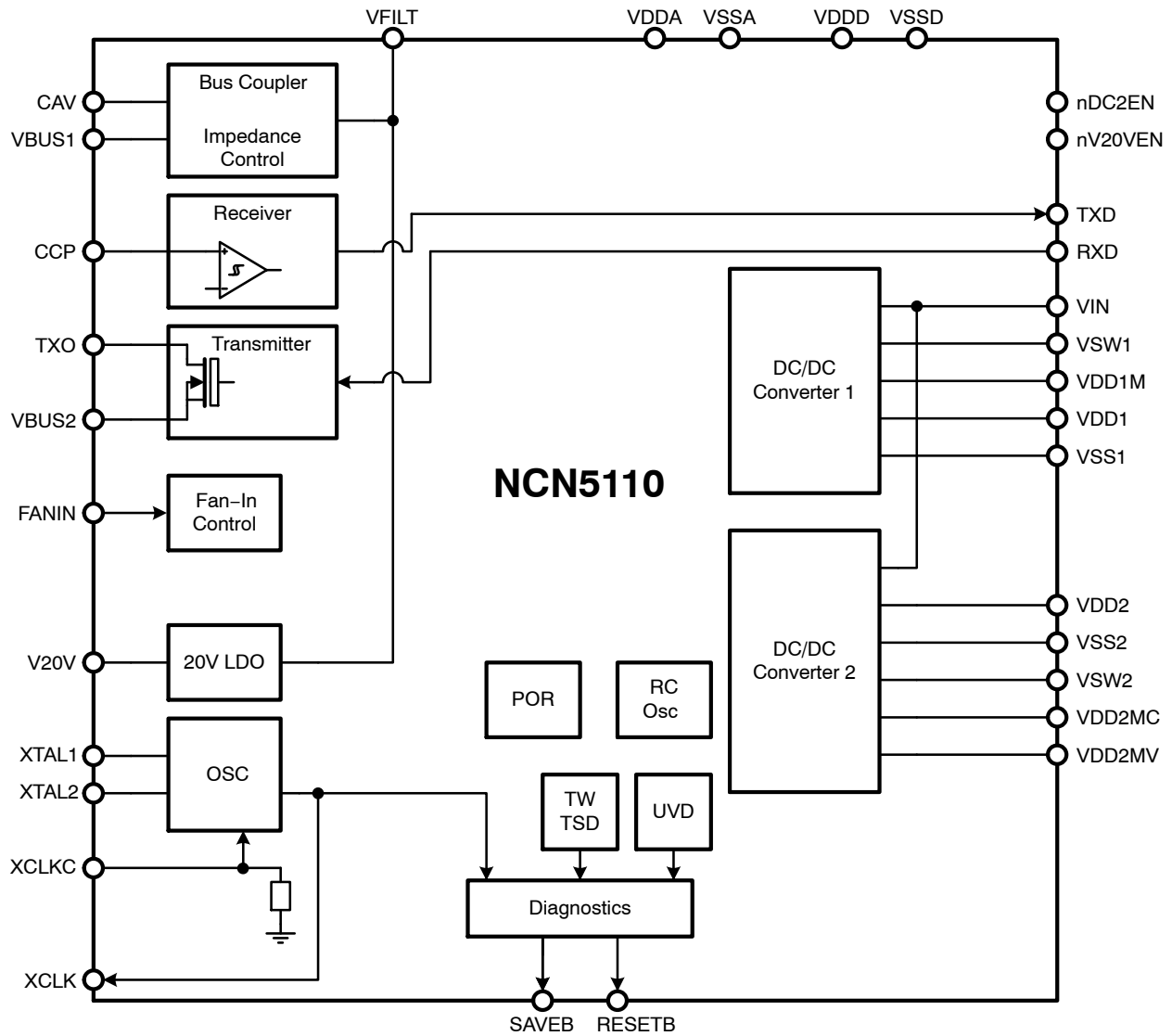


图 1. 框图 NCN5110

引脚排列

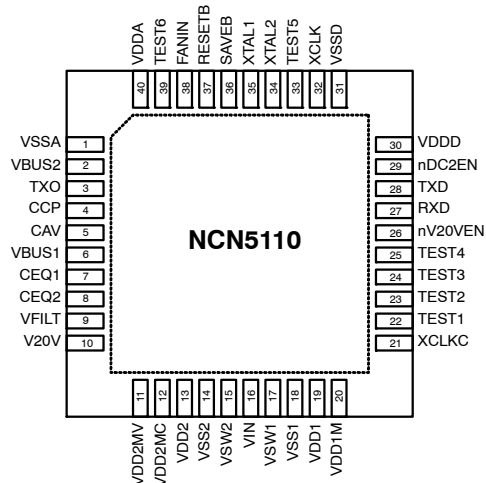


图 2. 引脚排列 NCN5110 (顶视图)

NCN5110

引脚描述

表 1. 引脚列表和描述

Name	Pin	Description	Type	Equivalent Schematic
VSSA	1	Analog Supply Voltage Ground	Supply	
VBUS2	2	Ground for KNX Transmitter	Supply	
TX0	3	KNX Transmitter Output	Analog Output	Type 1
CCP	4	AC coupling external capacitor connection	Analog I/O	Type 2
CAV	5	Capacitor connection to average bus DC voltage	Analog I/O	Type 3
VBUS1	6	KNX power supply input	Supply	Type 5
CEQ1	7	Capacitor connection 1 for defining equalization pulse	Analog I/O	Type 4
CEQ2	8	Capacitor connection 2 for defining equalization pulse	Analog I/O	Type 4
VFILT	9	Filtered bus voltage	Supply	Type 5
V20V	10	20V supply output	Supply	Type 5
VDD2MV	11	Voltage monitor of Voltage Regulator 2	Analog Input	Type 8
VDD2MC	12	Current monitor input 1 of Voltage Regulator 2	Analog Input	Type 9
VDD2	13	Current monitor input 2 of Voltage Regulator 2	Analog Input	Type 8
VSS2	14	Voltage Regulator 2 Ground	Supply	
VSW2	15	Switch output of Voltage Regulator 2	Analog Output	Type 6
VIN	16	Voltage Regulator 1 and 2 Power Supply Input	Supply	Type 5
VSW1	17	Switch output of Voltage Regulator 1	Analog Output	Type 6
VSS1	18	Voltage Regulator 1 Ground	Supply	
VDD1	19	Current Input 2 and Voltage Monitor Input of Voltage Regulator 1	Analog Input	Type 8
VDD1M	20	Current Monitor Input 1 of Voltage Monitor 1	Analog Input	Type 9
XLKLC	21	Clock Frequency Configure	Digital Input	Type 12
TEST1	22	Test pin. Leave unconnected	Digital Output	Type 13
TEST2	23	Test pin. Connect to VSS	Digital Input	Type 12
TEST3	24	Test pin. Connect to VSS	Digital Input	Type 12
TEST4	25	Test pin. Connect to VSS	Digital Input	Type 12
nV20VEN	26	20 V LDO Disable	Digital Input	Type 14
RXD	27	Receive Input	Digital Input	Type 14
TXD	28	Transmit Output	Digital Output	Type 13
nDC2EN	29	Voltage Regulator 2 Disable	Digital Input	Type 14
VDDD	30	Digital Supply Voltage Input	Supply	Type 7
VSSD	31	Digital Supply Voltage Ground	Supply	
XCLK	32	Oscillator Clock Output	Digital Output	Type 13
TEST5	33	Test pin. Connect to VSS	Digital Input	Type 12
XTAL2	34	Clock Generator Output (Quartz)	Analog Output	Type 10
XTAL1	35	Clock Generator Input (Quartz)	Analog Input	Type 10
SAVEB	36	Save Signal (open drain with pull-up)	Digital Output	Type 15
RESETB	37	Reset Signal (open drain with pull-up)	Digital Output	Type 15
FANIN	38	Fan-In Input	Analog Input	Type 11
TEST6	39	Test pin. Leave unconnected.	Analog Output	Type 16
VDDA	40	Analog Supply Voltage Input	Supply	Type 7

等效原理图

下图显示了用户相关输入和输出的等效原理图。这些图表为所用电路的简化表示。

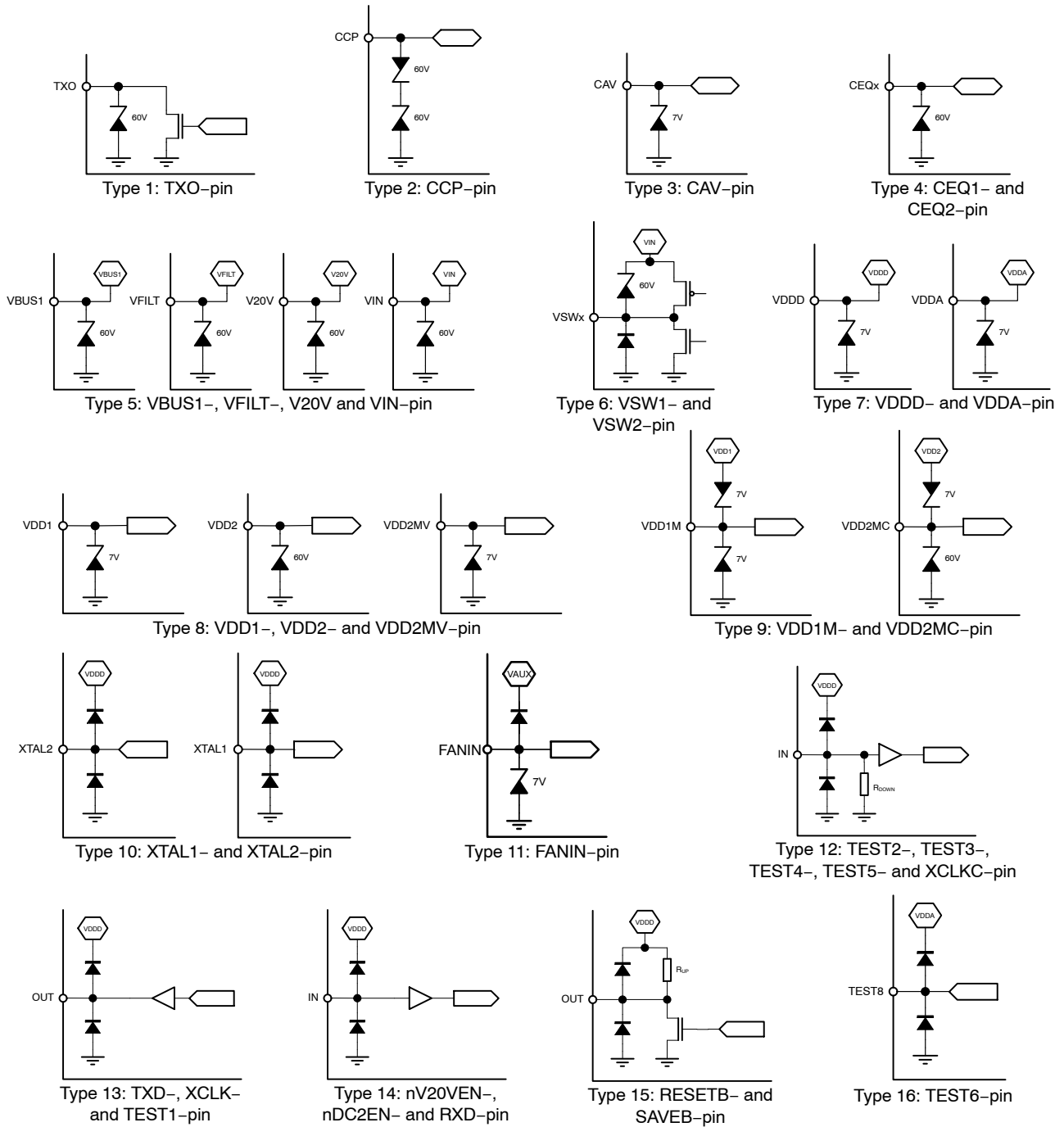


图 3. 输入和输出等效图

NCN5110

电气规格

表 2. 绝对最大额定值 (注 1 和 2)

Symbol	Parameter	Min	Max	Unit
V _{TXO}	KNX Transmitter Output Voltage	-0.3	+45	V
I _{TXO}	KNX Transmitter Output Current (Note 3)		250	mA
V _{CCP}	Voltage on CCP-pin	-10.5	+14.5	V
V _{CAV}	Voltage on CAV-pin	-0.3	+3.6	V
V _{BUS1}	Voltage on VBUS1-pin	-0.3	+45	V
I _{BUS1}	Current Consumption VBUS1-pin	0	120	mA
V _{FILT}	Voltage on VFILT-pin	-0.3	+45	V
V _{20V}	Voltage on V20V-pin	-0.3	+25	V
V _{DD2MV}	Voltage on VDD2MV-pin	-0.3	+3.6	V
V _{DD2MC}	Voltage on VDD2MC-pin	-0.3	+45	V
V _{DD2}	Voltage on VDD2-pin	-0.3	+45	V
V _{SW}	Voltage on VSW1- and VSW2-pin	-0.3	+45	V
V _{IN}	Voltage on VIN-pin	-0.3	+45	V
V _{DD1}	Voltage on VDD1-pin	-0.3	+3.6	V
V _{DD1M}	Voltage on VDD1M-pin	-0.3	+3.6	V
V _{DIG}	Voltage on pins nV20VEN, nDC2EN, TXD, RXD, XCLK, SAVEB, RESETB, XCLKC, and FANIN	-0.3	+3.6	V
V _{DD}	Voltage on VDDD- and VDDA-pin	-0.3	+3.6	V
V _{XTAL}	Voltage on XTAL1- and XTAL2-pin	-0.3	+3.6	V
T _{ST}	Storage temperature	-55	+150	°C
T _J	Junction Temperature (Note 4)	-40	+155	°C
V _{HBM}	Human Body Model electronic discharge immunity (Note 5)	-2	+2	kV

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考译文)

如果电压超过最大额定值表中列出的值范围，器件可能会损坏。如果超过任何这些限值，将无法保证器件功能，可能会导致器件损坏，影响可靠性。

1. 常规：在电路中流动的电流定义为正电流。
2. VBUS2、VSS1、VSS2、VSSA 和 VSSD 构成了公共地。它们硬连接至 PCB 接地层。
3. 室温，发射器用 27 Ω 分流电阻，在整个温度范围内电流为 250 mA。
4. 在限制范围内的正常性能保证达到热警告级别。在热警告和热关断之间，功能暂时丧失或性能下降（干扰停止后不复存在）。
5. 符合 JEDEC JESD22-A114。

推荐工作范围

工作范围定义了功能操作限制和器件的参数特性。请注意，不保证芯片在这些工作范围之外的功能。长时间在推荐工作范围之外运行可能会影响器件的可靠性。

表 3. 工作范围

Symbol	Parameter	Min	Max	Unit
V _{BUS1}	VBUS1 Voltage (Note 6)	+20	+33	V
V _{DD}	Digital and Analog Supply Voltage (VDDD- and VDDA-pin)	+3.13	+3.47	V
V _{IN}	Input Voltage DC-DC Converter 1 and 2	(Note 7)	+33	V
V _{CCP}	Input Voltage at CCP-pin	-10.5	+14.5	V
V _{CAV}	Input Voltage at CAV-pin	0	+3.3	V
V _{DD1}	Input Voltage on VDD1-pin	+3.13	+3.47	V
V _{DD1M}	Input Voltage on VDD1M-pin	+3.13	+3.57	V
V _{DD2}	Input Voltage on VDD2-pin	+1.2	+21	V
V _{DD2MC}	Input Voltage on VDD2MC-pin	+1.2	+21.1	V
V _{DD2MV}	Input Voltage on VDD2MV-pin	+1.2	VDD	V
V _{DIG}	Input Voltage on pins nV20VEN, nDC2EN, RXD and XCLKC	0	VDD	V
V _{FANIN}	Input Voltage on FANIN-pin	0	3.6	V
f _{clk}	Clock Frequency External Quartz	16		MHz
T _A	Ambient Temperature	-40	+105	°C
T _J	Junction Temperature (Note 8)	-40	+125	°C

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考译文)

高于推荐工作范围表格中所列电压时，不保证能够正常运行。长时间在推荐工作范围表格中规定范围以外的电压下运行，可能会影响器件的可靠性。

6. 电压指直流值。使用均衡脉冲时，总线电压必须介于 11 V 和 45 V 之间。
7. VIN 引脚上的最小工作电压至少应为 1 V，大于 VDD1 和 VDD2 的最高值。
8. 更高的结温可能会导致使用寿命缩短。

NCN5110

表 4. 直流参数

(除非另有规定，否则直流参数适用于在建议工作条件下运行的器件。常规：在电路中流动的电流定义为正电流。)

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit	
电源								
V _{BUS1}	VBUS1	Bus DC voltage	Excluding active and equalization pulse	20		33	V	
I _{BUS1_Int}		Bus Current Consumption	V _{BUS} = 30 V, I _{BUS} = 10mA, DC2, V20V disabled, no crystal or clock		1.25	1.70	mA	
			V _{BUS} = 20 V, I _{BUS} = 40 mA		2.75	3.40		
V _{BUSH}		Undervoltage release level	V _{BUS1} rising, see Figure 4		17.1	18.0	18.9	V
V _{BUSL}		Undervoltage trigger level	V _{BUS1} falling, see Figure 4		15.9	16.8	17.7	V
V _{BUS_Hyst}	Undervoltage hysteresis			0.6			V	
V _{DDD}	VDDD	Digital Power Supply		3.13	3.3	3.47	V	
V _{DDA}	VDDA	Analog Power Supply		3.13	3.3	3.47	V	
V _{AUX}		Auxiliary Supply	Internal supply, for info only	2.8	3.3	3.6	V	

KNX 总线耦合器

ΔI _{coupler} /Δt	VBUS1	Bus Coupler Current Slope Limitation	FANIN floating, V _{FILT} > V _{FILTH}		0.40	0.50	A/s
			FANIN = GND, V _{FILT} > V _{FILTH}		0.80	1.00	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}		1.51	1.95	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}		1.17	1.47	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}		0.78	0.98	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}		0.37	0.48	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}		0.17	0.23	
I _{coupler_lim, startup}	VBUS1	Bus Coupler Startup Current Limitation	FANIN floating, V _{FILT} > V _{FILTH}	20.0	25.0	30.0	mA
			FANIN = GND, V _{FILT} > V _{FILTH}	40.0	50.0	60.0	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}	45.0	72.2	114.0	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}	45.0	70.7	86.0	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}	40.0	48.5	57.5	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}	19.5	23.4	27.8	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}	9.4	11.3	13.1	
I _{coupler_lim}	VBUS1	Bus Coupler Current Limitation	FANIN floating, V _{FILT} > V _{FILTH}	10.8	11.4	12	mA
			FANIN = GND, V _{FILT} > V _{FILTH}	20.5	22.3	24	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}	39.6	43.9	47.0	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}	30.0	33.0	35.2	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}	20.2	22.1	23.6	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}	9.4	10.7	11.9	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}	4.2	5.1	6.0	
V _{coupler_drop}	VBUS1, VFILT	Coupler Voltage Drop (V _{coupler_drop} = V _{BUS1} - V _{FILT})	I _{BUS1} = 10 mA		1.72	2.32	V
			I _{BUS1} = 20 mA		2.34	2.80	
			I _{BUS1} = 30 mA		2.94	3.40	
			I _{BUS1} = 40 mA		3.57	4.25	
V _{FILTH}	VFILT	Undervoltage release level	V _{FILT} rising, see Figure 5	10.1	10.6	11.2	V
V _{FILT}		Undervoltage trigger level	V _{FILT} falling, see Figure 5	8.4	8.9	9.4	V

NCN5110

表 4. 直流参数 (continued)

(除非另有规定, 否则直流参数适用于在建议工作条件下运行的器件。常规: 在电路中流动的电流定义为正电流。)

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit
--------	--------	-----------	------------------------	-----	-----	-----	------

固定 DC-DC 转换器

V _{IN}	VIN	Input Voltage		4.47		33	V
V _{DD1}	VDD1	Output Voltage		3.13	3.3	3.47	V
V _{DD1_rip}		Output Voltage Ripple	V _{IN} = 25 V, I _{DD1} = 40 mA, L ₁ = 220 μH		40		mV
I _{DD1_lim}		Overcurrent Threshold	R ₂ = 1 Ω	-100		-200	mA
η _{VDD1}		Power Efficiency (DC Converter Only)	V _{in} = 25 V, I _{DD1} = 35 mA, L ₁ = 220 μH (1.26 Ω ESR)		90		%
R _{DS(on)_p1}		R _{DS(on)} of power switch	See Figure 12			8	Ω
R _{DS(on)_n1}		R _{DS(on)} of flyback switch	See Figure 12			4	Ω
V _{DD1M}		VDD1M	Input voltage VDD1M-pin				3.57

可调 DC-DC 转换器

V _{IN}	VIN	Input Voltage		V _{DD2} ₊₁		33	V	
V _{DD2}	VDD2	Output Voltage	V _{IN} ≥ V _{DD2}	1.2		21	V	
V _{DD2H}		Undervoltage release level	V _{DD2} rising, see Figure 6		0.9 x V _{DD2}		V	
V _{DD2L}		Undervoltage trigger level	V _{DD2} falling, see Figure 6		0.8 x V _{DD2}		V	
V _{DD2_rip}		Output Voltage Ripple	V _{IN} = 25 V, V _{DD2} = 3.3 V, I _{DD2} = 40 mA, L ₂ = 220 μH		40		mV	
I _{DD2_lim}		Overcurrent Threshold	R ₃ = 1 Ω	-100		-250	mA	
η _{VDD2}		Power Efficiency (DC Converter Only)	V _{in} = 25 V, V _{DD2} = 3.3 V, I _{DD2} = 35 mA, L ₂ = 220 μH (1.26 Ω ESR)		90		%	
R _{DS(on)_p2}		R _{DS(on)} of power switch	See Figure 12			8	Ω	
R _{DS(on)_n2}		R _{DS(on)} of flyback switch	See Figure 12			4	Ω	
V _{DD2M}		VDD2MC	Input voltage VDD2MC-pin				21.1	V
R _{VDD2M}		VDD2MV	Input Resistance VDD2MV-pin		1			MΩ
I _{leak,vsw2}		Half-bridge leakage				20	μA	

V20V 调节器

V _{20V}	V20V	V20V Output Voltage	I _{20V} < I _{20V_lim} , V _{FILT} ≥ 21 V	18	20	22	V
I _{20V_lim}		V20V Output Current Limitation	R ₆ > 250 kΩ	4.34	5.68	8.00	mA
			10 kΩ < R ₆ < 93.1 kΩ	132.0/R ₆	273.4/R ₆	392.0/R ₆	A
			R ₆ < 2 kΩ	9.52	12.37	16.00	mA
V _{20VH}		V20V Undervoltage release level	V _{20V} rising, see Figure 7	14.2	15.0	15.8	V
V _{20VL}		V20V Undervoltage trigger level	V _{20V} falling, see Figure 7	13.2	14.0	14.8	V
V _{20V_hyst}	V20V Undervoltage hysteresis	V _{20V_hyst} = V _{20VH} - V _{20VL}		1.0		V	

XTAL 振荡器

V _{XTAL}	XTAL1, XTAL2	Voltage on XTAL-pin				V _{DDD}	V
-------------------	--------------	---------------------	--	--	--	------------------	---

NCN5110

表 4. 直流参数 (continued)

(除非另有规定, 否则直流参数适用于在建议工作条件下运行的器件。常规: 在电路中流动的电流定义为正电流。)

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit
--------	--------	-----------	------------------------	-----	-----	-----	------

扇入控制

$I_{pu, fanin}$	FANIN	Pull-Up Current FANIN-pin	FANIN shorted to GND, Pull-up connected to V_{AUX}	10	20	40	μA
-----------------	-------	---------------------------	--	----	----	----	---------

数字输入

V_{IL}	nV20VEN, nDC2EN, RXD, XCLKC	Logic Low Threshold		0		0.7	V
V_{IH}		Logic High Threshold		2.65		V_{DDD}	V
R_{DOWN}	XCLKC	Internal Pull-Down Resistor		5	10	28	$k\Omega$

数字输出

V_{OL}	TXD, XCLK	Logic low output level		0		0.4	V
V_{OH}		Logic high output level		$V_{DDD} - 0.45$		V_{DDD}	V
I_L	XCLK	Load Current				8	mA
	TXD					4	mA
V_{OL}	SAVEB, RESETB	Logic low level open drain	$I_{OL} = 4\text{ mA}$			0.4	V
R_{up}		Internal Pull-up Resistor		20	40	80	$k\Omega$

温度监控器

T_{TW}		Thermal Warning	Rising temperature See Figure 8	105	115	125	$^{\circ}C$
T_{TSD}		Thermal shutdown	Rising temperature See Figure 8	130	140	150	$^{\circ}C$
T_{Hyst}		Thermal Hysteresis	See Figure 8	5	11	15	$^{\circ}C$
ΔT		Delta T_{TSD} and T_{TW}	See Figure 8		21.7		$^{\circ}C$

封装热阻值

$R_{\theta, ja}$		Thermal Resistance Junction-to-Ambient	Simulated Conform JEDEC JESD-51, (2S2P)		30		K/W
			Simulated Conform JEDEC JESD-51, (1S0P)		60		K/W
$R_{\theta, jp}$		Thermal Resistance Junction-to-Exposed Pad			0.95		K/W

表 5. 交流参数 (除非另有规定, 否则交流参数适用于在建议工作条件下运行的器件。)

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit
--------	--------	-----------	------------------------	-----	-----	-----	------

电源

t_{BUS_FILTER}	VBUS1	VBUS1 filter time	See Figure 4		2		ms
-------------------	-------	-------------------	--------------	--	---	--	----

固定 DC-DC 转换器

t_{VSW1_rise}	VSW1	Rising slope at VSW1-pin			0.45		V/ns
t_{VSW1_fall}		Falling slope at VSW1-pin			0.6		V/ns

可调 DC-DC 转换器

t_{VSW2_rise}	VSW2	Rising slope at VSW2-pin			0.45		V/ns
t_{VSW2_fall}		Falling slope at VSW2-pin			0.6		V/ns

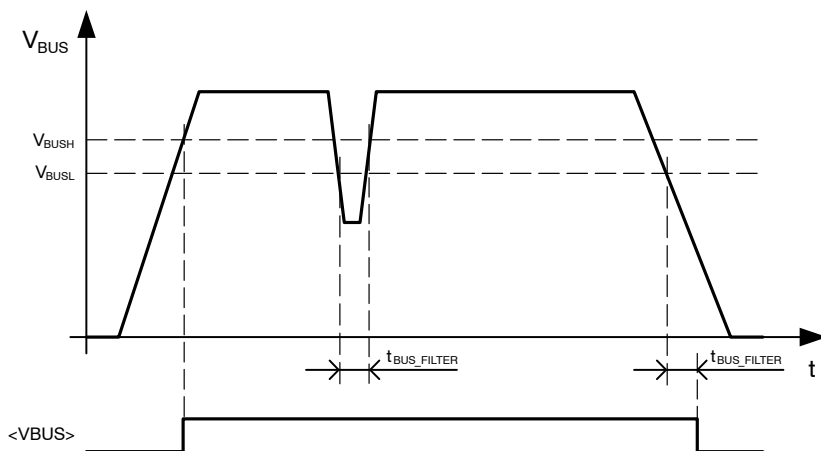
XTAL 振荡器

f_{XTAL}	XTAL1, XTAL2	XTAL Oscillator Frequency			16		MHz
------------	--------------	---------------------------	--	--	----	--	-----

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

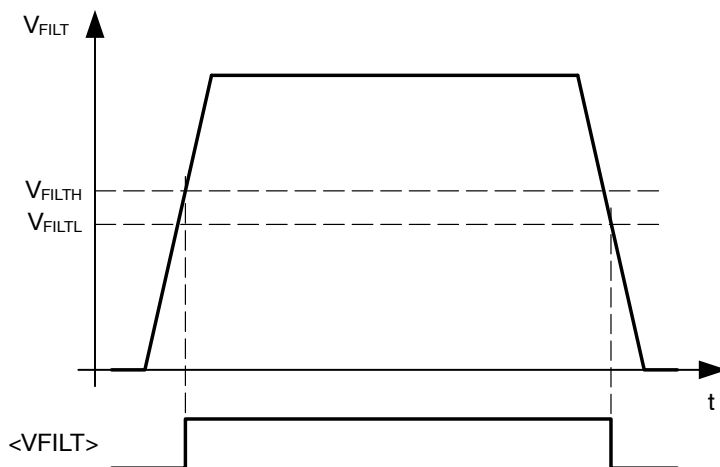
(参考译文)

除非另有说明, “电气特性”表格中列出的是所列测试条件下的产品性能参数。如果在不同条件下运行, 产品性能可能与“电气特性”表格中所列性能参数不一致。



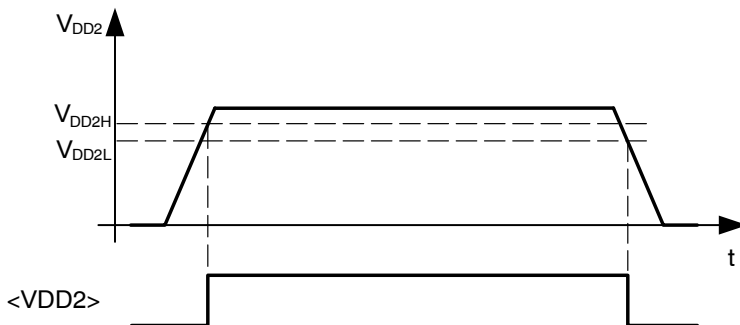
备注：
 $\langle VBUS \rangle$ 是一个可使用内部状态服务验证的内部信号。

图 4. 总线电压欠压阈值



备注：
 $\langle VFILT \rangle$ 是一个可使用系统状态服务验证的内部信号

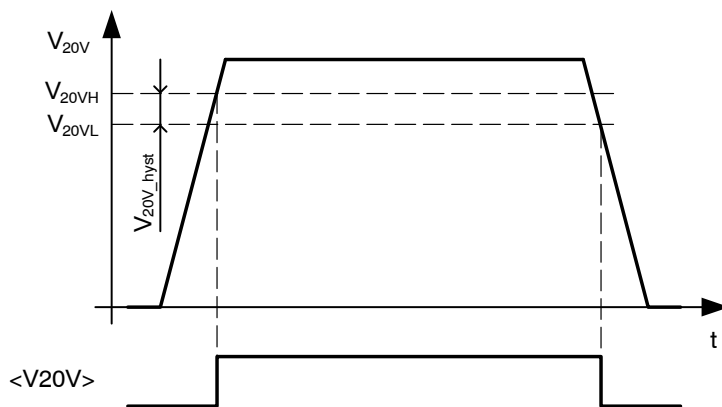
图 5. VFILT 欠压阈值



备注：
 $\langle VDD2 \rangle$ 是一个可使用系统状态服务验证的内部信号

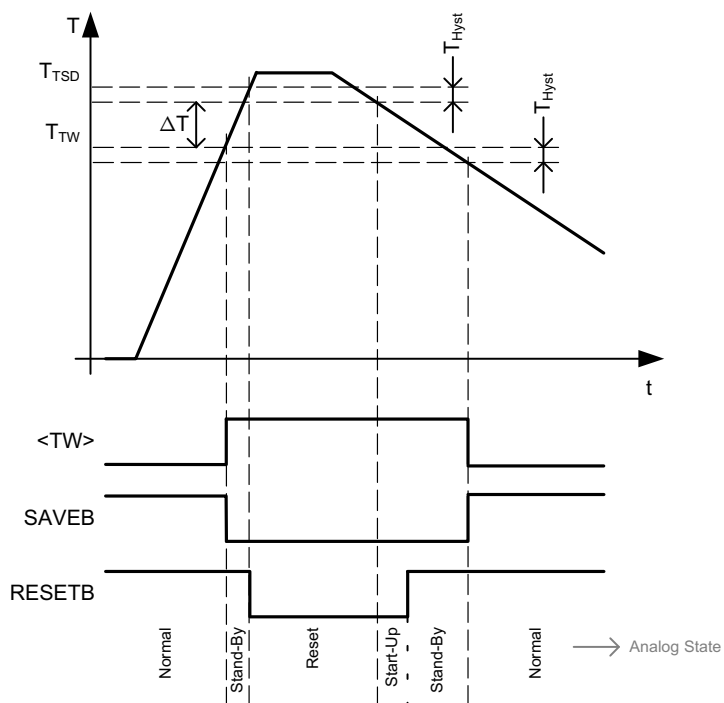
图 6. VDD2 欠压阈值

NCN5110



备注:
 <V20V> 是一个可使用系统状态服务验证的内部信号

图 7. V20V 欠压阈值水平



备注:
 - <TW> 是一个可使用系统状态服务验证的内部信号
 - 当 RESETB 较低时, 无法进行通信!
 - 假设所有电压源在其工作条件范围内。

图 8. 温度监控水平

NCN5110

典型应用原理图

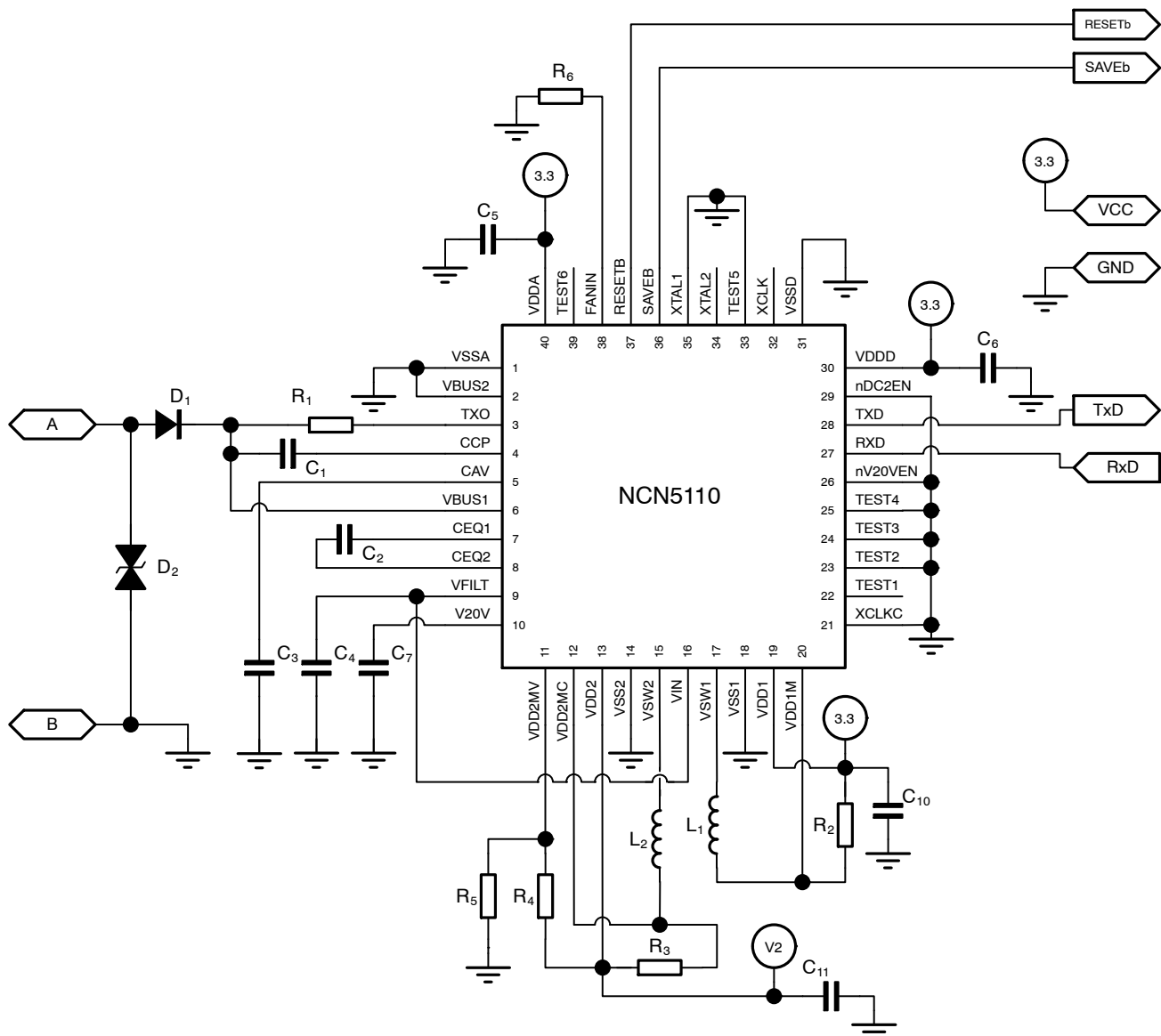


图 9. 典型应用原理图，20 mA 总线限流和 1.0 mA/ms 总线电流斜率

表 6. 外部组件列表和描述

Comp.	Function	Min	Typ	Max	Unit	Remarks	Notes
C ₁	AC coupling capacitor	42.3	47	51.7	nF	50 V, Ceramic	9
C ₂	Equalization capacitor	198	220	242	nF	50 V, Ceramic	9
C ₃	Capacitor to average bus DC voltage	80	100	120	nF	50 V, Ceramic	9
C ₄	Storage and filter capacitor VFILT	12.5	100	4000	μF	35 V	9, 15
C ₅	VDDA HF rejection capacitor	80	100		nF	6.3 V, Ceramic	
C ₆	VDDD HF rejection capacitor	80	100		nF	6.3 V, Ceramic	
C ₇	Load Capacitor V20V		1		μF	35 V, Ceramic, ESR < 2 Ω	12, 13, 15
C ₁₀	Load capacitor VDD1	8	10		μF	6.3 V, Ceramic, ESR < 0.1 Ω	
C ₁₁	Load capacitor VDD2	8	10		μF	Ceramic, ESR < 0.1 Ω	10
R ₁	Shunt resistor for transmitting	24.3	27	29.7	Ω	1 W	9
R ₂	DC1 sensing resistor	0.47	1	10	Ω	1/16 W	
R ₃	DC2 sensing resistor	0.47	1	10	Ω	1/16 W	
R ₄	Voltage divider to specify VDD2	0			Ω	1/16 W, see p15 for calculating the exact value	
R ₅		0		1000	kΩ		
L ₁ , L ₂	DC1/DC2 inductor		220		μH		
D ₁	Reverse polarity protection diode	SS16					11
D ₂	Voltage suppressor	1SMA40CA					
R ₆	Fan-In Programming Resistor	10		93.1	kΩ	1% precision	14

9. 组件必须介于最小值和最大值之间以满足 KNX 要求。
10. 电容电压取决于由 R4 和 R5 定义的 VDD2 值。有关定义 VDD2 电压值的更多详细信息，请参见第 16 页。
11. 要满足 KNX 要求，必须使用反向极性二极管。
12. 允许将此引脚短接至 VFILT 引脚
13. 高电容值可能会影响启动时间
14. 如果未连接电阻或将其拉高至 3.3 V，KNX 器件应通过 10 mA 的总线负载认证。如果短接至地，KNX 器件应通过 20 mA 的总线负载认证。如果在 10 kΩ 和 93.1 kΩ 之间连接至地的电阻，该器件应通过 10 mA (42.2 k)、20 mA (20 k)、30 mA (13.3 k) 或 40 mA (10 k) 的总线负载认证。
15. C4 和 C7 的总电荷可能不高于 121 mC 以满足 KNX 要求。

模拟功能描述

由于 NCN5110 遵循 KNX 标准，因此此数据表中仅给出了 KNX 相关模块的简要说明。可在 KNX 网站 (www.knx.org) 上和 KNX 标准中找到有关 KNX 总线的详细信息。

KNX 总线接口

每个位周期为 104 μs。逻辑 1 仅是总线电压的直流电平，介于 20 V 和 33 V 之间。逻辑 0 编码为总线电压相对于直流电平的下降。逻辑 0 被称为有效脉冲。

有效脉冲由发射器产生，在理想情况下为矩形。它具有 35 μs 的持续时间，深度介于 6 和 9 V (Vact) 之间。每个有效脉冲后跟均衡脉冲，持续时间为 69 μs。后者为高于直流电平的总线电压突变，后跟低至直流电平的指数衰减。均衡脉冲的特点是其在均衡脉冲结束时达到的高度 Veq 和电压 Vend。

有关更详细的 KNX 信息，请参见 KNX 双绞线标准 (KNX TP1–256)。

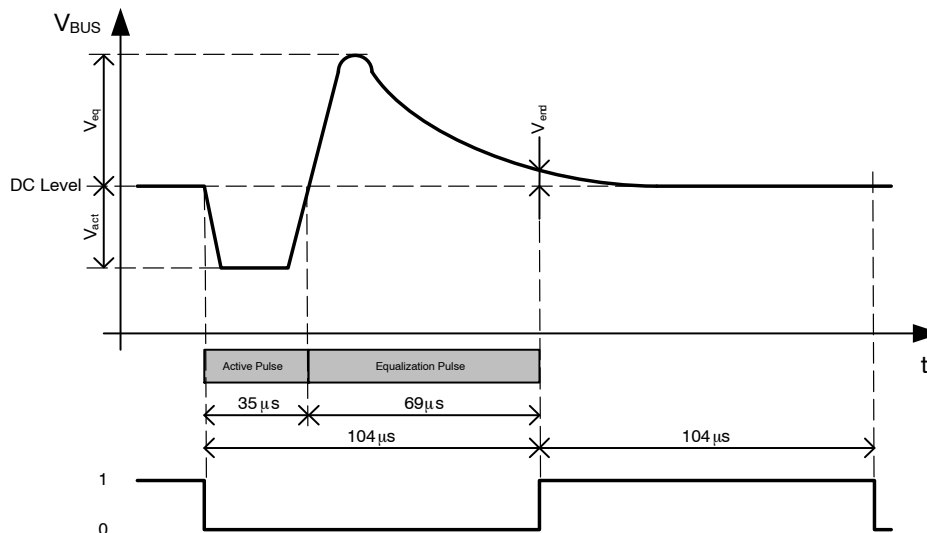


图 10. KNX 总线电压与数字值之间的关系

KNX 总线发射器

发射器的目的是产生介于 6 V 和 9 V 之间的有效脉冲 (参见图 10), 与总线阻抗无关 (注 1)。为此, 发射器会尽可能多地吸收必要电流, 直到总线电压降低了所需的电压量。当 TX 引脚被拉高时, 发射器将产生有效脉冲。微控制器必须提供位电平编码和正确的有效脉冲持续时间。

KNX 总线接收器

接收器可检测出有效脉冲的开始和结束。有效脉冲开始的检测阈值为 -0.45 V (典型值), 低于平均总线电压。有效脉冲结束的检测阈值为 -0.2 V (典型值), 低于平均总线电压且具有 0.25 V 迟滞 (典型值)。此检测结果可用作 RXD 引脚上的脉冲。

总线耦合器

总线耦合器的作用是从总线提取直流电压并提供稳定的电压源, 以便为 NCN5110 供电。

由总线耦合器提供的此稳定电压称为 VFILT, 其后是平均总线电压。总线耦合器同时可确保从总线消耗的电流变化非常慢。为此, 在 VFILT 引脚上使用较大的滤波器电容。负载电流突跃由滤波器电容吸收。长期稳定性要求平均总线耦合器输入电流等于平均 (总线耦合器) 负载电流。如参数 $\Delta I_{\text{coupler}}/\Delta t$ 所示, 其中指示了总线电流斜率限制。总线耦合器也将电流限制为最大 $I_{\text{coupler_lim}}$ 。启动时, 此限流增加至 $I_{\text{coupler_lim, startup}}$ 以便 VFILT 大电容快速充电。

有四种情况可确定 VFILT 电容的尺寸。

首先, 电容值应介于 $12.5\text{ }\mu\text{F}$ 和 $4000\text{ }\mu\text{F}$ 之间以保证器件正常工作。

对 VFILT 电容的另一个要求由系统的启动时间确定。根据 KNX 规格, 总启动时间必须低于 10 s 。该时间由将 VFILT 电容充电至 12 V (DCDC 转换器可工作) 所需的时间和系统其他器件启动时间 $t_{\text{startup, system}}$ 组成。公式如下:

1. KNX 双绞线标准中规定了最大总线阻抗

$$C < \frac{(10s - t_{\text{startup,system}}) \times I_{\text{coupler_lim,startup}}}{VFILTL}$$

对 VFILT 电容值的第三个限制为在不进行重置的情况下所需的电容值以滤出系统的电流阶跃 I_{step} 。

$$C > \frac{\Delta I_{\text{step}}^2}{\left(2 \times (V_{\text{BUS1}} - V_{\text{coupler_drop}} - V_{\text{FILTL}}) \times I_{\text{slope}}\right)}$$

在总线电压下降的情况下，VFILT 尺寸的最后一种情况为所需的警告时间 t_{warning} (介于 SAVEB 和 RESETB 之间)。这由系统的电流消耗 I_{system} 确定。

$$C > \frac{I_{\text{system}} \times (t_{\text{warning}} + t_{\text{busfilter}})}{(V_{\text{BUS1}} - V_{\text{coupler_drop}} - V_{\text{FILTL}})}$$

总线耦合器作为线性稳压器实现。为实现高效率，将总线耦合器上的压降保持最低 (参见表4)。

KNX 阻抗控制

阻抗控制电路定义了总线器件在有效和均衡脉冲过程中的阻抗。阻抗可分为静态分量和动态分量，后者作为时间函数。静态阻抗定义了有效脉冲电流和均衡脉冲电流的负载。动态阻抗由称为均衡脉冲发生器的模块产生，该模块作为时间函数降低了在均衡阶段期间的器件电流消耗 (即增加器件阻抗)，从而将能量返回到总线。

固定和可调 DC-DC 转换器

该器件包含两个 DC-DC 降压转换器，均从 VFILT 供电。

DC1 提供 3.3 V 的固定电压。此电压用作内部低电压源 (V_{DDA} 和 V_{DDD})，但也可作为外部器件 (V_{DD1} 引脚) 供电。DC1 在上电程序过程中自动使能 (参见“模拟状态图”，第 19 页)。

DC2 通过外部电阻分压器提供可编程电压。它不被用作内部电压源，使其无需使用此 DC-DC 转换器 (不需要时，将 V_{DD2MV} 引脚连接至 V_{DD1})。

仅当拉低 $n\text{DC2EN}$ 引脚时，才会使能 DC2。当 $n\text{DC2EN}$ 被拉至 V_{DDD} 时，DC2 控制器会禁用。

分压器可通过下式计算：

$$R_4 = R_5 \times \frac{V_{\text{DD2}} - 1.2}{1.2} \quad (\text{eq. 1})$$

两个 DC-DC 转换器都使用斜率控制来改善 EMC 性能 (参见表5)。要使 DC1 和 DC2 正确工作，VIN 引脚上的电压应高于 DC1 和 DC2 的最高值。

虽然两个 DC-DC 转换器都能够提供 100 mA 电流，但最大电流能力并不总是可用。务必确保 KNX 总线功耗保持在 KNX 规格范围内。DC-DC 转换器和 V20V 调节器的最大允许电流估算如下：

$$\frac{V_{\text{BUS}} \times (I_{\text{BUS}} - I_{20V})}{2 \times [(V_{\text{DD1}} \times I_{\text{DD1}}) + (V_{\text{DD2}} \times I_{\text{DD2}})]} \geq 1 \quad (\text{eq. 2})$$

IBUS 将受限于 KNX 标准，应低于或等于 I_{coupler} (参见表4)。最小 V_{BUS} 为 20 V (参见 KNX 标准)。VDD1 和 VDD2 见表4。正确选择 I_{DD1} 、 I_{DD2} 和 I_{20V} 必须符合 KNX 规格要求 (注 2)。

虽然 DC2 的工作电压最高可达 21 V，但无法在所有工作条件下产生此 21 V 电压。参见应用笔记 AND9135，定义 DC-DC 转换器的最佳电感和电容。在 DC2 上使用低串联电阻输出电容时，建议拆分电流检测电阻 (如图12所示)，以降低低负载条件下的纹波电流。

V20V 调节器

此 20 V 低压差线性稳压器用于为外部器件供电。当它从 VFILT 消耗电流时，可看到此电流，而在 V_{BUS1} 引脚上不会直接进行任何功率转换。

V20V 调节器通过拉低 $n\text{V20VEN}$ 引脚而使能。当 $n\text{V20VEN}$ 引脚被拉高时，20V 调节器会禁用。不使用 V20V 调节器时，无需连接负载电容 (参见图 9 的 C7)。在此情况下，将 V20V 引脚和 VFILT 引脚相连。

20 V 调节器内置限流取决于 F_{ANIN} 电阻值。在表 4 中，启动时的限流典型值表示为 I_{20V_lim} 。

Xtal 振荡器

模拟振荡器单元会产生 16 MHz 的可选时钟。

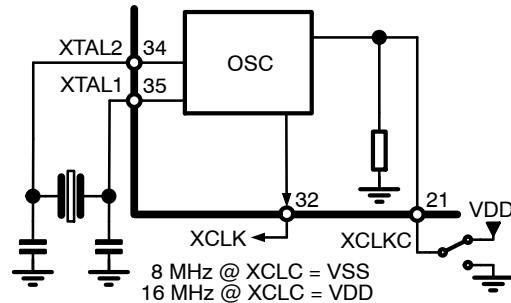


图 11. XTAL 振荡器

XCLK 引脚可用于向主机控制器提供时钟信号。

2. 此公式为典型的 KNX 应用。它只作为指导提供，不保证符合 KNX 标准。

上电后，4 MHz (注 3) 时钟信号将在待机过程中出现在 XCLK 引脚上。进入正常状态时，8 或 16 MHz 时钟信号将出现在 XCLK 引脚上。另请参见图 14。要在 XCLK 引脚上输出 8 MHz 时钟，必须将 XCLKC 引脚拉至地。当 XCLKC 引脚被拉高至 V_{DD} 时，XCLK 引脚将输出 MHz 时钟信号。

由于与 Xtal 问题不同的问题离开正常状态而重新进入待机状态时，8 或 16 MHz 时钟信号将在待机状态过程中仍出现在 XCLK 引脚上。不过，如果由于 Xtal 问题而从正常状态进入待机，4 MHz 时钟信号将出现在 XCLK 引脚上。另请参见表 7。

FANIN 引脚

FANIN 引脚定义了最大允许的总线电流和总线电流斜率。如果将 FANIN 引脚保持浮动，拉高至 V_{DD} 或拉低 (电阻高于 250 k Ω 的情况下)，NCN5110 会将 KNX 总线电流斜率始终限制为 0.5 mA/ms。NCN5110 也会在启动过程中将 KNX 总线电流限制为 30 mA。在正常工作期间，NCN5110 能够从 KNX 总线提取 10.6 mA (= $I_{coupler}$) 电流以提供外部负载 (DC1、DC2 和 V20V)。

如果在电阻小于 2 k Ω 的情况下将 FANIN 引脚拉至地，则该操作与上述相似，以下情况除外：KNX 总线电流斜率将始终限制为 1 mA/ms，KNX 总线电流将在启动过程中限制为 60 mA，且可在正常工作期间从 KNX 总线提取高达 20.5 mA 的电流 ($I_{coupler}$)。在电阻介于 10 k Ω 和 93.1 k Ω 之间的情况下将 FANIN 引脚拉至地时，电流斜率和限流由表 4 中的值定义。针对不

同的电阻值，可使用公式 $I_{bus} = 0.0004 + 434/R_6$ A 估算典型限流。不过，不建议使用不同的电阻值。

可在 KNX 规格中找到“启动”和“正常工作” (如上所述) 定义。

RESETB 和 SAVEB 引脚

RESETB 信号可用于将主机控制器保持在复位状态。当 RESETB 为低电平时，这表示总线电压过低，无法正常工作且固定 DC-DC 转换器尚未启动。它还可以指示热关断 (TSD)。RESETB 信号还指示是否可以在主机和 NCN5110 之间进行通信。

SAVEB 信号指示正确工作。当 SAVEB 变为低电平时，这表示可能的问题 (总线功率损耗或温度过高)，该问题可能会触发主机控制器保存关键数据或进入保存状态。当 VFILT 低于 14 V (由于突然使用大电流) 时或当 VBUS 低于 20 V 的 2 ms 后，SAVEB 会立即变为低电平。当 VFILT 低于 12 V 时，RESETB 会变为低电平。

RESETB 和 SAVEB 引脚为开漏引脚，内部上拉电阻至 V_{DDD} 。

电压监控器

NCN5110 集成了不同的电压监控器，用于监控 VBUS、VFILT、VDD2 和 V20V。电压监控器的通用功能是检测电压何时高于或低于某一电平。监控到的不同电压电平见表 4 (另请参见图 4、5、6 和 7)。

根据电压监控器输出，该器件可以进入不同的状态 (参见“模拟状态图”，第 19 页)。

3. 4 MHz 时钟信号在内部产生，与晶振产生的 8 或 16 MHz 时钟信号相比，其精度较低。

NCN5110

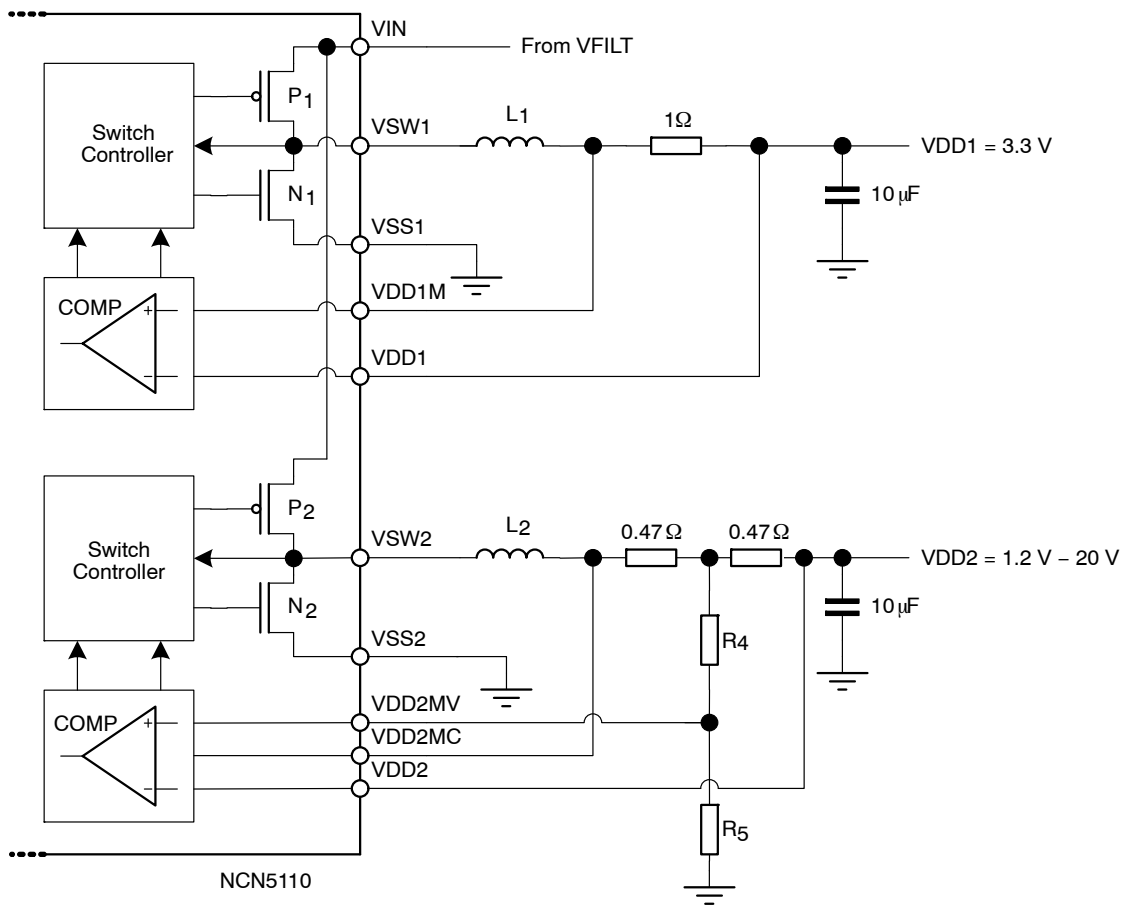


图 12. 固定 (VDD1) 和可调 (VDD2) DC-DC 转换器

表 7. 不同 (模拟) 状态下的几个模块状态

State	Osc	XCLK	VDD1	VDD2/V20V	COMMUNICATION	KNX
Reset	Off	Off	Off	Off	Inactive	Inactive
Start-Up	Off	Off	Start-up	Off	Inactive	Inactive
Stand-By (Note 16)	Off	4 MHz	On	Start-Up	Active	Active
Stand-By (Note 17)	On (Note 19)	On (Note 19)	On	On (Note 20)	Active	Active
Normal	On	On (Note 18)	On	On	Active	Active

16. 仅在从启动状态进入待机时有效。
 17. 仅在从正常状态进入待机时有效。
 18. 8 MHz 或 16 MHz，具体取决于 XCLKC。
 19. 如果由于振荡器问题而进入待机状态，则为 4 MHz 信号。否则为 8 MHz 或 16 MHz 时钟信号。
 20. 仅在由于 VDD2 或 V20V 问题而未进入待机状态时工作。

温度监控器

该器件会产生过热警告 (TW) 和热关断警告 (TSD)。当结温升至热警告级别 (T_{TW}) 以上时，SAVEB 引脚将变为低电平以便将问题发送至主机控制器。当结温高于 TW 时，主机控制器应采取措施来降低结温和/或存储关键数据。

当结温达到热关断 (T_{TSD}) 时，器件将进入复位状态并将停止模拟和数字电源 (以保护器件)。只要温度保持在 T_{TSD} 以上，器件将保持在复位状态。

如果温度降至 T_{TSD} 以下，将进入启动状态 (另请参见图 13)。备份 VDD1 并读取 OTP 存储器时，将进入待机状态且 RESETB 将变为高电平。当温度已降至 T_{TW} 以下且所有电压足够高时，将进入正常状态。SAVEB 将变为高电平且可以再次进行 KNX 通信。

图 8 显示了温度监控器的更好视图。

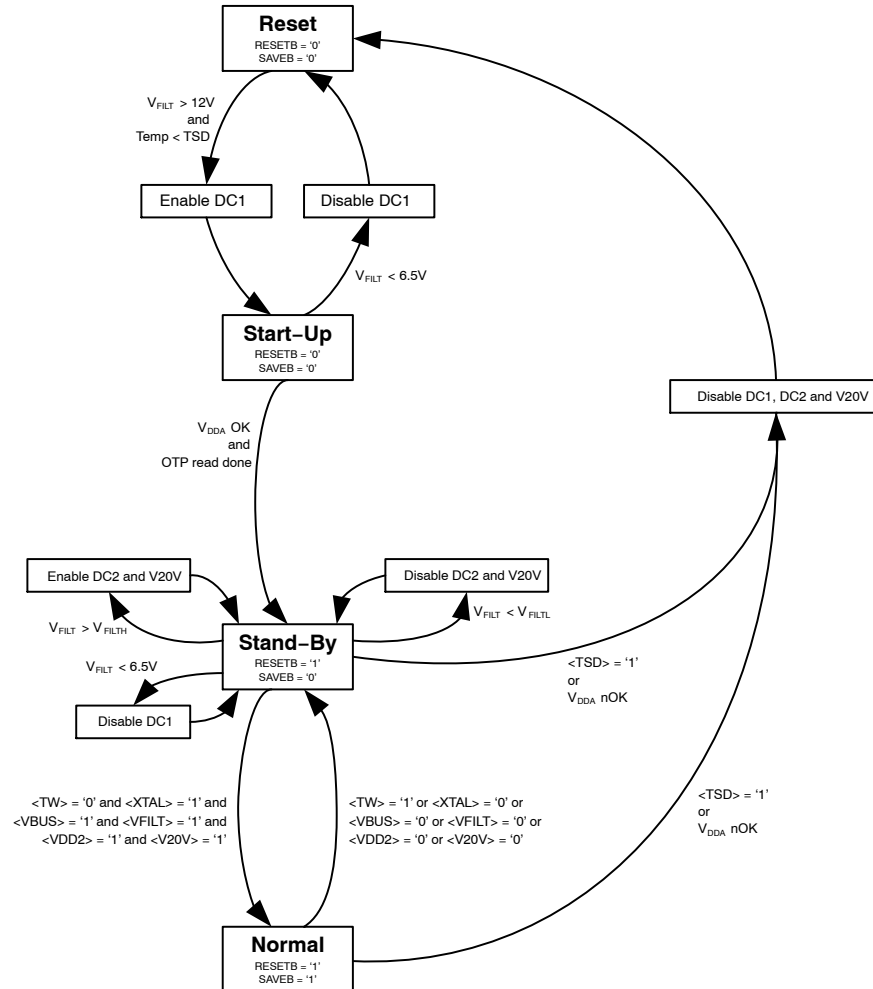
模拟状态图

NCN5110 的模拟状态图如图 13 所示。表 7 给出了不同 (模拟) 状态下的 DC-DC 转换器、V20V 调节器和 KNX 通信状态。

图 14 显示了 NCN5110 启动行为的详细视图。施加总线电压后，滤波器电容开始充电。在此复位状态下，从总线消耗的电流限制为 $I_{coupler}$ (有关详细信息，参见 KNX 标准)。在滤波器电容上的电压达到 10 V (典型值) 后，将使能固定 DC-DC 转换器 (为 VDDA 供电) 且器件会进入启动状态。当 VDD1 超过 2.8 V (典型值) 时，读出 OTP 存储器以调整一些模拟参数 (用户无法访问 OTP 存储器)。完成时，进入待机

状态且 RESETB 引脚会变为高电平。当 VFILT 高于 VFILTH 时，DC2 和 V20V 将启动。当 VBUS、VFILT、VDD2 和 V20V 监控器正常时，将进入正常状态且 SAVEB 引脚将变为高电平。

图 15 显示了关断行为的详细视图。如果 KNX 总线电压降至 VBUSL 以下超过 t_{bus_filter} ，将进入待机状态。SAVEB 将变为低电平以指示此情况。当 VFILT 降至 VFILTL 以下时，DC2 和 V20V 调节器将关闭。当 VFILT 降至 6.5 V (典型值) 以下时，DC1 将关闭且当 VDD1 降至 2.8 V (典型值) 以下时，该器件将进入复位状态 (RESETB 低电平)。

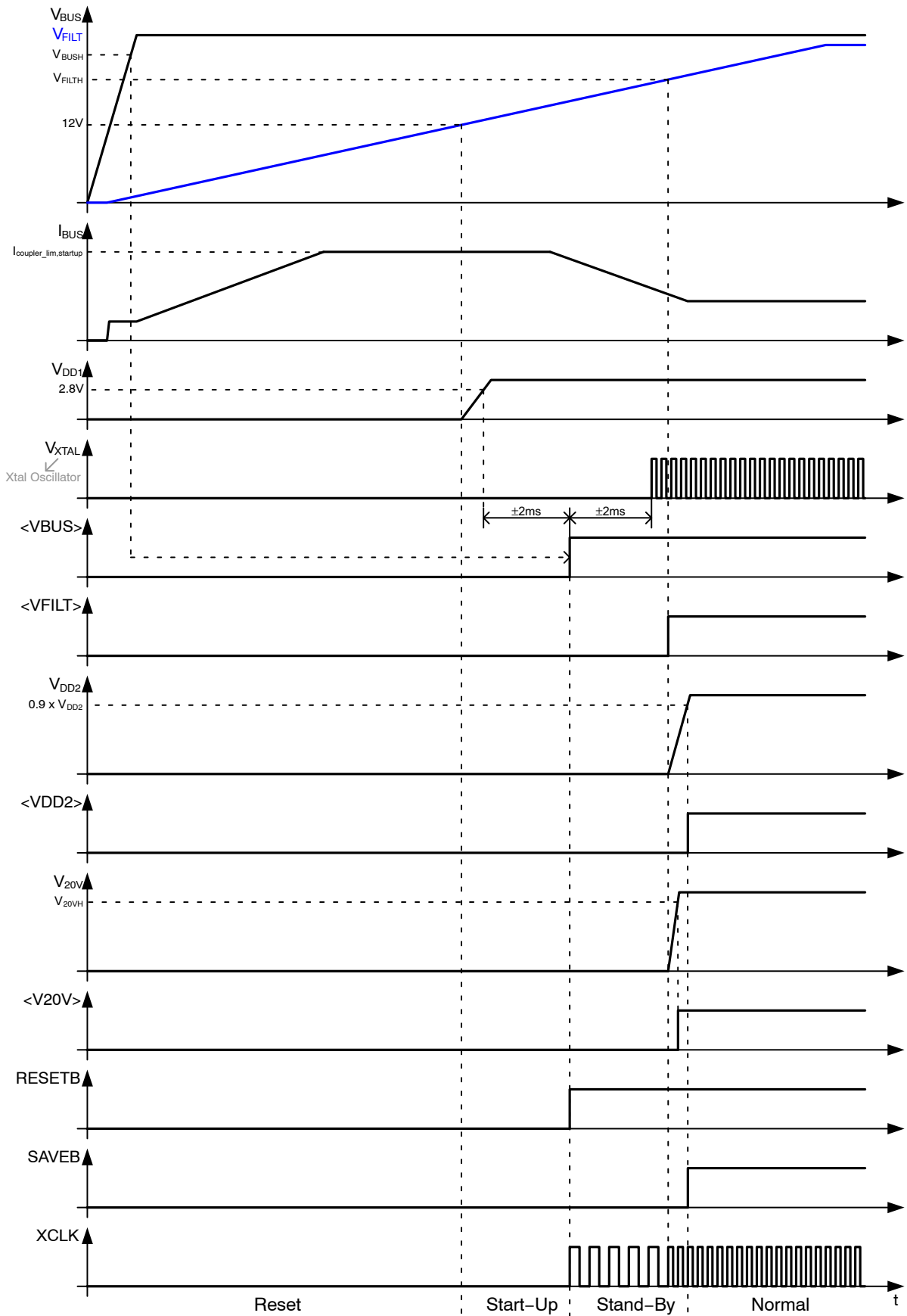


备注:

- <TW>、<XTAL>、<VBUS>、<VFILT>、<VDD2> 和 <V20V> 为内部状态位。
- <TSD> 是指示热关断的内部信号。无法读出此内部信号。
- 虽然可在 TSD 上从正常状态进入复位状态，但由于 TW，首先会进入待机状态。

图 13.

NCN5110



Remarks:
VDD1 directly connected to VDDA.

图 14. 启动行为

NCN5110

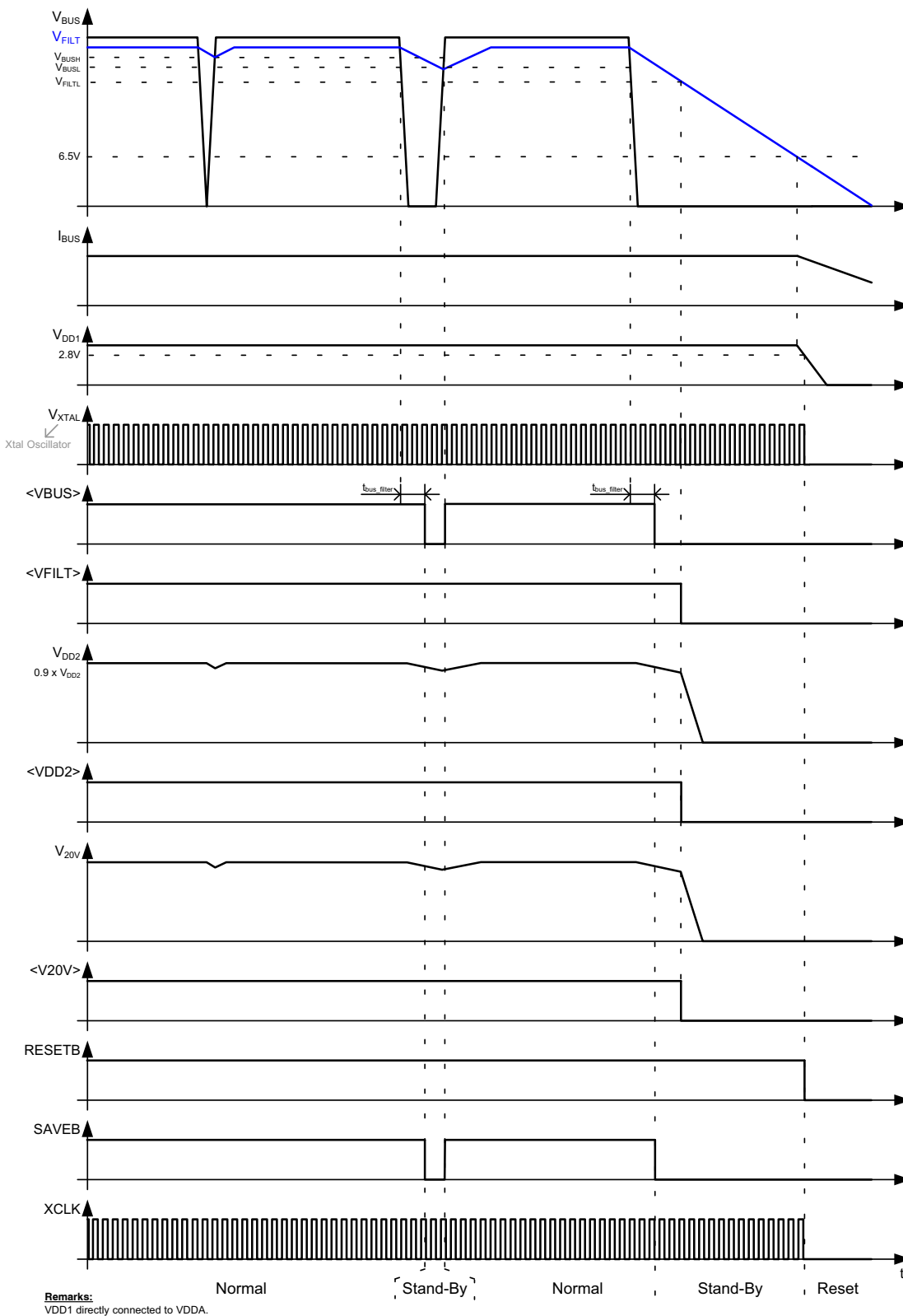


图 15. 关断行为

通信接口

NCN5110 通信引脚 (TxD 和 RxD) 直接连接至 KNX 发射器/接收器。位电平编码/解码已由主机控制器完成。请记住，反转 RxD 和 TxD 引脚上的信号。图 9 给出了一个应用示例。

布局建议

需注意尽可能增加布线密度和减小线长，从而使 PCB 上 VBUS1 网络和 CCP 引脚之间的走线电感尽可能小。根据经验，走线长度应控制在约 5 毫米以下。

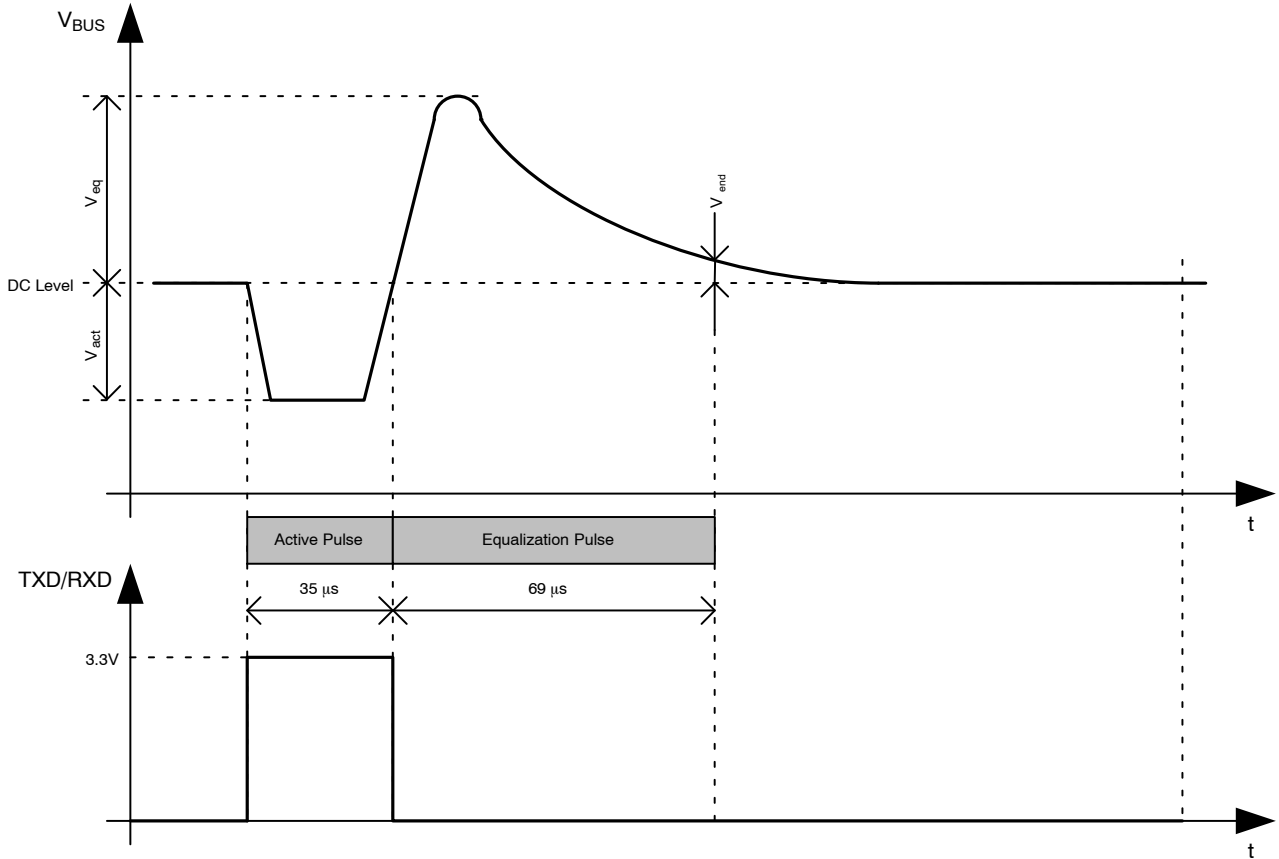


图 16. RxD 和 TxD 上的总线通信及相应电压电平

封装热特性

NCN5110 采用 QFN40 封装。为了优化冷却性能，QFN40 带有必须焊接至 PCB 接地层的裸露散热焊盘。接地层需要散热通孔以便将热量传导至底层。

图 17 给出了良好的传热示例。裸露散热焊盘直接焊接在顶部接地层 (图 17 的左图)。建议使顶部接地层尽可能大 (参见图 17 中的箭头)。为了进一步改善传热性能，通过使用散热通孔将裸露散热焊盘连接至底部接地层 (参见图 17 的右图)。建议使底部接地层尽可能大并使中断尽可能少。

为实现精确的热冷却计算，表 4 给出了器件的主要热阻。必须提供器件功率的热介质如下：

- 静态环境空气 (通过外壳)
- PCB 板覆铜区域 (通过裸露焊盘)

该器件的主要热阻包括结至环境 (R_{thja}) 的 R_{th} 以及结至裸露焊盘 (R_{thjp}) 的总体 R_{th} 。在表 4 中，可以找到根据 JESD-51 仿真的 R_{thja} 和 R_{thjp} 值。根据 JEDEC JESD-51, 2S2P 的 R_{thja} 仿真如下：

- 使用带内电源层和外 (顶部和底部) 信号层的 4 层印刷电路板
- 板厚为 1.46 mm (FR4 PCB 材料)
- 2 个信号层：70 μm 铜厚，具有 5500 mm^2 铜面积以及 20% 电导率
- 2 个内电源层：36 μm 铜厚，具有 5500 mm^2 铜面积以及 90% 电导率

根据 JEDEC JESD-51, 1S0P 的 R_{thja} 仿真如下：

- 1 层印刷电路板 (仅带 1 层)
- 板厚为 1.46 mm (FR4 PCB 材料)
- 该层铜厚为 70 μm ，具有 5500 mm^2 铜面积以及 20% 电导率

NCN5110

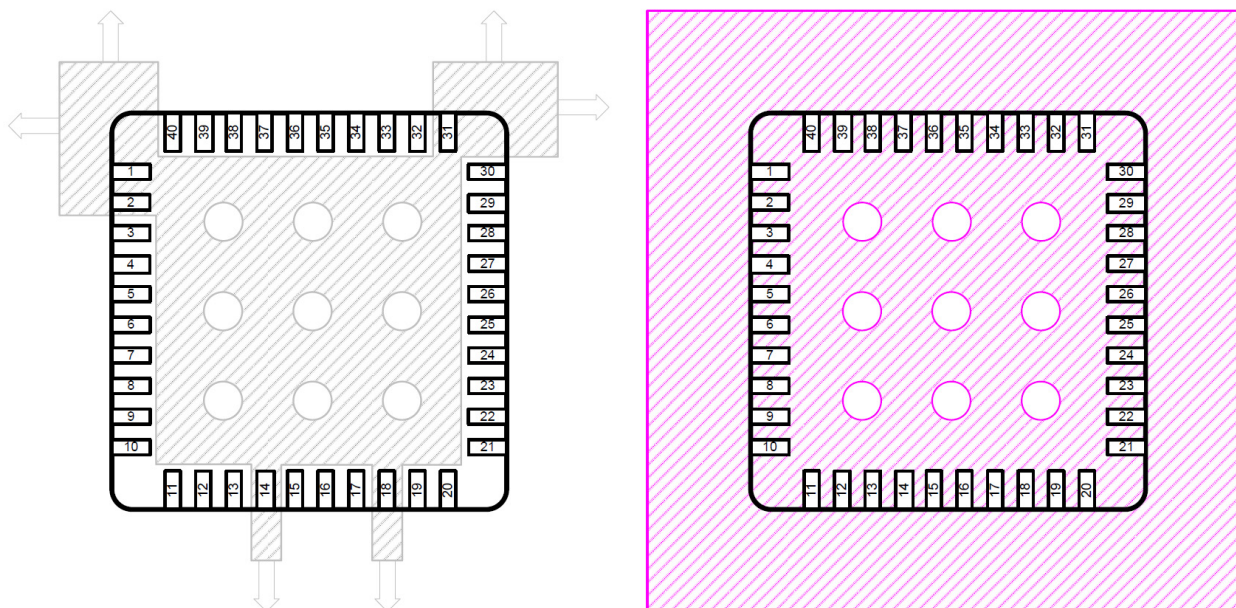


图 17. PCB 接地层布局条件
(左图显示顶部接地层，右图显示底部接地层)

订购信息

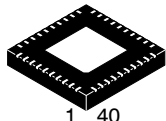
Device Number	Temperature Range	Package	Shipping [†]
NCN5110MNTWG	-40°C to 105°C	QFN-40 (Pb-Free)	3000 / Tape & Reel

[†] 如需卷带和卷盘规格信息，包括部件方向和卷带尺寸，请参阅 BRD8011/D “卷带和卷盘包装规格书”。

MECHANICAL CASE OUTLINE

PACKAGE DIMENSIONS

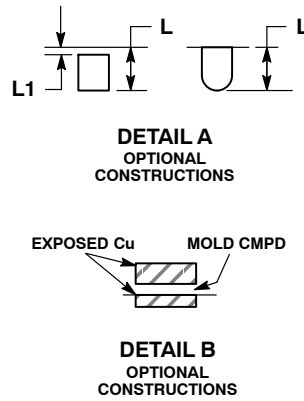
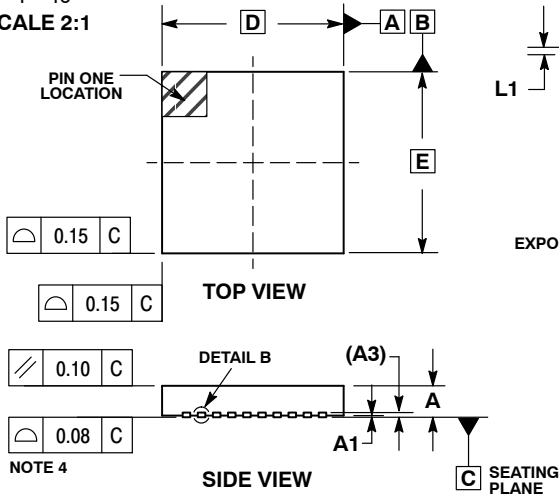
ON Semiconductor®



1 40
SCALE 2:1

QFN40 6x6, 0.5P
CASE 485AU-01
ISSUE O

DATE 01 JUL 2008

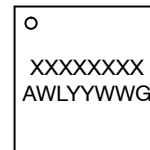


NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSIONS: MILLIMETERS.
3. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.15 AND 0.30mm FROM TERMINAL TIP.
4. COPLANARITY APPLIES TO THE EXPOSED PAD AS WELL AS THE TERMINALS.

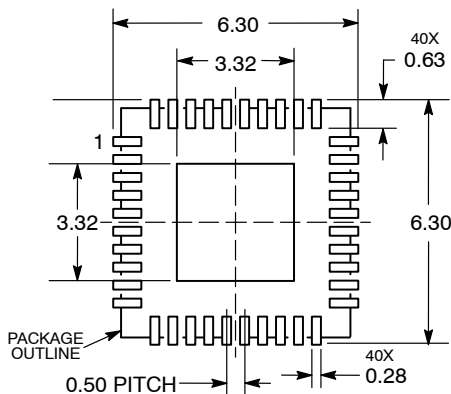
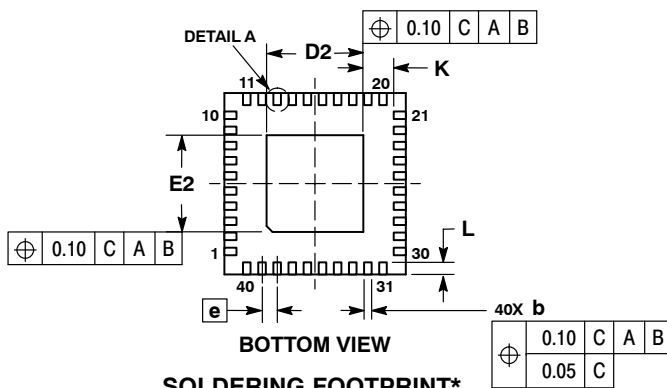
MILLIMETERS		
DIM	MIN	MAX
A	0.80	1.00
A1	0.00	0.05
A3	0.20 REF	
b	0.18	0.30
D	6.00 BSC	
D2	3.10	3.30
E	6.00 BSC	
E2	3.10	3.30
e	0.50 BSC	
K	0.20 MIN	
L	0.30	0.50
L1	---	0.15

GENERIC MARKING DIAGRAM*



XXX = Specific Device Code
 A = Assembly Location
 WL = Wafer Lot
 YY = Year
 WW = Work Week
 G = Pb-Free Package

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.



DIMENSIONS: MILLIMETERS

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

DOCUMENT NUMBER:	98AON31154E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	QFN40, 6x6, 0.5P	PAGE 1 OF 1

ON Semiconductor and ON are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales