



Is Now Part of



**ON Semiconductor®**

To learn more about ON Semiconductor, please visit our website at

[www.onsemi.com](http://www.onsemi.com)

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

# AN-5232

## 高效率的新一代超结 MOSFET、SuperFET® II 和 SuperFET® II Easy Drive MOSFET（低开关噪音）

### 引言

功率 MOSFET 技术继续朝着提高超晶格密度以降低导通电阻的方向发展。超结器件所运用的电荷平衡理论于十年前引入半导体行业，并在高压功率 MOSFET 市场设立了新的标杆<sup>[1]</sup>。超结 (SJ) MOSFET 可以实现更高的功率转换效率。然而，超结 MOSFET 超快的开关性能也带了不必要的副作用，比如电压、电流尖峰较高、电磁干扰较差等。根据最近的系统趋势，提高效率是关键目标，而单纯为了减少电磁干扰而降低开关器件的速度，并非最佳解决方案。飞兆最近新增 SuperFET® II MOSFET 系列，在高电压功率 MOSFET 产品组合中使用最新的超结技术。通过采用这种技术，飞兆在高端交流-直流开关电源应用中提供优越的性能，可适用于服务器、电信、计算机、工业供电、UPS/ESS、光伏逆变器以及照明等，以及要求较高功率密度、系统效率和可靠性的消费类电子产品。利用先进的电荷平衡技术，飞兆半导体引入 600V N 沟道 SuperFET® II MOSFET 系列，以帮助设计师们实现更高效和高性能的解决方案，并缩小电路板空间、减少电磁干扰、提高可靠性。

### 超结MOSFET技术

通常认为  $R_{DS(ON)} \times Q_g$ ，即品质因数 (FOM) 是开关电源 (SMPS) MOSFET 唯一重要的性能指标。因此而开发了数项新技术以改进  $R_{DS(ON)} \times Q_g$ 。图 1 FOM。显示了平面型 MOSFET 和超结 MOSFET 的截面结构和电场分布。平面型 MOSFET 的击穿电压取决于漂移区掺杂度及其自身厚度。电场分布的倾斜度与漂移层掺杂度成正比。因此，需要较厚且轻掺杂的外延层来支持更高的击穿电压。

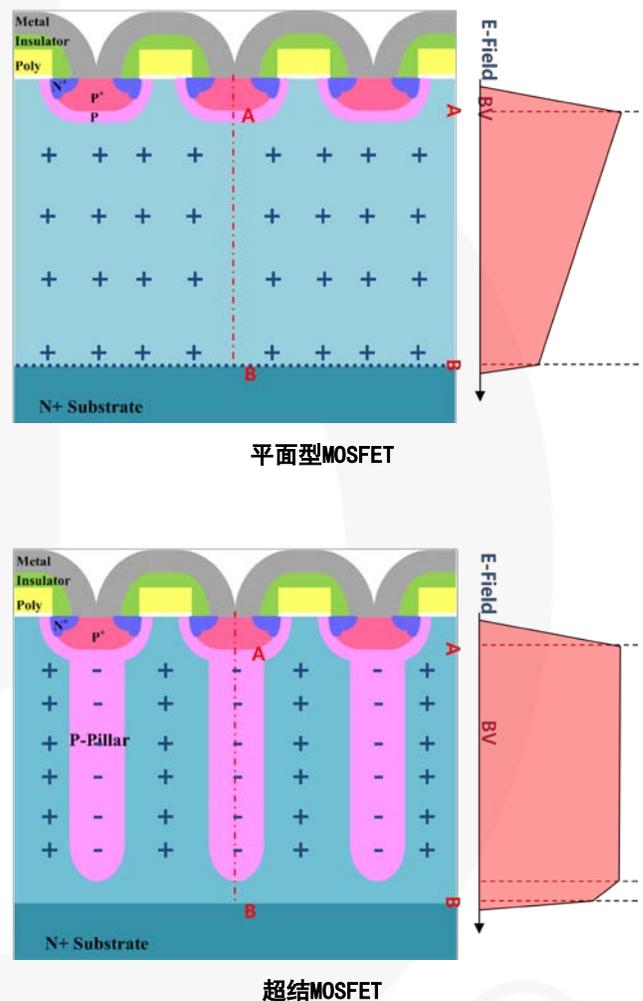


图 1. 功率 MOSFET 的截面结构和电场分布

高压 MOSFET 的导通电阻主要来自漂移区：导通电阻随较厚且轻掺杂的漂移层呈指数增加，从而实现较高的击穿电压。在高压 MOSFET 技术中，实现导通电阻减少最有效的方式是图 2 中所示的超结技术。与传统平面技术的量子阱结构不同，超结技术体中采用了较深的 P 型柱结构。柱结构可有效限制轻掺杂外延区中的电场。

由于采用这种 P 型柱结构，与传统平面结构相比，N 型外延区的电阻显著减少，同时维持了同等的击穿电压<sup>[2]-[4]</sup>。这种新技术打破了硅在导通电阻上的限制，并且与传统平面工艺相比，单位面积的导通电阻仅为原来的 1/3。该技术还拥有独特的非线性寄生电容特性，可减少开关功率损耗。

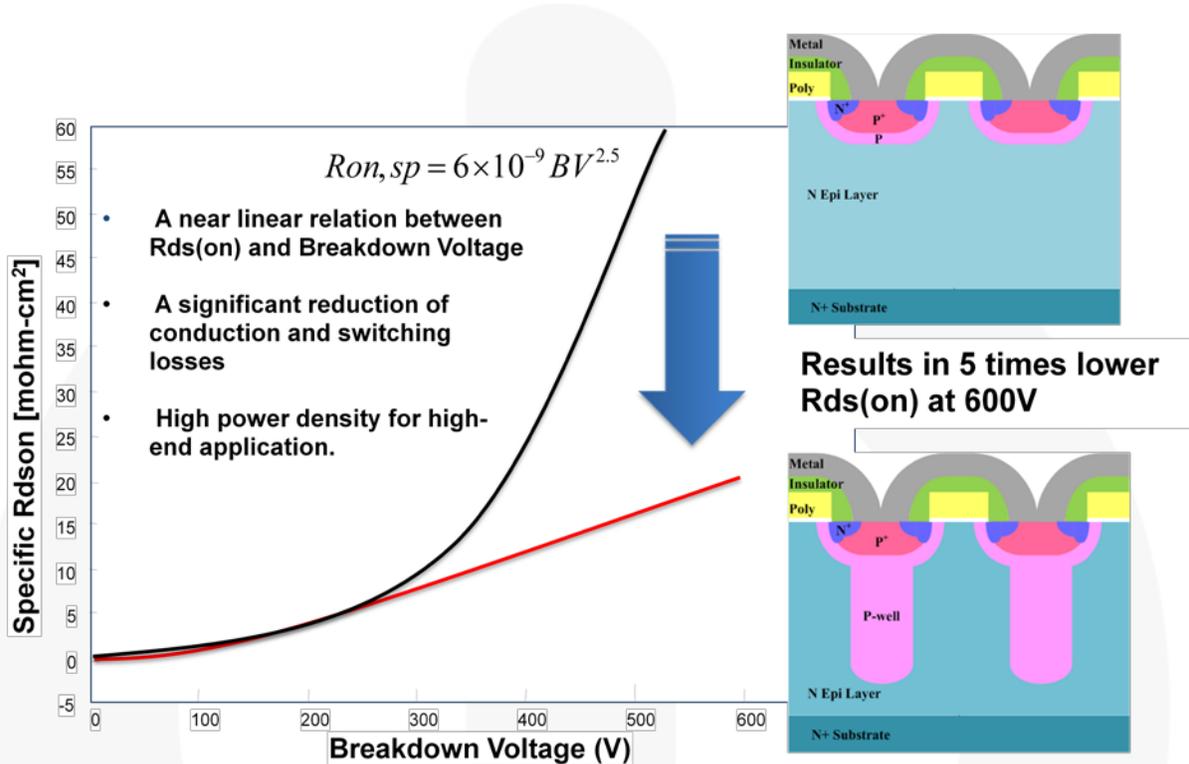


图 2. 平面 MOSFET /超结 MOSFET 的特征  $R_{DS(ON)}$  与击穿电压的函数关系

表 1 显示了飞兆超结 MOSFET 的历史。飞兆的第一代超结 MOSFET, SuperFET<sup>®</sup> I MOSFET 超越了 2003 年引入的平面 MOSFET 的性能。具有更低的开关损耗、更稳固的体二极管、以及在异常条件下对 dv/dt 和 di/dt 更好的控制特性。快速恢复 SuperFET<sup>®</sup> I MOSFET 于 2005 年发布，改进了体二极管性能。2009 年，第二代超结 MOSFET, SupreMOS<sup>®</sup> MOSFET 以更简单的工艺获得更高的有源区超晶格密度。由于工艺步骤的减少，SupreMOS<sup>®</sup>

MOSFET 每个给定区域的导通电阻甚至不到 SuperFET<sup>®</sup> I MOSFET 的 40%。适用于谐振变换器的快速恢复 SupreMOS<sup>®</sup> MOSFET 于 2010 年发布。新一代的 SuperFET<sup>®</sup> II MOSFET 提供了两大产品族系：SuperFET<sup>®</sup> II 系列与 SupreMOS<sup>®</sup> MOSFET 类似，为高性能应用优化；而 SuperFET<sup>®</sup> II Easy Drive 系列则与 SuperFET<sup>®</sup> I MOSFET 相类似，为易用性和低电磁噪音优化。

表 1. 飞兆超结 MOSFET 系列及历史

产品系列	发布	$V_{th}$	特性	内部 $R_g$	$Q_{rr}$
SuperFET® I MOSFET	2003	4V	快速开关 体二极管强壮性同类最优 易用性	小	大
快速恢复 SuperFET® I MOSFET	2005	4 V	恢复迅速且结构稳固的体二极管 谐振转换器/逆变器下拓扑结构	小	小
SupreMOS® MOSFET	2009	3 V	超快速开关 FOM最低, 效率极高	小	大
快速恢复 SuperFET® MOSFET	2010	4 V	恢复迅速且结构稳固的体二极管 谐振转换器/逆变器拓扑结构	小	小
SuperFET® II MOSFET	2011	3 V	系统效率最大化 提高开关速度的同时降低 $dv/dt$ 更佳的体二极管强壮性	小	大
SuperFET® II MOSFET Easy Drive	2012	3 V	易用性 异常条件下的 $di/dt$ 及 $dv/dt$ 控制 更佳的体二极管强壮性	大	大
快速恢复 SuperFET® II MOSFET	2012	4 V	恢复迅速且结构稳固的体二极管 谐振转换器/逆变器拓扑结构 可得到 650 V	小	小

## SuperFET® II MOSFET 系列

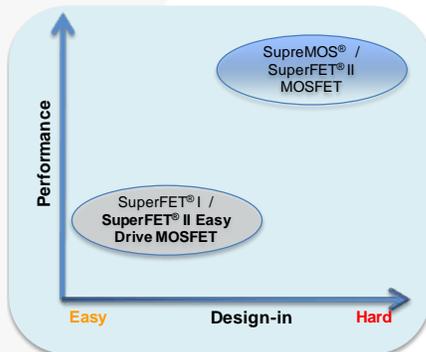


图 3. SuperFET® II MOSFET 概念

图 3显示 SuperFET® II MOSFET 的概念。SuperFET® II 系列具有极佳的开关性能，可直接替代 SupreMOS® MOSFET。由于栅极电荷和电容的优化，开关  $dv/dt$  要低于 SupreMOS® MOSFET。SuperFET® II “Easy Drive” 系列优化了开关性能，可直接替代 SuperFET® I MOSFET。其配有集成的栅极电阻和优化的电容，实现了自限  $di/dt$  和  $dv/dt$  的特性。SuperFET® II Easy Drive 系列简化了应用难度并降低了表 2 噪音等级。显示了 SuperFET® II MOSFET 的特性和优点。

表 2. SuperFET® II MOSFET 技术的特性和优点

SuperFET II® Easy Drive Series 600V	SuperFET II® Series 600V
<ul style="list-style-type: none"> <li>• Suffix “E”</li> <li>• Built-in Internal <math>R_g</math></li> <li>• Optimized <math>C_{gd}</math></li> <li>• Lower <math>E_{oss}</math></li> <li>• Good body diode <math>dv/dt</math></li> </ul>	<ul style="list-style-type: none"> <li>• No suffix</li> <li>• Reduced <math>Q_g</math></li> <li>• Lower <math>E_{oss}</math></li> <li>• Good body diode <math>dv/dt</math></li> </ul>
<ul style="list-style-type: none"> <li>• Easy to design</li> <li>• Controllable <math>dv/dt</math></li> <li>• Less gate oscillation and low EMI</li> <li>• Higher efficiency for light load conditions</li> <li>• Reliable operation for resonant converters</li> </ul>	<ul style="list-style-type: none"> <li>• Fast switching performance</li> <li>• High efficiency</li> <li>• Increased power density</li> <li>• Higher efficiency for light load conditions</li> <li>• Reliable operation for resonant converters</li> </ul>

## SuperFET® II Easy Drive 系列

### 内部栅极电阻及栅极电荷

超结 MOSFET 基于电荷平衡技术，可降低导通电阻和寄生电容，从而能够提供出色的性能。由于寄生电容较小，这些超结 MOSFET 具有极快的开关特性，从而可以降低开关损耗。然而，由于没有  $dv/dt$  控制，漏源电压摆率可攀到  $100 \text{ V/ns}$ ，导致因为器件或印刷电路板内的杂散寄生效应以及开关电源中超结 MOSFET 的非线性寄生电容而导致电磁干扰和稳定性问题。由于 SuperFET® II MOSFET 的优化设计，飞兆半导体的新一代超结 SuperFET® II 器件具有快速开关和低开关噪声特性，从而在应用中能够实现高效率 and 低电磁干扰 (EMI)。超结 MOSFET 开关迅速，可降低开关损耗，但也有负面效应，如增加实际应用中的电磁干扰、栅极振荡和漏极-源极电压峰值。栅极驱动设计中的一个关键控制参数为外部串联栅极电阻 ( $R_g$ )。这些栅极电阻能够抑制漏源极峰值电压并能够防止功率 MOSFET 中导线电感和寄生电容产生的栅极振荡。还能够在导通和关断期间减缓电压和电流上升速度 ( $dv/dt$  和  $di/dt$ )。  $R_g$  还影响 MOSFET 中的开关损耗。由于器件需要在目标应用中尽量提高效率，因此控制损耗非常重要。从实际应用的立场出发，选择正确的  $R_g$  值尤为重要。如图 4 所示，SuperFET® II Easy Drive 系列有集成在栅极垫中的栅极电阻，而非等效串联电阻 (ESR)，以降低栅极振荡并在高电流状态下控制开关  $dv/dt$  及  $di/dt$ 。根据栅极电荷对集成栅极电阻值进行了优化。

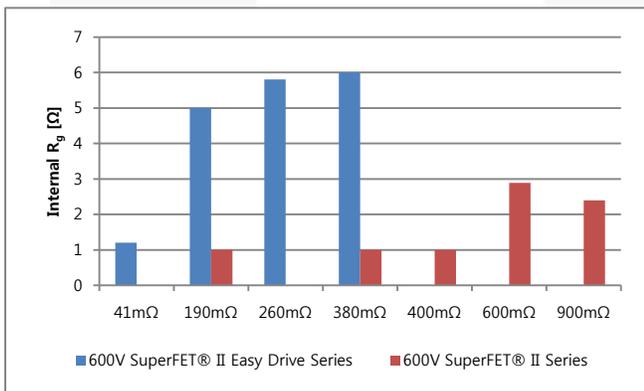


图 4. 600V SuperFET® II MOSFET 系列的内部栅极电阻

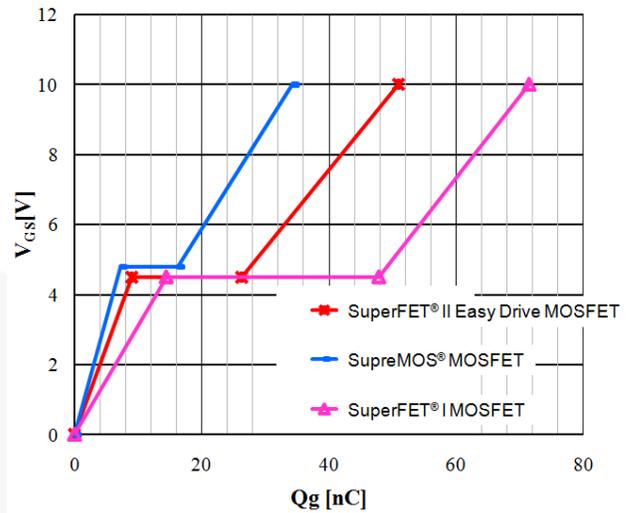


图 5. 栅极电荷的对比: 600V/190mΩ SuperFET® II Easy Drive MOSFET 对比600V/190mΩ 上一代 SJ MOSFET

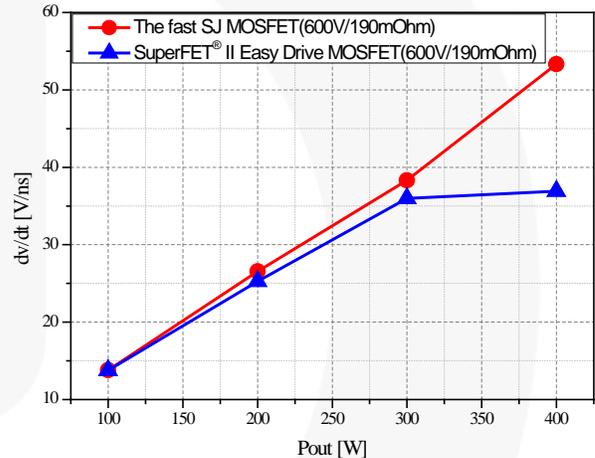


图 6.  $dv/dt$  测量对比:  
PFC 电路中快速超结 MOSFET 与 SuperFET® II Easy Drive MOSFET 在关断瞬间的对比  
( $V_{in}=100V_{AC}$ ,  $P_{out}=400W$ ,  $R_g=3.3\Omega$ )

超结 MOSFET 的  $C_{oss}$  变为很强的非线性，并在超结 MOSFET 内  $50 \text{ V}$  漏源电压附近迅速衰减。这些效应允许极快的  $dv/dt$  和  $di/dt$ 。反向传输电容 ( $C_{gd}$ )，通常指米勒电容，是开关过程中影响电压升降次数的主要参数之一。 $C_{gd}$  提供来自漏极电压的负反馈作用，且必须通过  $R_g$  供应的栅极驱动电流释放。振荡与若干原因相关，如较高的开关  $dv/dt$  及  $di/dt$  和寄生  $C_{gd}$  图 5 及漏极电压。显示了 SuperFET® II Easy Drive MOSFET 及上一代 SJ MOSFET ( $V_{DS}=480V$ 、 $V_{GS}=10V$  及  $I_D$  图 5=10A) 的栅极电荷测量值。如中所示，SuperFET® II Easy Drive MOSFET 栅极电荷通过优化以改进开关损耗和开关噪声之间的平衡。由于 SuperFET® II Easy Drive MOSFET 在栅极控制及  $C_{gd}$  限制开关中更佳的表现，SuperFET® II Easy Drive MOSFET 能在确保 MOSFET 的可靠工作和降低 EMI 噪声的同时优化效

率。显示了在同样的驱动条件下，从 100 W 至 400 W 的 PFC 电路内关断瞬间，快速超结 MOSFET 及 SuperFET® II Easy Drive MOSFET 的对比，以显示 MOSFET 的  $dv/dt$  实例。快速超结 MOSFET 中关断  $dv/dt$  的线性上升表明  $dv/dt$  无法在带有小栅极电阻的 PFC 电路内受控 ( $3.3\Omega$ )。SuperFET® II Easy Drive MOSFET 与快速超结 MOSFET 相比，抑制了关断时  $dv/dt$  的上升，但在 300 W 负荷条件下仍呈线性增长。在满负荷状态下， $dv/dt$  速度被控制为 36 V/ns，对比快速超结 MOSFET 减少了约 30.8%。

### 异常状态下 SuperFET® II Easy Drive 稳定运行

由于 MOSFET 是单极器件，寄生电容是开关转换的唯一限制因素。与标准的 MOSFET 技术相比，电荷平衡原理降低了每个单位区域的导通电阻，并减小了  $R_{DS(on)}$  相同时的芯片大小。图 7 显示了超结 MOSFET 和平面型 MOSFET 的电容。标准 MOSFET 的  $C_{oss}$  仅显示了中度的线性变化，而超结 MOSFET 的  $C_{oss}$  曲线已表现出高度的非线性。由于超晶格密度较高，超结 MOSFET 的  $C_{oss}$  初始值极高，但图 7 在超结 MOSFET 内 50 V 漏源电压附近迅速衰减，如所示。当超结 MOSFET 作为 PFC 或 DC-DC 转换器的开关器件使用时，该现象将导致极快的  $dv/dt$  及  $di/dt$  并引起电压和电流的振荡。

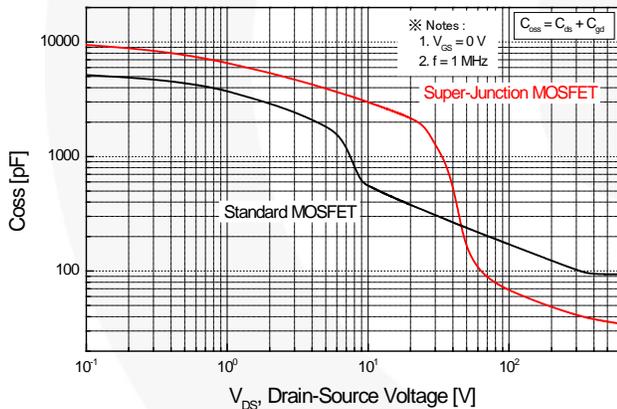


图 7. 平面型 MOSFET 和超结 MOSFET 之间的输出电容比较

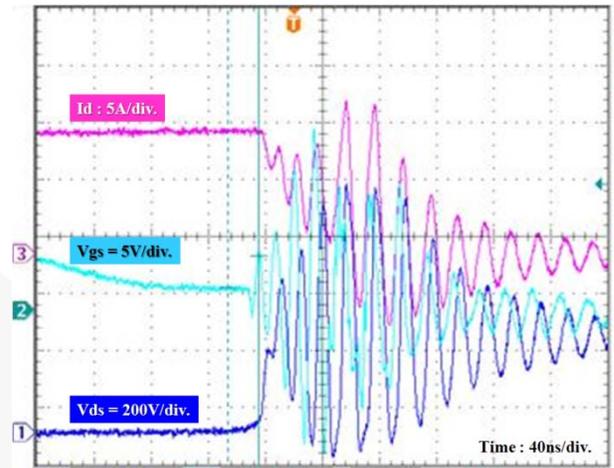


图 8. 在 PFC 电路内使用超结 MOSFET 时的严重振荡波形

图 8 显示了超结 MOSFET 关断瞬间观察到 PFC 电路中的振荡波形。增加栅极电阻能够抑制漏源极峰值电压并防止超结 MOSFET 引脚电感和寄生电容产生的栅极振荡。还能够导通和关断期间减缓电压和电流上升速度 ( $dv/dt$  和  $di/dt$ )。外部  $R_g$  也能影响 MOSFET 中的开关损耗。由于器件需要在目标应用上尽量提高效率，因此控制损耗非常重要。通常来说，存在几个影响 MOSFET 开关行为的振荡电路，包括内外部振荡电路<sup>[4]-[6]</sup>。图 9 显示包含功率 MOSFET 的内部寄生效应和电路板布局外部耦合电容  $C_{gd,ext}$  构成的外部振荡电路的 PFC 简易电路图，以及电路板布局的漏极、源极和栅极技术电感。随着开关速度的提高，装置和电路板上的寄生元件对开关特性的影响也随之加大。在图 9 中， $L$ 、 $C_o$  和  $D_{boost}$  分别是电感、输出电容和升压二极管。 $C_{gs}$ 、 $C_{gd,int}$  和  $C_{ds}$  分别为功率 MOSFET 的寄生电容。 $L_{d1}$ 、 $L_{s1}$  和  $L_{g1}$  是漏极、源极和栅极的寄生引线电感；包括功率 MOSFET 的引线键合。 $R_{g,int}$  和  $R_{g,ext}$  分别是功率 MOSFET 的内部栅极电阻和电路的外部栅极驱动电阻。 $C_{gd,ext}$  是电路的寄生栅漏极电容。 $L_D$ 、 $L_S$  和  $L_G$  为印制电路板的漏极、源极和栅极铜引线杂散电感。栅极寄生振荡出现在 MOSFET 导通和关断时由栅漏极电容  $C_{gd}$  和栅极引线电感  $L_{g1}$  组成的谐振电路中。当出现谐振条件 ( $\omega L = 1/\omega C$ ) 时，在栅源极间电压  $V_{gs(in)}$  中将出现比驱动电压  $V_{gs(in)}$  大的振荡电压，这是因为由谐振产生的电压振荡与谐振电路的选择性  $Q(=\omega L/R = 1/\omega CR)$  成比例变化，如图 10 所示。通过电容和电感的电压  $V_C$  和  $V_L$  可用方程式 (1) 和 (2) 计算。

$$V_C = \frac{I}{2\pi f C} = \frac{V}{\omega C R} = Q \cdot V \quad (1)$$

$$V_L = I \cdot 2\pi f L = \frac{V \cdot \omega L}{R} = Q \cdot V \quad (2)$$

其中：

$$Q = \frac{\omega L}{R} = \frac{1}{\omega CR}$$

在 MOSFET 开关速度提高时，MOSFET 的漏源极振荡电压通过栅漏极电容  $C_{gd}$ ，原因是存在负载接线电感  $L_D$ 。形成了带栅极引线电感  $L_{g1}$  的谐振电路。由于栅极电阻极小，因此振荡电路，Q，变得较大。当出现谐振条件时，在该点和  $C_{gd}$  或  $L_{g1}$  之间出现较大的振荡电压，并引起寄生振荡。 $L_S$  与  $L_{s1}$  之间会出现压降，这可通过 (3) 来表示，该压降是由于关断瞬态下的负漏极电流造成的。通过杂散源电感的压降在栅源极电压中产生振荡。寄生振荡可能导致栅源极电压击穿、电磁干扰恶化、开关损耗增加、栅极失控，甚至可能导致 MOSFET 失效。

$$\Delta V_{GS} = (L_S + L_{s1}) \cdot \frac{di_d(t)}{dt} \quad (3)$$

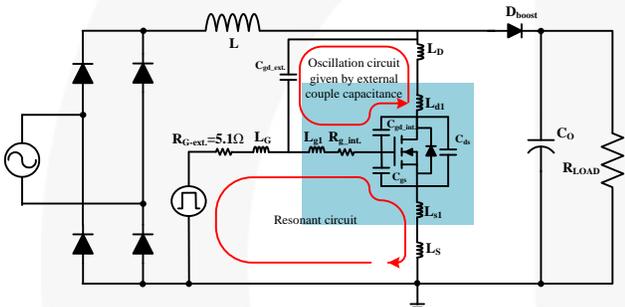


图 9. 带功率 MOSFET 内部和外部寄生元件的 PFC 电路

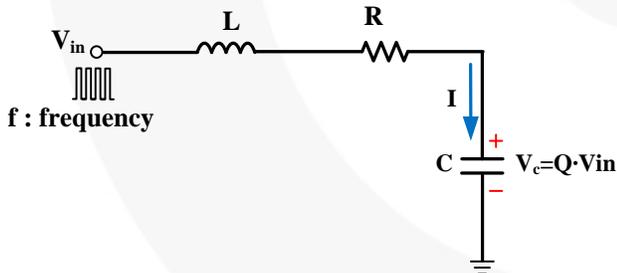
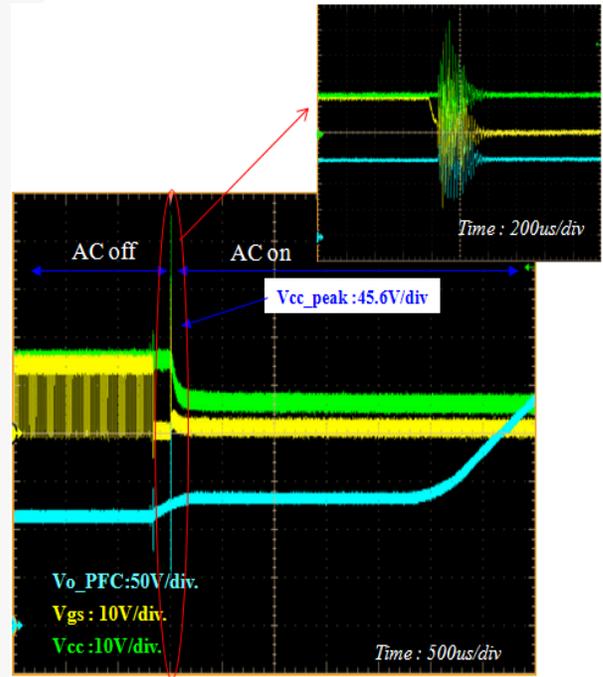
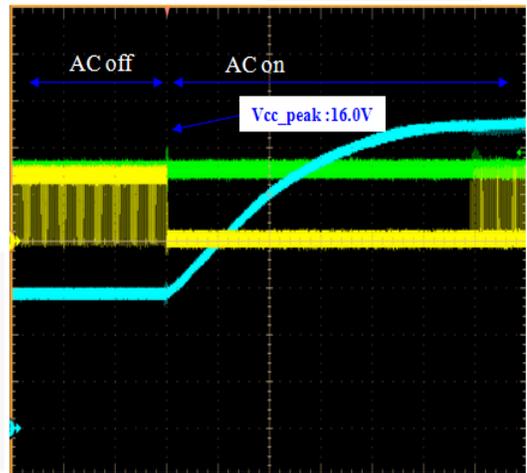


图 10. R、L 和 C 谐振电路

实验结果证明了 SuperFET® II Easy Drive MOSFET 在 PFC 电路中的稳定性。交流开关试验采用相同的输入电压， $V_{in}=110V_{AC}$  和输出功率  $P_{out}=300W$ ，在 PFC 升压级内进行测量。图 11 所示为栅极振荡中波形的差异比较， $V_{GS}$  (黄线) 快速超结 MOSFET 和 SuperFET® II Easy Drive MOSFET 之间启动时。通过快速超结 MOSFET，产生超过 45 V 的峰值栅极振荡。引起过压闭锁并导致功率 MOSFET 栅极信号的缺失，如图 11 (a) 所示。峰值  $V_{GS}$  电压最多可减少 16 V 并通过 SuperFET® II Easy Drive MOSFET 解决闭锁问题，如图 11 (b) 所示。



(a) 快速超结 MOSFET

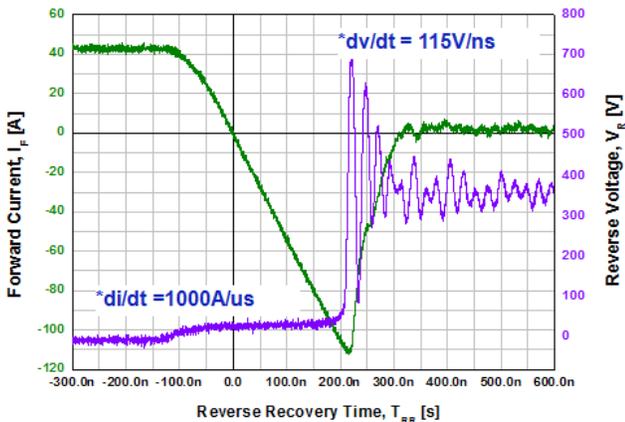


(b) SuperFET® II Easy Drive MOSFET

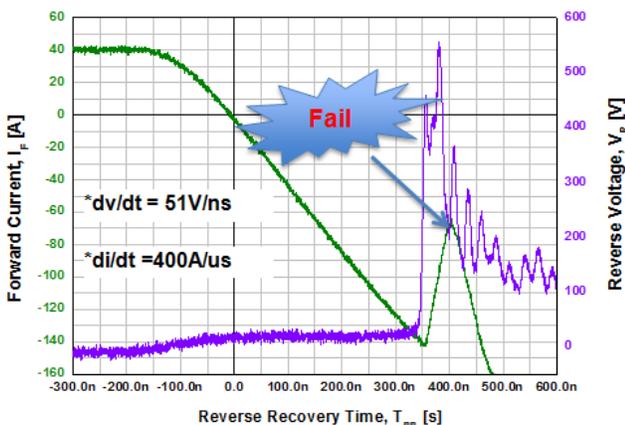
图 11. PFC 电路内启动状态阶段的波形对比 ( $V_{in}=110V_{AC}$ 、 $P_{out}=300W$ 、 $V_{out}=380V$ 、 $600V/190m\Omega$  SJ MOSFET)

### SuperFET® II Easy Drive 体二极管性能

图 12 显示了体二极管反向恢复强壮性，比较了 SuperFET® II Easy Drive MOSFET FCH041N60E 及其 600 V/41 mΩ 的竞争产品。显然，SuperFET® II Easy Drive 的体二极管强壮性超过了竞争产品。反向恢复测量显示当对比装置在 400 A/μs 的 di/dt 和 51 V/ns 的 dv/dt 时失效，而 SuperFET® II Easy Drive MOSFET 在大于 1000 A/μs 和 115 V/ns 时仍有效。在多项谐振拓扑结构中均观察到了此类失效现象。在电压、电流和 di/dt 均较高的反向恢复阶段，器件均自行损毁失效。SuperFET® II Easy Drive MOSFET 的体二极管拥有更高的 dv/dt 强壮性，以使其在 ZVS 拓扑中具有较高系统可靠性，如异常状态下的移相全桥变换器或 LLC 谐振半桥变换器。



(a) SuperFET® II Easy Drive MOSFET - FCH041N60E (600 V/41 mΩ)



(b) 600V/41 mΩ 竞争产品

图 12. 测量的体二极管反向恢复强壮性波形对比 FCH041N60E 和 600 V / 41 mΩ 的竞争产品

### 的输出电容内储能 ( $E_{oss}$ )

#### (SuperFET® II Easy Drive)

在软开关拓扑中，零电压导通通过存储在电感器内的电能、漏电、变压器的串联电感或励磁电感，以谐振方式释放开关的输出电容而实现。应准确设置电感以防止硬开关从而导致额外的功率损失。以下等式为零电压开关的基本要求。

$$\frac{1}{2} L_{lk} I^2 > C_{eq} V_{in}^2 + \frac{1}{2} C_{TR} V_{in}^2$$

其中：

$$L_{lk} = \text{变压器漏电感；} \quad (4)$$

$C_{eq}$  = MOSFET 的输出电容；及

$C_{TR}$  = 变压器输出电容。

$$L_m \leq \frac{t_{dt}}{16 \cdot C_{eq} \cdot f_{s,max}}$$

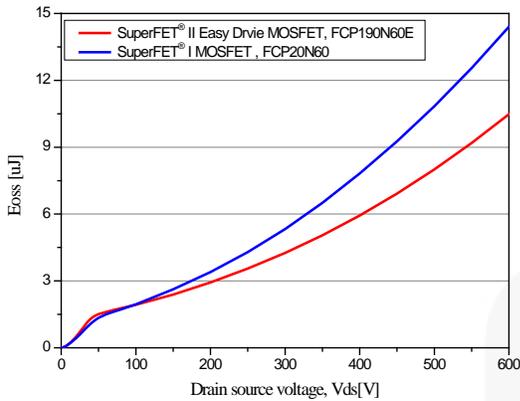
其中：

$$L_m = \text{变压器励磁电感；} \quad (5)$$

$t_{dt}$  = 死区时间；及

$f_{s,max}$  = 最大开关频率。

方程 (4) 是移相全桥拓扑<sup>[8]</sup> (5) 的方程，方程 则是 LLC 谐振半桥拓扑的方程。<sup>[9]</sup> 输出电容在两个方程中均具有重要作用。若方程 (4) 中假设的输出电容过大，则求得电感也变大。电感大则会降低主 di/dt，从而减少功率转换器的有效占空比。输出电容过小则导致电感变小，产生不必要的硬开关。方程 (5) 内的输出电容过大将挤压励磁电感，引起循环电流的增加。因此软开关转换器的优化设计过程中，获得该开关的准确输出电容是关键的一步。估计等效输出电容时，一般取较大值。设计者应先在方程 (4) (5) 或 中选定电感，然后再调整功率转换器。由于各项内容的相互关联，需要设计过程需要往复若干次：例如：匝数比、漏电感及有效占空比。功率 MOSFET 的输出电容根据漏源电压不同而不同。

图 13. E<sub>oss</sub>对比:

600 V/190 mΩ SuperFET® II Easy Drive MOSFET  
对比 600 V/190 mΩ SuperFET® I MOSFET

根据功率转换器工作电压提供等效储能的输出电容是此类应用设备的最佳替代方法。由于 MOSFET 电容实为结电容，故表现出非线性，且受漏源电压的直接影响。

表 3. 飞兆超结 MOSFET 系列的关键参数对比

代/产品	FCP20N60	FCP16N60N	FCP190N60E	FCP190N60
规格	SuperFET® I MOSFET	SupreMOS® MOSFET	SuperFET® II Easy Drive 系列 MOSFET	SuperFET® II 系列 MOSFET
BV <sub>DSS</sub> , 当 T <sub>J</sub> =25° 2 时	600 V	600 V	600 V	600 V
I <sub>D</sub>	20.0 A	16.0 A	20.6 A	20.2 A
FOM [R <sub>DS(on)</sub> × Q <sub>g</sub> ]	14.25 Ω · nC	8.00 Ω · nC	11.97 Ω · nC	11.34 Ω · nC
R <sub>DS(on)</sub> 最大值	190 mΩ	199 mΩ	190 mΩ	199 mΩ
V <sub>GS(th)</sub>	3~5 V	2~4 V	2.5~3.5 V	2.5~3.5 V
Q <sub>g</sub>	75.0 nC	40.2 nC	63.0 nC	57 nC
Q <sub>gs</sub>	13.5 nC	6.7 nC	10.0 nC	9.0 nC
Q <sub>gd</sub>	36.0 nC	12.9 nC	24.0 nC	21.0 nC
Int. R <sub>g</sub> 或 ESR	1.5 Ω (ESR)	2.9 Ω (ESR)	5.0 Ω (内部 R <sub>g</sub> )	1.0 Ω (ESR)
E <sub>oss</sub> , 当 400 V 时	7.8 μJ	5.4 μJ	5.9 μJ	5.9 μJ
体二极管, Q <sub>RR</sub>	10.5 μC	4.4 μC	3.8 μC	3.8 μC
二极管恢复 dv/dt 峰值	4.5 V/ns	20.0 V/ns	20.0 V/ns	20.0 V/ns
MOSFET dv/dt		100 V/ns	100 V/ns	100 V/ns

### SuperFET® II 系列

SuperFET® II 系列设计用于高效率、功率密度应用。根据实验结果，SuperFET® II 系列通过减少栅极电荷以及较小的 ESR 提供更高的系统效率。SuperFET® II 系列提供更高的开关性能并可以经受极端的 dv/dt 率。SuperFET® II 系列适用于开关模式操作下各种 AC-DC 功率转换，以实现系统小型化、提高效率和冷却器热表现。

#### 栅极电荷及开关表现: SuperFET® II Series 对比 SuperFET® II Easy Drive Series

表 3 显示了飞兆超结 MOSFET 系列的关键参数对比。较低的米勒电容是 SuperFET® II 系列的优点之一，其降低了开关和驱动损耗。同时还减少了驱动电流能力。如

在各寄生元件中，输出电容是设定 ZVS 拓扑中功率转换器设计的关键寄生参数。由于 MOSFET 输出电容可作为 ZVS 拓扑中谐振元件使用，即可以通过输出电容确定实现 ZVS 状态所需的电感量。因此，当 MOSFET 输出电容中储能较小时，在不增加循环能量而实现软开关所需的谐振能量也较少。在硬开关应用中，由于输出电容的额外放电电流，MOSFET 通道在导通时需传导比负电荷电流更高的电流。因此，关断时 MOSFET 的 E<sub>oss</sub> 通过导通时的 MOSFET 通道在内部消散。输出电容内的储能，即 MOSFET 的 E<sub>oss</sub>，由于其固定性且不受负荷影响，是硬开关应用中的关键因素。例如特别是在轻负荷下的功率因数校正 (PFC)。SuperFET® II Easy Drive、FCP190N60E，在输出电容中比 SuperFET® I 图 13 MOSFET FCP20N60 少了约 20% 的储能（典型开关功率整体供电电容电压），如中所示。

图 14 所示，SuperFET® II 系列的 Q<sub>g</sub> 比 SuperFET® II Easy Drive 系列少 10%。

图 15 显示了当 VDD=380V、VGS=15V、RG=4.7Ω，且在各种 ID 条件下，600V SuperFET II 系列和 600V SuperFET II Easy Drive 系列 Eon 和 Eoff 的测量值对比。SuperFET® II 系列的开关损耗与 SuperFET® II Easy Drive 系列相比大幅减少。SuperFET® II 系列 (FCP190N60) Eoff 比 SuperFET® II Easy Drive 系列 (FCP190N60E) 少了 49%。当 VDD=380 V、VGS=15 V、RG=4.7 Ω 时，SuperFET® II 系列 (FCP190N60) Eon 比 SuperFET® II Easy Drive 系列 (FCP190N60E) 少了 47% 图 16，如中所示。

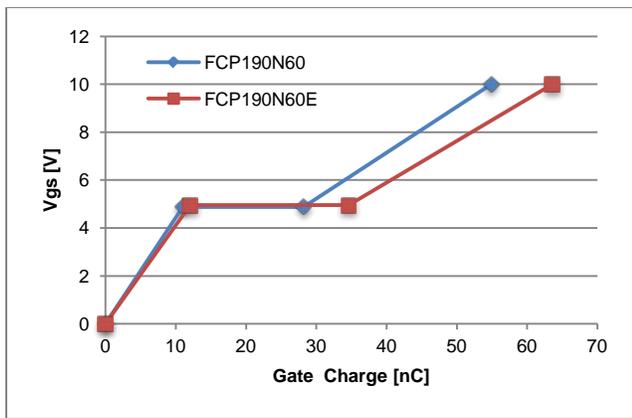
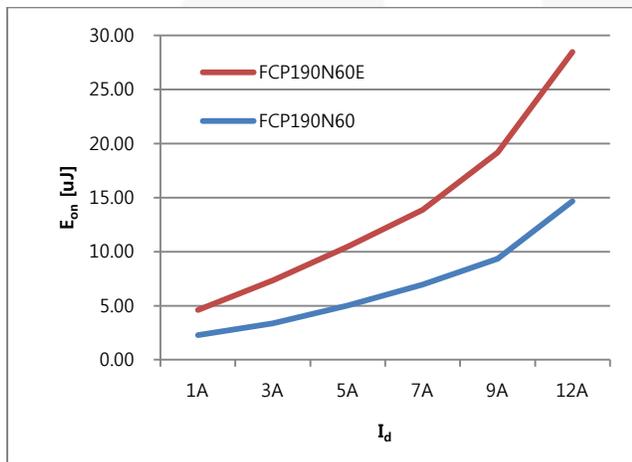
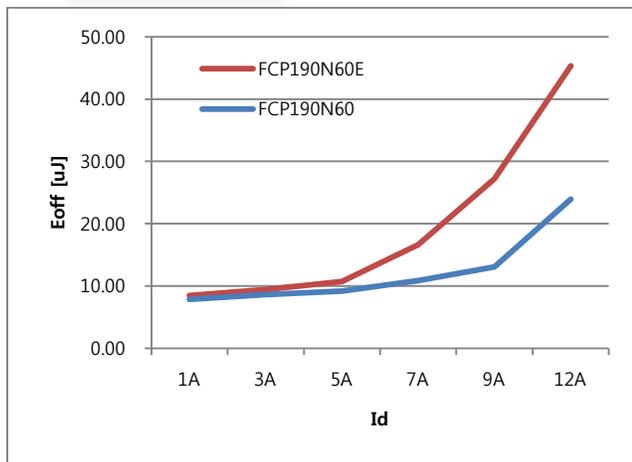


图 14. 栅极电荷 600 V SuperFET® II 系列对比 600 V SuperFET® II Easy Drive 系列：FCP190N60 对比 FCP190N60E

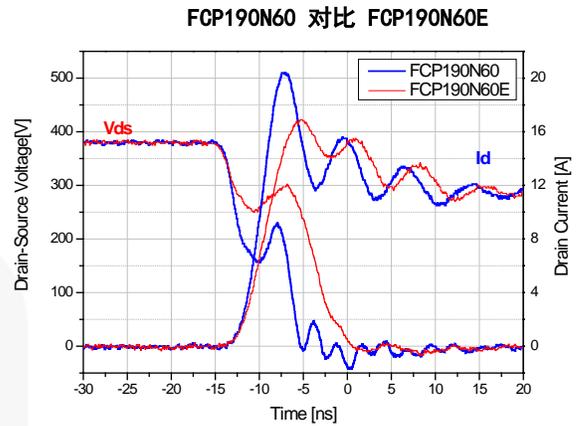


(a) E<sub>on</sub> 对比：FCP190N60 对比 FCP190N60E

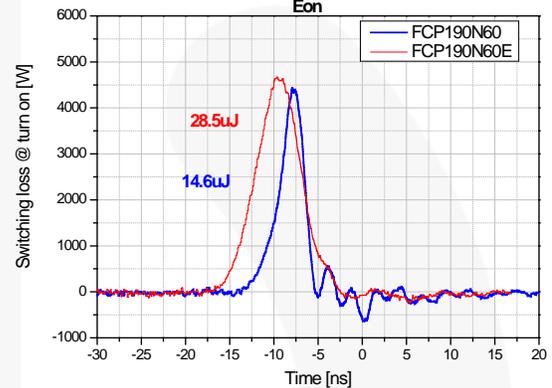


(b) E<sub>off</sub> 对比：FCP190N60 对比 FCP190N60E

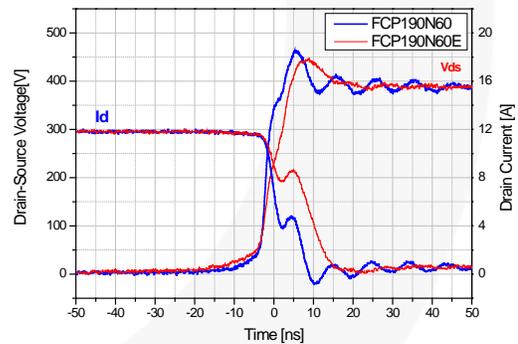
图 15. 当 VDD=380 V、VGS=15 V、RG=4.7 Ω 时，600 V SuperFET® II 系列对比 600 V SuperFET® II Easy Drive 系列：



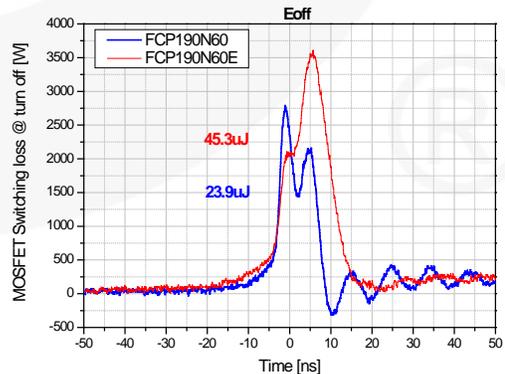
(a) 导通瞬间波形对比



(b) 导通开关损耗对比



(c) 关断瞬间波形对比



(d) 关断开关损耗：

图 16. FCP190N60 对比 FCP190N60E 当 VDD=380 V、VGS=15 V、RG=4.7 Ω 时，开关波形和损耗

### 效率对比 (400 W 时) CCM PFC

400 W CCM PFC 被用于对比 SuperFET® II 系列和 SuperFET® II Easy Drive 系列的效率。该整流器的输入电压是 100 V<sub>AC</sub> 且输出电压和电流分别设置为 400 V 和 1 A。开关频率为 95 kHz，导通栅极电阻为 10Ω 而关断栅极电阻为 3.3Ω。效率测量值见图 17。在满负荷状态下，SuperFET® II MOSFET (FCP190N60) 的效率比 SuperFET® II Easy Drive MOSFET (FDP190N60E) 高出 0.2%。效率更高的主要原因是由于较低的米勒电容和 Q<sub>g</sub> 从而减少了开关和驱动损耗。开关速度更快的功率 MOSFET 可以实现更高的功率转换效率。但是，随着开关速度的提高，装置和电路板上的寄生元件对开关特性的影响也随之加大。

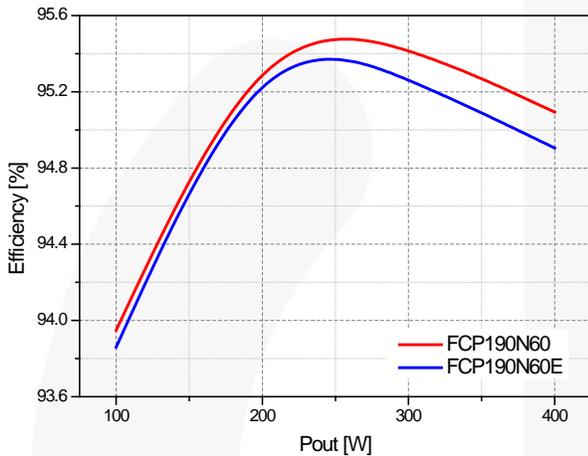


图 17. 400 W CCM PFC 效率对比

### SuperFET® II 系列的布局要求

从而带来一些副作用，比如出现电压/电流尖峰或 EMI 性能恶化。由于功率型 MOSFET 是栅极控制型设备，所以实现平衡的重点在于优化栅极驱动电路。PCB 板上寄生电感和电容的最小化也非常重要。

### 关断瞬间功率 MOSFET 的振荡机制

要解释振荡机制，即通过分析 PSpice 模拟来虚拟瞬间开关行为，注意在关断瞬间内，功率 MOSFET 和印刷电路板布局中寄生电感、L<sub>G</sub> 和 L<sub>S</sub> 图 18 的影响。显示了箝位电感负荷开关电路内：栅极-源极电压，V<sub>GS</sub>；内部栅极-源极电压，V<sub>GS\_INT</sub>；漏极-源极电压，V<sub>DS</sub>；MOSFET 电流通路，I 通道；以及漏极电流，I<sub>D</sub> 的 PSpice 模拟波形。要解释带有寄生电感影响的功率 MOSFET 栅极振荡，即关断瞬间被分为两个间隔 (t<sub>1</sub>~t<sub>2</sub> 图 19)。显示了包括寄生电感在内的 MOSFET 等效电路。

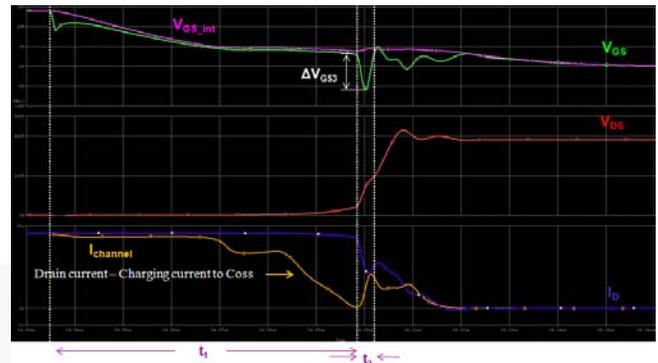
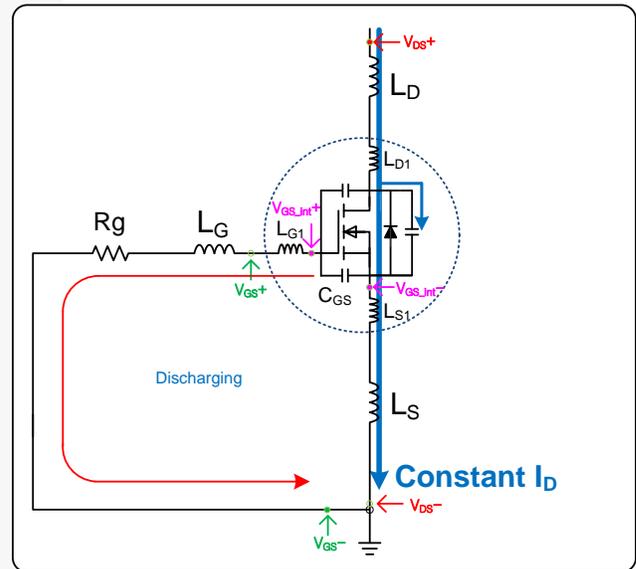
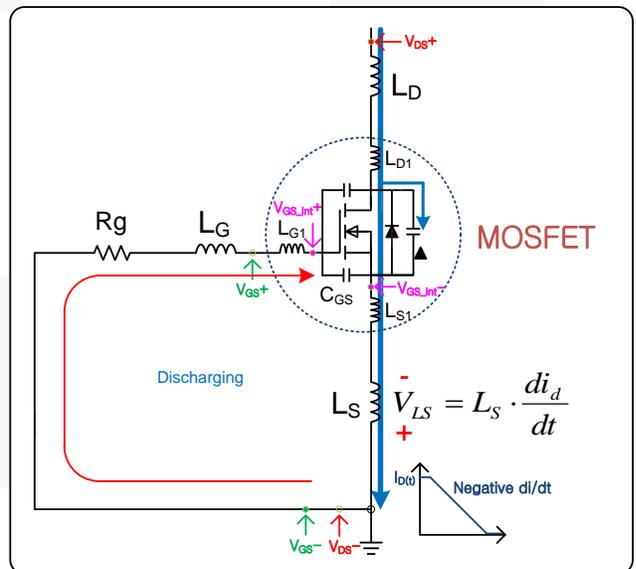


图 18. 关断瞬间模拟波形



(a) t<sub>1</sub> 时段的 MOSFET 运行



(b) t<sub>2</sub> 时段的 MOSFET 运行

图 19. 包括寄生电感的 MOSFET 等效

### 时间间隔 $t_1$ 时段内

电压  $V_{gs}$  由于输入电容的放电而呈指数级减少，栅极-源极电容， $C_{gs}$ 、栅极-漏极电容， $C_{gd}$ ，通过栅极电阻， $R_g$  图 19，如 (a) 所示。当栅极电压达到栅极平台电压时，MOSFET 内的通道电流由于 MOSFET 内的输出特性而减少，其为处于栅极电压和漏极电流之间的特性曲线。同时，输出电容缓慢充电。

### 时间间隔 $t_2$ 时段内

超结 MOSFET 的  $C_{oss}$  变为强非线性，即  $C_{oss}$  在超结 MOSFET 内 30~50 V 漏源电压附近迅速衰减。这些效应允许极快的  $dv/dt$  和  $di/dt$ ，如图 18 所示。同时，共源电感  $L_s$

的电压受负漏极电流斜线的影响而下降 ( $-di_b/dt$ )。此电压下降导致负栅极电压的出现。受此影响，放电电流向相反方向流动，如图 9 (b) 所示。此时，

该等效电路可被视为 R-L-C 串联谐振电路。在箱位电感负荷开关电路内对两个不同的栅极电感值进行比较。 $L_g$  低值电路具有较低的峰值栅极负电压 ( $\Delta V_{gsA}$ )。高  $L_g$  值电路显示了更高峰值栅极负电压 ( $\Delta V_{gsB}$ )，如图 20 图 20 所示。减少栅极电感  $L_g$  和共源电感  $L_s$  以获得最优的栅极波形。

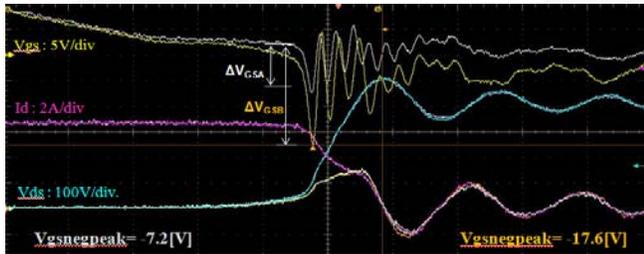


图 20. 根据  $L_g$  进行栅极振荡对比

### 外寄生电感

电感和电流回路对特定应用的性能有影响。电流在环路中流动并形成磁场。如果电流发生变化，磁场也随之发生变化，从而形成一个感性电压  $V_L$ 。根据法拉第定律， $V_L$  的值可计算如下：

$$V_L = -\frac{d\phi}{dt} = -L \frac{di}{dt} \text{ with } \phi = \int_A \mathbf{B} \cdot d\mathbf{A} = L \cdot \quad (6)$$

因此， $L$  同样依赖于回路的几何形状。电流回路的面积越大，电感  $L$  就越大。如果电流变化 ( $di/dt$ ) 稳定，但电流回路导致电感较高，则  $V_L$  升高。应尽可能地减少  $di/dt$  值较高的闭合电流回路。必须将源极和栅极电感最小化以避免不良的 EMI 和开关表现。例如，PCB 板上 1 cm 长的轨迹几乎相当于 6~10 nH 感性阻抗。避免振荡的最重要途径是最小化电感。栅极驱动电路的配置对开关特性同样重要。在图 21 和 图 22 中，考虑了两种栅极驱动器。一种是快速关断中使用最广的二极管关断加速栅极驱动电路 (图 21)。快速关断瞬间可引起源极电感 ( $L di/dt$ ) 的高  $di/dt$  和高电压骤降，

导致栅极振荡。另一种是最小化关断环路的 PNP 晶体管关断栅极驱动电路 (图 22)。

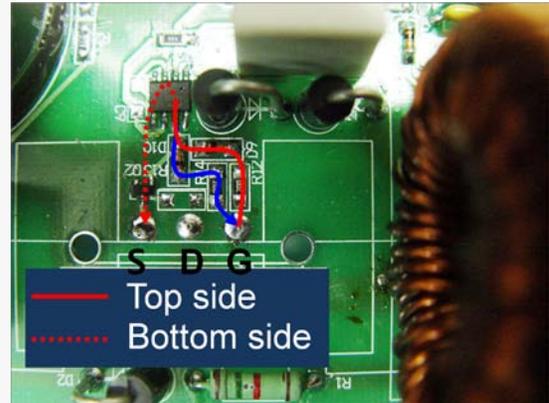
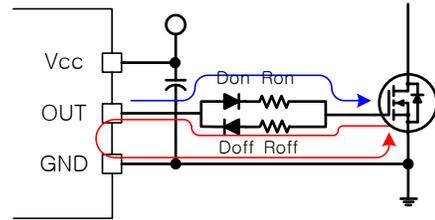


图 21. 二极管关断加速栅极驱动电路及布局

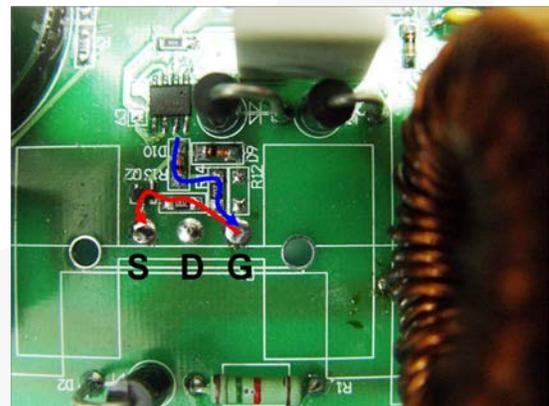
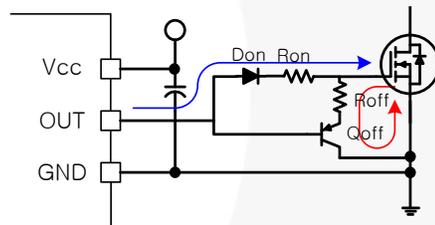


图 22. PNP 晶体管关断栅极驱动电路及布局

该配置可最小化栅极驱动环路和快速关断内的源极电感。图 23 和图 24 显示了带二极管关断加速栅极驱动和 PNP 晶体管关断栅极驱动的栅极-源极波形。如图 24 中所示，PNP 晶体管关断电路是更适宜减少栅极振荡和开关损耗的配置。

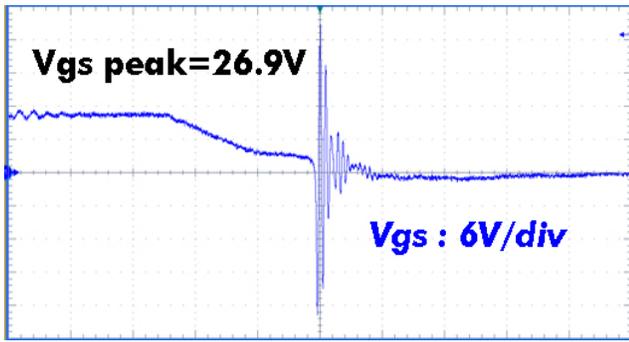


图 23. 带二极管关断加速栅极驱动电路的栅极-源极电压波形

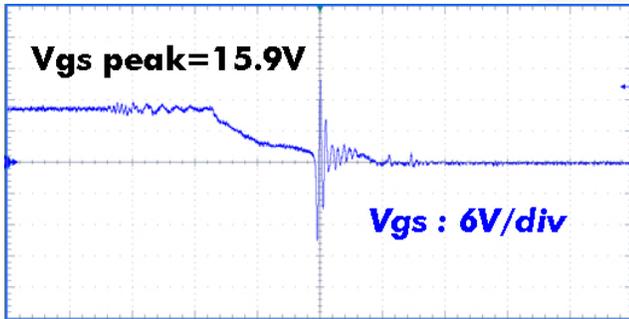


图 24. 带 PNP 晶体管关断栅极驱动电路的栅极-源极电压波形

外部寄生耦合漏极-源极电容

外部耦合  $C_{gd}$  是器件和 PCB 布局影响产生振荡的一个根因。

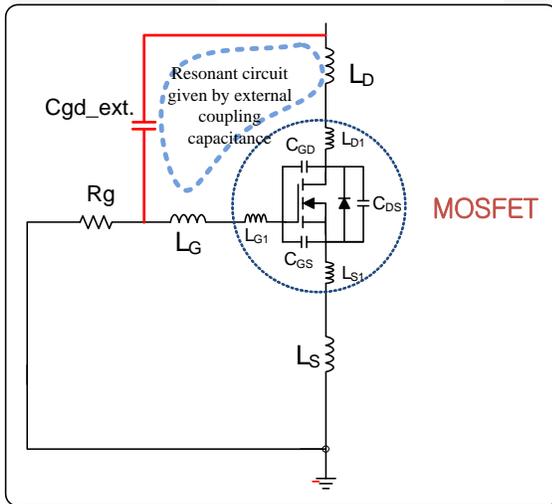


图 25. 包括寄生耦合电容的 MOSFET 等效

图 25 显示了 MOSFET 等效电路，包括带耦合栅极-漏极电容的谐振电路。当 MOSFET 开关速度较快时，外部栅极-漏极电容通过寄生电感耦合，导致谐振，并引起带栅极和漏极电感的栅极振荡。其可导致导通和关断时的栅极振荡、栅极氧化物的破坏、EMI 失控或性能不良。必须尽量减少外部耦合  $C_{gd}$ ，以减少栅极振荡。轨迹之间的电容可计算如下：(7)

$$C = \frac{\epsilon_o \cdot \epsilon_r \cdot A}{d} \tag{7}$$

图 26和 图 27显示了高外部  $C_{gd}$  图 28的布局示例。图 29和显示了减少的外部  $C_{gd}$ 布局方案。振荡的差异见图 30和图 31。 $V_{gs}$  (绿线) 和  $V_{ds}$  (品红线) 为关断期间电压。测试波形显示了特定布局中高低外部  $C_{gd}$  的影响。通过增加输出功率或在同等输出功率下降低输入电压，可以强制产生振荡效应。

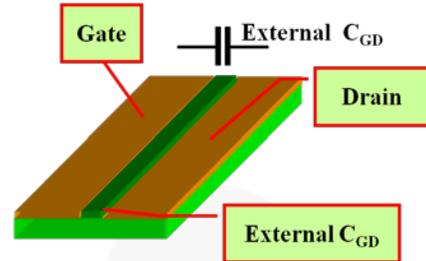


图 26. 采用较高外部  $C_{gd}$  时的单层板布局示例

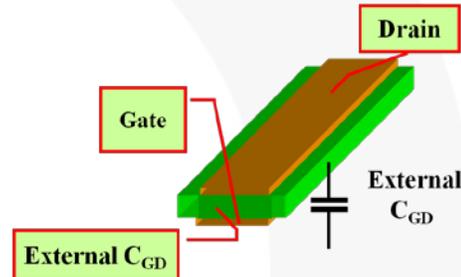


图 27. 采用较高外部  $C_{gd}$  时的双层板布局示例

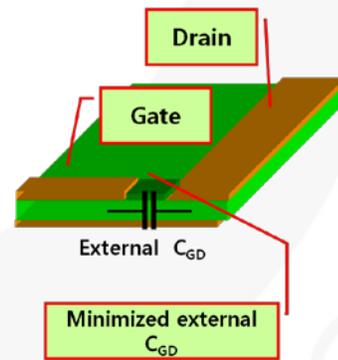


图 28. 采用较低外部  $C_{gd}$  时的单层板布局示例

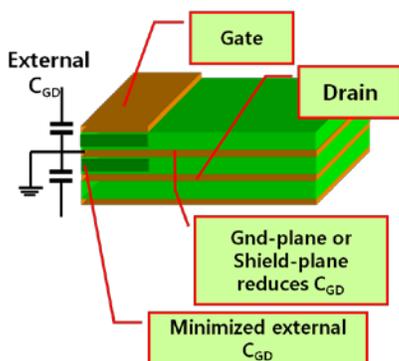


图 29. 采用较低外部  $C_{GD}$  时的双层板布局示例

交流电压断电后也会出现这种情况：当线路电压恢复供电时，升压级为大容量电容充电至标称电压。在这段时间，若 MOSFET 关断，漏极电流会非常高。漏极电流改变方向至 MOSFET 的输出电容  $C_{oss}$ ，为其充电至直流总线电压。电压斜率与负载电流成正比，与输出电容值成反比。 $C_{oss}$  的值在  $V_{DS}$  低时较高，在  $V_{DS}$  高时较低。因此，漏源极电压的  $dv/dt$  值在关断过程中会发生改变。较高的  $dv/dt$  值，由于各种寄生电容，会导致电容性位移电流。

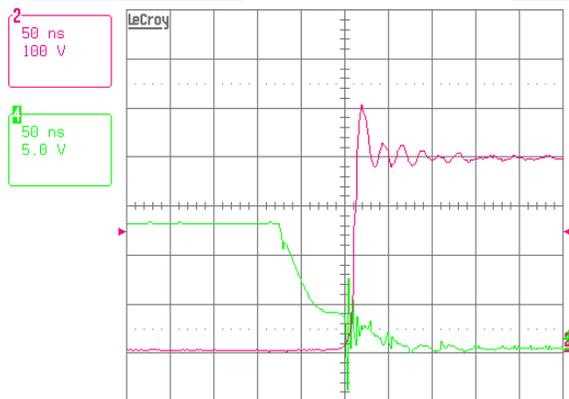


图 30. 关断波形（高  $C_{GD\_EXT}$ ）

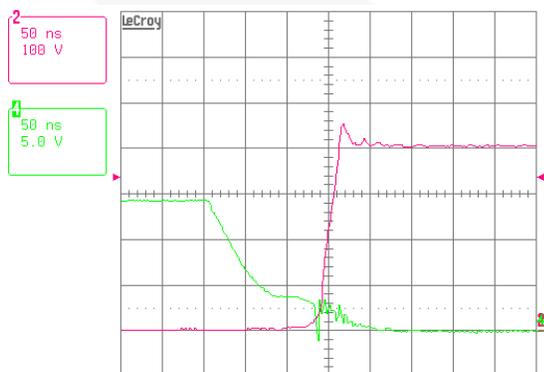


图 31. 关断波形（低  $C_{GD\_EXT}$ ）

图 32 和 图 33 显示了 PCB 布局的不当示例和优秀示例。如需在不同应用中驱动快速开关超结 MOSFET，必

须理解布局中寄生元件的影响。设计快速开关 MOSFET 的 PCB 布局时有许多待考虑因素。下列建议是实现无电压峰值高效率 and 带快速开关 MOSFET 低 EMI 的关键。

### 快速超结 MOSFET 布局指南汇总

- 若要获得超结 MOSFET 最佳性能，需要优化布局。
- 栅极驱动器和  $R_g$  必须尽可能地靠近 MOSFET 栅极引脚。
- 将电源 GND 和栅极驱动器 GND 分开。
- 最大限度地减少 PCB 板上的寄生电容  $C_{gd}$  和源极引线电感。
- 对于并联超结 MOSFET，需要对称布局。
- 通过增加  $R_g$  或采用铁氧体磁珠减缓  $dv/dt$  和  $di/dt$ 。

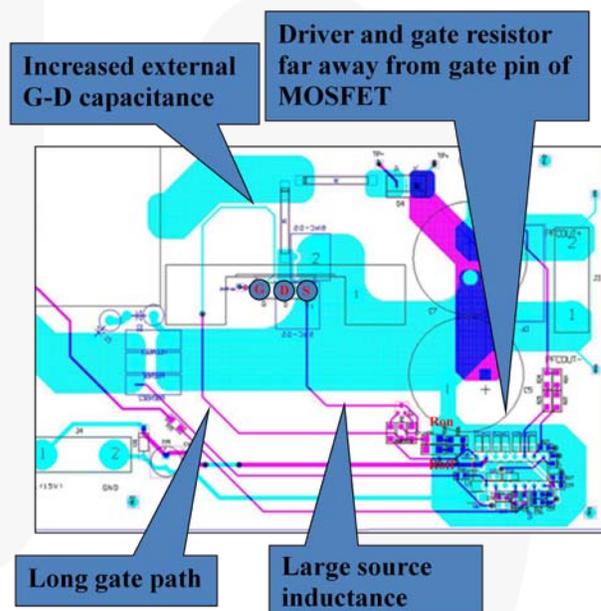


图 32. 不当布局实例

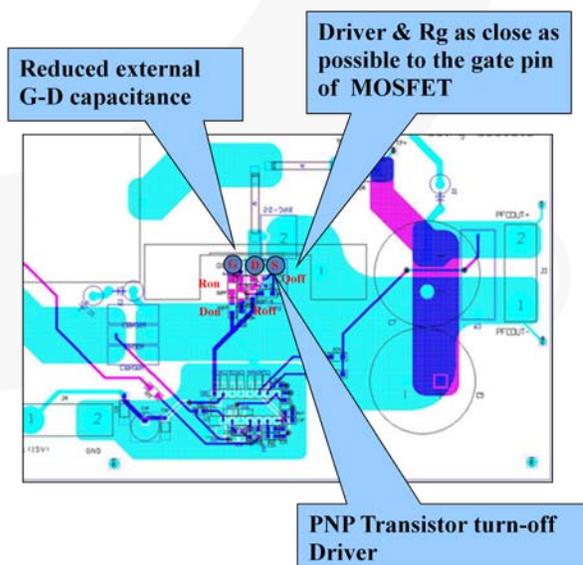


图 33. 优秀布局实例

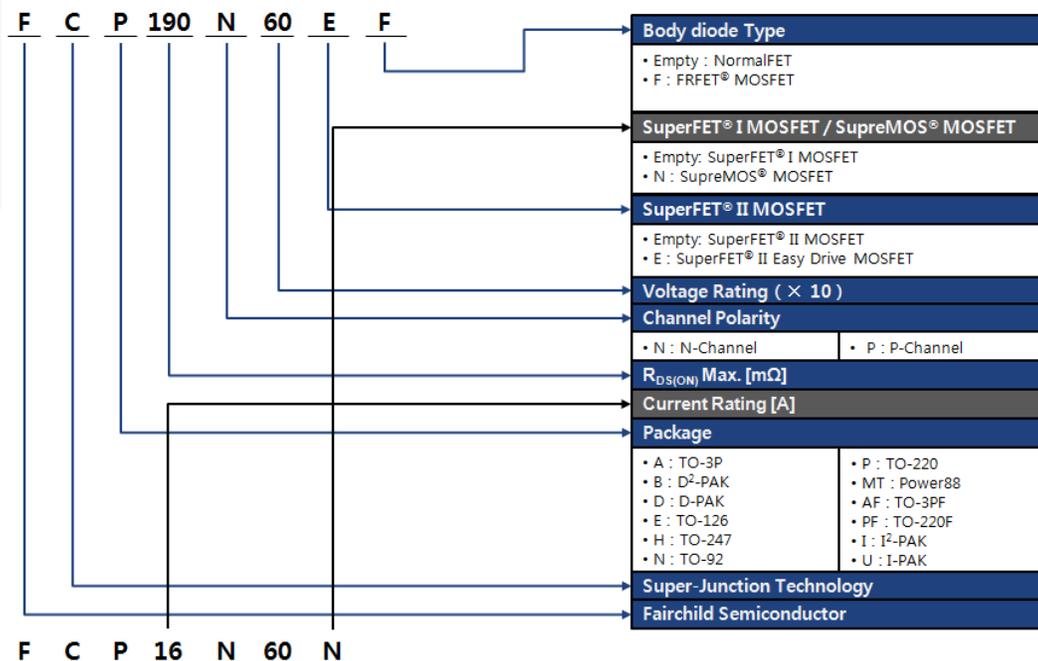
表 4. 600 V SuperFET® II / SuperFET® II Easy-Drive MOSFET 产品手册

技术	零件号 <sup>(1)</sup>	$BV_{DSS}$ [V]	$R_{DS(ON)}$ 最大值 [mΩ] , 当 $V_{GS} = 10$ V 时	$Q_g$ typ [nC] , 当 $V_{GS} = 10$ V 时	$I_D$ [A]	Int. $R_{\theta}$ [Ω]	封装
SuperFET® II 系列	FCP190N60	600	199	57	20.2	1	T0220
	FCPF190N60	600	199	57	20.2	1	T0220F
	FCP380N60	600	380	30	10.2	1	T0220
	FCPF380N60	600	380	30	10.2	1	T0220F
	FCPF400N60	600	400	28	10	1	T0220F
	FCD600N60Z	600	600	20	7.4	2.89	DPAK
	FCP600N60Z	600	600	20	7.4	2.89	T0220
	FCPF600N60Z	600	600	20	7.4	2.89	T0220F
	FCU900N60Z	600	900	13.1	4.5	2.4	I-PAK Short Lead
	FCD900N60Z	600	900	13	4.5	2.4	DPAK
SuperFET® II Easy Drive 系列	FCH041N60E	600	41	285	48.7	1.2	T0247
	FCP190N60E	600	190	63	20.6	5	T0220
	FCPF190N60E	600	190	63	20.6	5	T0220F
	FCP260N60E	600	260	48	15	5.8	T0220
	FCPF260N60E	600	260	48	15	5.8	T0220F
	FCD380N60E	600	380	34	10.2	6	DPAK
	FCP380N60E	600	380	34	10.2	6	T0220
	FCPF380N60E	600	380	34	10.2	6	T0220F

注:

1. 零件后缀 E = SuperFET® II Easy Drive, Z = 内部 ESD 二极管。

## 飞兆超结 MOSFET 订购信息



## 参考文献

- [1] T. Fujihira 和 Y. Miyasaka, “Simulated superior performances of semiconductor super junction devices” (半导体超结器件的卓越性能模拟), ISPSD 会议记录, 页数: 423-426, 1998 年 6 月。
- [2] Wonsuk Choi、Dongkook Son 和 Sungmo Young, “New Power MOSFET Technologies Optimized for Efficient and Reliable Telecommunication Power System,” (为通讯功率系统的高效可靠使用而优化的新功率 MOSFET 技术) 应用电力电子会议和博览会, 2012 年。APEC 2012 年, 页数: 1676-1681。
- [3] Lorenz L.、Deboy G.、Knapp A. 和 Maerz. M, “CoolMOS - a new milestone in high voltage Power MOSFET” (CoolMOS — 高电压功率 MOSFET 的新里程碑) 功率半导体器件及功率集成电路国际会议, 1999 年。
- [4] G. Deboy, M. Maerz, J.-P. Stengl, H. Strack, J. Tihanyi 和 H. Weber, “A new generation of high voltage MOSFET’s breaks the limit line of silicon” (新一代高电压 MOSFET 打破硅限制), 电子器件会议技术。摘要, 1998 年, 页数: 683-685。
- [5] T. Fujihira, T. Yamada 和 Y Minoya, “New Oscillation Circuits Discovered in Switching-Mode Power Supplies” (开关电源中最新发现的振荡电路)。功率半导体器件与功率集成电路, 2008 年。08 年功率半导体器件及功率集成电路国际会议, 页数: 193-196。
- [6] Seung-Chul Lee, Kwang-Hoon Oh, Ho-Cheol Jang, Jae-Gil Lee, Soo-Seong Kim 和 Chong-Man Yun, “Investigation of Gate Oscillation of Power MOSFETs Induced by Avalanche Mode Operation,” (功率 MOSFET 的栅极振荡引起的雪崩模式操作调查) 07 年功率半导体器件及功率集成电路国际会议记录, 2007 年, 页码 113-116。
- [7] Won-suk Choi 和 Sung-mo Young, “MOSFET Failure Modes Analysis in LLC Resonant Converter” (LLC 谐振变换器中 MOSFET 失效模式的分析), 飞兆 AN-9067, 2009 年 11 月。
- [8] J. A. Sabate, 等, “Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switched PWM Converter,” (高压高功率全桥零电压开关 PWM 变换器设计考虑) 电气与电子工程师协会, APEC, 1990 年。
- [9] J. Jung 和 J. Kwon, “Theoretical Analysis and Optimal Design of LLC Resonant Converter,” (LLC 谐振转换器的理论分析和优化设计) 电子零件和电气设备, 2007 年。

## 相关数据手册

[SuperFET® II 和 SuperFET® II Easy-Drive MOSFETs](#)

## 相关应用说明

[AN-9005 - 快速开关超结 MOSFET 的驱动和布局设计](#)

## 作者

应用工程师 Won-suk Choi 和 Dong-wook Kim

HV PCIA PSS 团队/飞兆半导体

电话 +82-32-680-2429

传真 +82-32-680-1823

电子邮件 [wonsuk.choi@fairchildsemi.com](mailto:wonsuk.choi@fairchildsemi.com)

### DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

### LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

## PUBLICATION ORDERING INFORMATION

### LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor  
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA  
**Phone:** 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
**Fax:** 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
**Email:** [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

**N. American Technical Support:** 800-282-9855 Toll Free  
USA/Canada  
**Europe, Middle East and Africa Technical Support:**  
Phone: 421 33 790 2910  
**Japan Customer Focus Center**  
Phone: 81-3-5817-1050

**ON Semiconductor Website:** [www.onsemi.com](http://www.onsemi.com)  
**Order Literature:** <http://www.onsemi.com/orderlit>  
For additional information, please contact your local  
Sales Representative