

高压栅极驱动器的功率耗散和散热分析

AND90004/D

高频率开关的 MOSFET 和 IGBT 栅极驱动器，可能会产生大量的耗散功率。因此，需要确认驱动器功率耗散和由此产生的结温，确保器件在可接受的温度范围内工作。高压栅极驱动集成电路 (HVIC) 是专为半桥开关应用设计的高边和低边栅极驱动集成电路，驱动高压、高速 MOSFET 而设计。图 1 显示了 HVIC 的典型内部框图。主要功能模块包括输入级、欠压锁定保护、电平转换器和输出驱动级。栅极驱动器损耗包括：

- 当驱动器处于偏置状态且未进行开关时，高边和低边电路中静态电流相关的静态损耗。
- 当施加开关信号时与动态电流相关的动态损耗，与开关频率有关。
- 与负载开关电荷相关的栅极驱动损耗，直接依赖于开关频率。

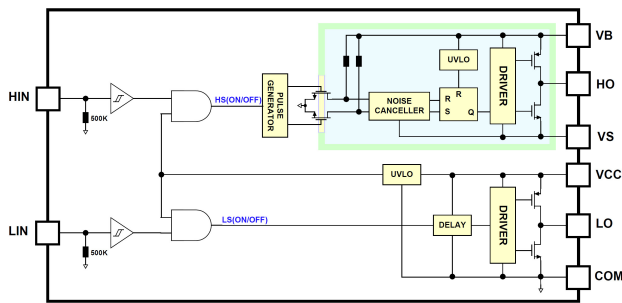


图 1. HVIC 框图

本文将不讨论自举二极管的损耗，因为二极管的电流包括在动态损耗中。然而，不容忽视的是启动过程中为自举电容充电的瞬时功率损耗。在此期间，会有大量电流流过二极管，对自举电容快速充电，并在几个开关周期内产生相对较高的损耗。自举二极管必须能承受这些电流和功率损耗，当二极管启动时，这部分损耗将增加驱动器的内部功率损耗。

静态功率损耗分析

图 2 显示了与高低边驱动器相关的半桥开关网络简化示意图，以解释静态损耗。

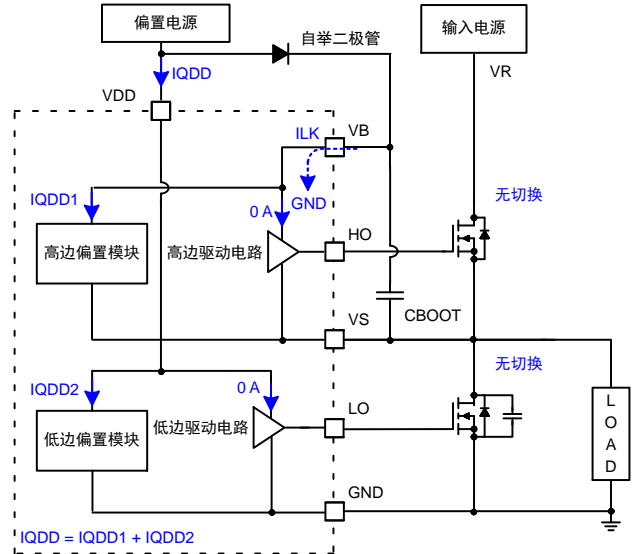


图 2. 针对静态功率损耗的驱动器和半桥配置的简化电路图

静态损耗，是由低边驱动器中直流电压源 V_{DD} 到地的静态电流，以及高边驱动器中电平转换器的漏电流引起的，如下式所示。

$$P_{Static} = P_{Quiescent} + P_{Leakage} \quad (eq. 1)$$

$$P_{Quiescent} = V_{DD} \times I_{QDD} \quad (eq. 2)$$

$$P_{Leakage} = (V_R + V_{BOOT}) \times I_{LK} \quad (eq. 3)$$

$$= (V_R + V_{DD} - V_{D_{BOOT}}) \times I_{LK}$$

其中， I_{QDD} 为无输入开关信号时 V_{DD} 的静态电流， V_{BOOT} 为 C_{BOOT} 上的电压， $V_{D_{BOOT}}$ 为自举二极管上的正向压降， V_R 为输入电源的轨电压， I_{LK} 为自举引脚 (图 2 中 VB 引脚) 上的漏电流。静态功率损耗在驱动器接通电源后即一直存在，与输入信号的频率无关。

然而，大部分功率损耗在驱动器打开或关闭电源时产生。因此， I_{QDD} 包含在开关模式的工作电流中，所以在这种情况下不应考虑 $P_{Quiescent}$ 。当 I_{LK} 小到不足以忽略或 V_{BOOT} 电平非常高 (如 1200 V) 时，应考虑 $P_{Leakage}$ 。如果驱动器数据手册中没有提供 I_{LK} ，则可以忽略这一损耗，它与其他损耗相比通常很小。

动态功率损耗分析

现在我们来考虑一下主要的损耗源。图 3 显示了解决动态损耗问题的驱动器电路图。第一种动态损耗是指高边驱动电平转换 (LS) 中的损耗，即 P_{LS} 。

$$P_{LS} = (V_R + V_{DD} - V_{DBOOT}) \times Q_{internal} \times f_{SW} \quad (eq. 4)$$

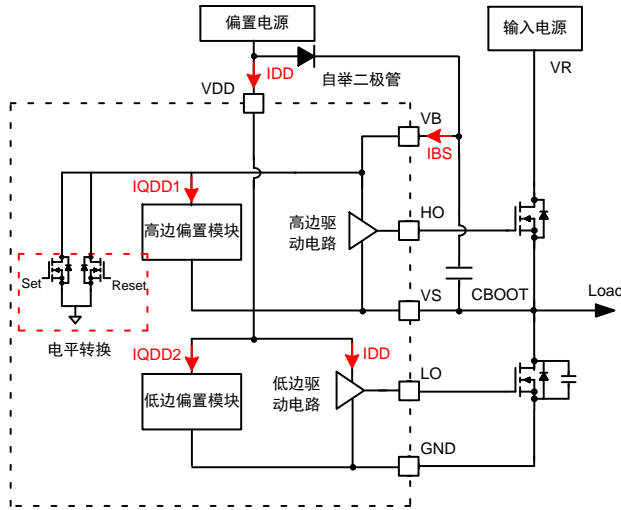


图 3. 驱动器和半桥配置的动态和功率损耗简化电路图

$Q_{internal}$ 是电平转换电路中使用的内部 LDMOS 的总栅极电荷。制造商通常不提供 $Q_{internal}$ 规范，因此数据手册中找不到。根据经验，在这种情况下，600 V 高边驱动器的 $Q_{internal}$ 值约为 0.6~1.5 nC，100 - 200 V 驱动器的 $Q_{internal}$ 值约为 0.4~1 nC。一些使用旧技术的驱动器产品可能具有相对较高的 $Q_{internal}$ 值，因此在高频操作时应考虑 P_{LS} ，但在最新技术的驱动器中，该值越来越低，如果没有提供 $Q_{internal}$ 的值，则可以忽略该损耗。

第二项动态损耗，与 V_{DD} 和 V_{BOOT} 电源供电的输出级工作电流有关。当输出级驱动外部功率器件时，动态损耗 (P_{OP}) 由下面公式给出。

$$P_{OP} = V_{DD} \times I_{DD} + (V_{DD} - V_{DBOOT}) \times I_{BS} \quad (eq. 5)$$

I_{DD} 是 V_{DD} 上的工作电流， I_{BS} 是高边驱动器引脚 VB 上的工作电流。这种功率损耗来自动态工作条件下的内部电流消耗。内部电流 I_{DD} 和 I_{BS} ，应在实际

工作条件下参照数据手册参数，并考虑开关频率后确定。

如果数据手册没有提供 I_{DD} 和 I_{BS} 随开关频率变化的曲线，建议采用以下方法计算给定工作条件下的 I_{DD} 和 I_{BS} 。

如果在无负载时， I_{DD} (或 I_{BS}) 工作在 20 kHz (F_{SW_DS})，那么在 100 kHz (F_{SW}) 时的 I_{DD} (或 I_{BS}) 大约是 20 kHz 时的 5 倍，因为它与开关频率成正比。

为了更准确地计算，在乘以 5 之前，从 I_{DD} 或 I_{BS} 中减去静态电流。

例如，数据手册中 20 kHz 时的工作电流 (I_{PDD}) 为 0.5 mA，静态电流 (I_{QDD}) 为 0.05 mA，100 kHz 时的 I_{DD} 按以下公式计算。

$$\begin{aligned} I_{DD} &= (I_{PDD} - I_{QDD}) \times (F_{SW}/F_{SW_DS}) + I_{QDD} = \\ &= 0.45 \text{ mA} \times 5 + 0.05 \text{ mA} = \\ &= 2.25 \text{ mA} \times + 0.05 \text{ mA} = 2.3 \text{ mA} \end{aligned} \quad (eq. 6)$$

F_{SW} 为目标频率， F_{SW_DS} 为数据手册中的指定频率。

如果数据手册中指定了 I_{DD} (或 I_{BS}) 的负载条件，例如 1 nF 电容，则可以通过下式消除 1 nF 电容的电流影响。

需要注意的是，这个公式只是一个大致的估计，实际情况可能会因为电路的具体参数和工作条件而有所不同。在实际应用中，最好进行实际测量或使用仿真工具，来确定准确的电流值。

$$\begin{aligned} I_{DD} &= (I_{PDD} - (C_{LOAD} \times V_{DD} \times F_{SW_DS}) - I_{QDD}) \times \\ &\times \left(\frac{F_{SW}}{F_{SW_DS}} \right) + I_{QDD} \end{aligned} \quad (eq. 7)$$

C_{LOAD} 是数据手册中规定的负载电容

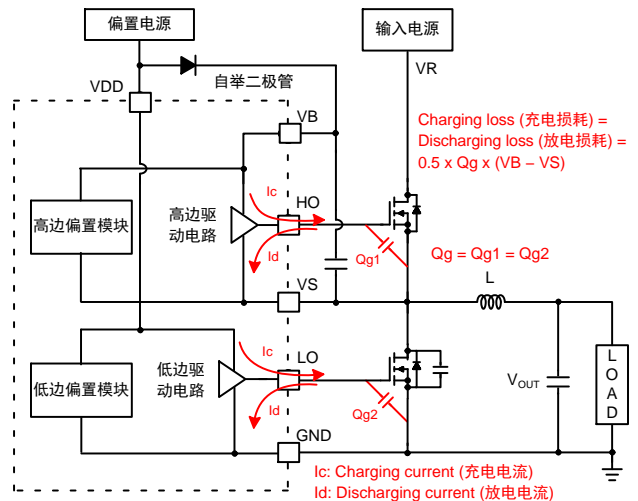


图 4. 栅极驱动功率损耗的驱动器和半桥配置简化电路图

栅极驱动损耗分析

驱动器中的栅极驱动损耗是在开关频率下提供栅极电流以开关负载 MOSFET 所产生的最大功率损耗。栅极驱动损耗来自负载电容的充电和放电 (对于 MOSFET, 负载电容是 MOSFET 的输入电容), 用下式表示。

$$P_{\text{charging}} = P_{\text{discharging}} = 0.5 \times V_{\text{DD}} \times Q_g \times f_{\text{sw}} \quad (\text{eq. 8})$$

其中, Q_g 是外部 MOSFET 的栅极总电荷, f_{sw} 表示开关频率。在软开关拓扑中, Q_g 等于 FET 或 IGBT 的栅源电荷 (Q_{gs})。因此, 高、低边驱动器的总栅极驱动损耗是 P_{charging} 的 4 倍。

$$P_{\text{gate_driving}} = 2 \times V_{\text{DD}} \times Q_g \times f_{\text{sw}} \quad (\text{eq. 9})$$

由于主要的功率损耗是栅极驱动损耗, 因此计算驱动器损耗的最简单快捷的方法是将栅极驱动损耗 ($P_{\text{gate_driving}}$) 和 V_{DD} 上的动态损耗相加。

这些损耗在中等电压级别的高低边驱动器产品中占 90% 以上。

热分析

一旦计算出驱动器内部消耗的功率, 我们就可以估算驱动器的结温。这可以根据热阻或类似热设计 (散热和气流) 的特性进行评估。热方程如下:

$$T_J = P_{\text{TOTAL}} \times R_{jx} + T_x \quad (\text{eq. 10})$$

其中

T_J = 驱动器芯片的结温

R_{jx} = 温度上升与总功率耗散相关的热阻 (θ) 或特性参数 (Ψ)

T_x = 数据手册热特性表中定义的 x 点温度。

热信息如图 5 和表 1 所示。封装的热特性是几何形状、边界条件、测试条件等多个参数的函数。这就需要数值分析工具或建模技术, 而这些工具或技术通常操作繁琐。根据数据手册中的热信息来精确估算结温是非常困难的。

因此, 回顾一下热信息的定义很有必要。

1. θ_{ja} 是结对空气热阻。测量芯片结和空气之间的热流。主要适用于没有任何外部散热器的封装
2. θ_{jc} 是结到外壳热阻, 测量芯片结和封装表面之间的热流。主要适用于使用某些外部散热器的封装。
3. Ψ_{jt} 是结点到封装顶部热特性参数, 提供了芯片温度和封装顶部温度之间的相关性。可用于在应用中估计芯片温度
4. Ψ_{jb} 是结点到电路板热特性参数, 提供了芯片温度和电路板温度之间的相关性。可用于估算应用中的芯片温度。

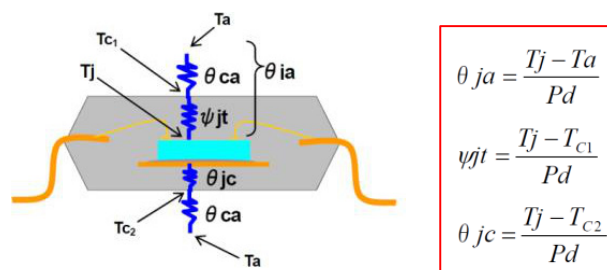


图 5. 封装的热阻和特性参数

表 1. 热阻和特性参数的定义

名称	描述
θ_{ja}	T_J (结温) 与 T_a (环境温度) 之间的热阻
Ψ_{jt}	T_J (结温) 与 T_{C1} (集成电路封装顶部表面温度) 之间的热特性参数
θ_{jc}	T_J (结温) 与 T_{C2} (集成电路封装底部表面温度) 之间的热阻
θ_{ca}	T_c (外壳温度) 与 T_a (环境温度) 之间的热阻
T_J	结温
T_a	环境温度
T_{C1}	集成电路封装顶部表面温度
T_{C2}	集成电路封装底部表面温度
P_d	最大允许功率

一般来说, 半导体数据手册中提供的热信息并不能涵盖所有应用场景。在以下示例中, 我们仅使用 θ_{ja} 计算 T_J 。

关于正确使用数据手册中热数据的更多详情, 请参阅详细的应用说明文档:

www.onsemi.cn/pub/Collateral/AND8220-D.PDF

降低 T_J 的建议

如果 T_J 太接近建议的工作温度, 可以考虑以下几种情况。

1. 增加外部栅极电阻以分散功率损耗: 如果在驱动器和 MOSFET 之间不插入外部栅极电阻, 功率将完全耗散在驱动器封装内部。使用外部栅极电阻可以在驱动器内部栅极电阻和插入的外部电阻之间分担功率损耗。分担比例由两个电阻之间的比率决定。外部栅极电阻越大, 驱动器内部的功率损耗就越小。
2. 降低开关频率。开关频率对功率损耗的影响最大, 因此只要应用允许, 就可以降低开关频率。
3. 使用散热器。扩大 PCB 面积, 在驱动器周围增加覆铜。
4. 尽可能降低电源电压 V_{DD} 。最新一代的驱动器和 MOSFET 均提供此选项。

降低开关频率或电源电压并不总是可行的，而且扩大印刷电路板或增加散热手段往往受到限制。大多数情况下，人们会出于各种原因使用外部栅极电阻，例如限制寄生或高 dV/dt 引起的振铃，调整栅极驱动强度以减少 EMI。这也会对功率损耗分布产生影响。添加外部栅极电阻后，栅极驱动功率损耗的计算如下：

$$P_{sw} = Q_g \times V_{DD} \times f_{sw} \times \left(\frac{R_{ON}}{R_{ON} + R_{gon}} + \frac{R_{OFF}}{R_{OFF} + R_{goff}} \right) \quad (\text{eq. 11})$$

其中， R_{ON} 和 R_{OFF} 是内部上拉和下拉电阻， R_{gon} 和 R_{goff} 是外部栅极电阻。简单来说，如果 $R_{ON} = R_{OFF} = R_g$ ，与没有外部栅极电阻相比， P_{sw} 将是总功率损耗的一半。

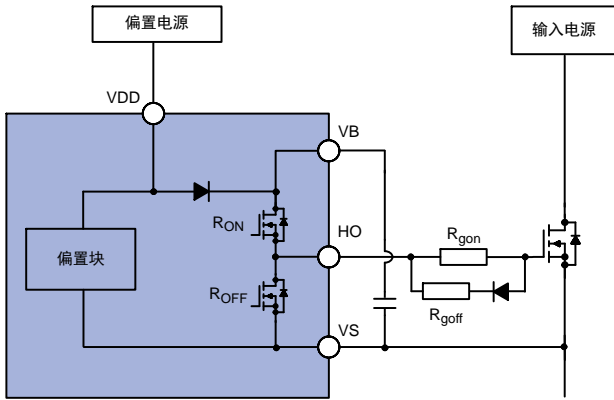


图 6. 内部上拉和下拉电阻

以 NCV51511 为例，根据 Vdd/峰值上拉 (或下拉) 电流计算， R_{ON} 为 2Ω ， R_{OFF} 为 1Ω 。如果在输出引脚和 MOSFET 栅极之间插入 1Ω ，则栅极驱动损耗将降至 83%。

电平转换电路中的功率损耗

图 7 显示了与电平转换相关的典型内部框图和时序图。为了保持高效运行和可控的功率耗散，电平转换器在主开关导通期间不应消耗任何电流。图 7 (a) 所示的电平转换是一种广泛使用的技术，称为脉冲锁存电平晶体管。

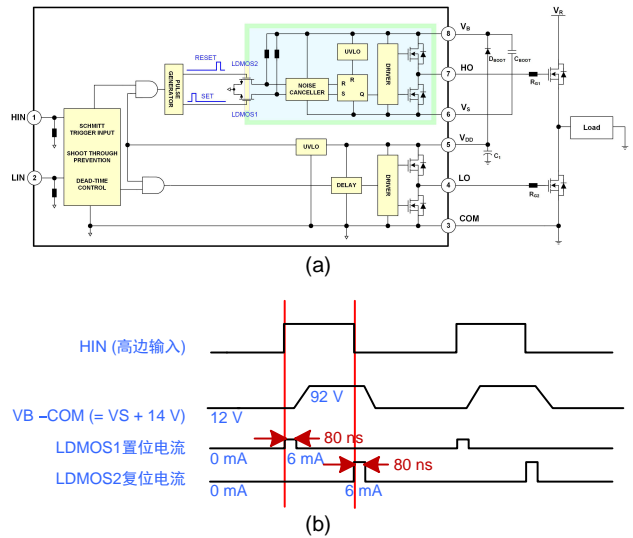


图 7. (a) HVIC 的典型内部框图。
(b) 电平转换的相关波形。

为了计算电平转换器中的功率损耗，我们假设测试条件与 NCV51511 案例研究相同：温度 = 25°C ， $V_{DD} = 12 \text{ V}$ ， $V_{DBOOT} = 1 \text{ V}$ ， $V_R = 80 \text{ V}$ ，频率 = 100 kHz ， $T_{on} = 80 \text{ ns}$ ，以及电平转换电路的 $I_d = 6 \text{ mA}$ 。

置位和复位的 Q_p 可以估算出来。

$$\text{Set}Q_p = I_d \times T_{ON} = 6 \text{ mA} \times 80 \text{ ns} = 0.48 \text{ nC} \quad (\text{eq. 12})$$

$$\text{Reset}Q_p = I_d \times T_{ON} = 6 \text{ mA} \times 80 \text{ ns} = 0.48 \text{ nC} \quad (\text{eq. 13})$$

根据 Q_p ，可以计算出置位和复位期间的功率损耗。

$$P_{d,set} = (V_{DD} - V_{DBOOT}) \times Q_p \times \text{Freq} = 11 \text{ V} \times 0.48 \text{ nC} \times 100 \text{ kHz} = 0.57 \text{ mW} \quad (\text{eq. 14})$$

$$P_{d,reset} = (V_R + V_{DD} - V_{DBOOT}) \times Q_p \times \text{Freq} = 91 \text{ V} \times 0.48 \text{ nC} \times 100 \text{ kHz} = 4.37 \text{ mW} \quad (\text{eq. 15})$$

电平转换的总功耗是 $P_{d,set}$ 和 $P_{d,reset}$ 之和。在这里， $P_{d,set}$ 明显小于 $P_{d,reset}$ ，我们可以忽略 $P_{d,set}$ ，只考虑 $P_{d,reset}$ 。

将其应用于 NCV51511

在本节中，将进行 NCV51511 的功率损耗计算和热估算。在以下条件下计算总功率损耗：

- 环境温度：25°C
- $V_{DD} = 12\text{ V}$, $V_R = 80\text{ V}$
- 开关频率 = 100 kHz
- 栅极电阻 $R_g = 0\ \Omega$
- 外部 MOSFET 的 Q_G 为 80 nC
- $Q_{\text{internal}} = 0.48\text{ nC}$
- $V_{\text{DBOOT}} = 1\text{ V}$
- $I_{\text{LK}} = 10\ \mu\text{A}$

该电路的实现如图 8 所示。

1. 静态损耗通过电平转换在 VB 引脚处的漏电流来计算。

$$P_{\text{Leakage}} = (80\text{ V} + 12\text{ V} - 1\text{ V}) \times 10\ \mu\text{A} = 0.1\text{ mW}$$

由于漏电流较小且对于该驱动器来说 V_{BOOT} 较低，因此高边部分的这种静态损耗可以忽略不计。

2. 动态损耗可以通过电平转换电路以及与内部 CMOS 电路相关的工作电流来估算。

$$P_{\text{LS}} = (80\text{ V} + 12\text{ V} - 1\text{ V}) \times 0.48\text{ nC} \times 100\text{ kHz} = 4.368\text{ mW}$$

附录中详细描述了电平转换的动态损耗。要精确计算这一功率损耗，需要数据手册中通常没有的关键信息，如用于电平转换的高压 MOSFET 的栅极电荷 (Q_{internal})。这种功率损耗并非完全可以忽略，但功率很小。

$$P_{\text{OP}} = 12\text{ V} \times 0.5\text{ mA} + 11\text{ V} \times 0.5\text{ mA} = 11.5\text{ mW}$$

考虑到频率和负载电容，工作电流必须如数据手册特性曲线所示，如图 8 所示

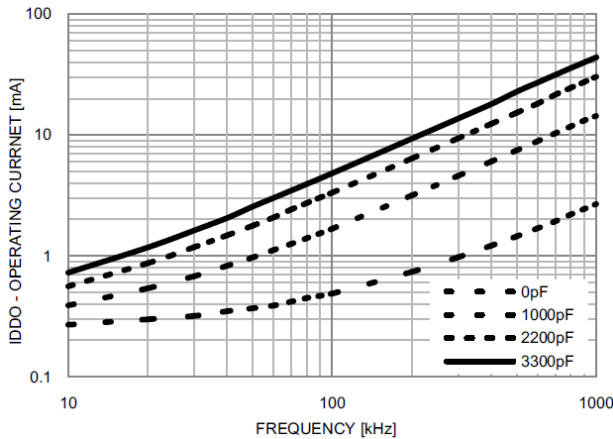


图 8. I_{DD} 工作电流与频率的关系

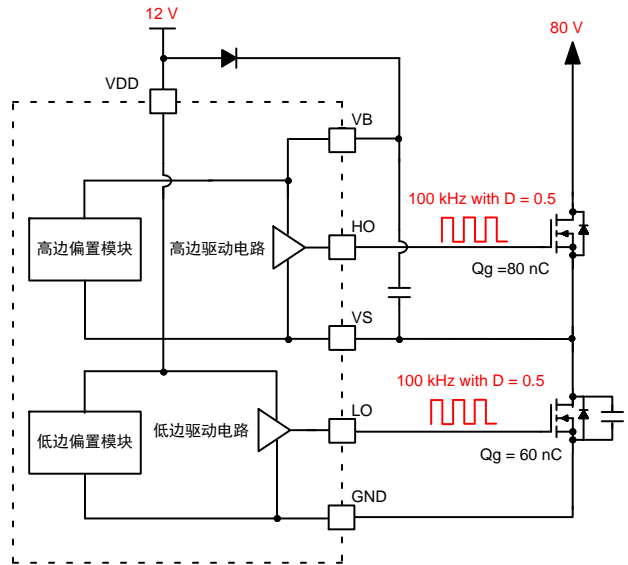


图 9. 案例研究的半桥配置

3. 栅极驱动损耗可以通过以下方式计算：

$$P_{\text{gate_driving}} = 2 \times 12\text{ V} \times 80\text{ nC} \times 100\text{ kHz} = 192\text{ mW}$$

4. 总功率损耗是 1、2 和 3 的总和。

$$P_{\text{total}} = P_{\text{Leakage}} + P_{\text{LS}} + P_{\text{OP}} + P_{\text{gate driving}} = 0.9\text{ mW} + 4.4\text{ mW} + 11.5\text{ mW} + 192\text{ mW} = 208.8\text{ mW}$$

在此工作条件下，NCV51511 的总功率损耗为 209 mW，大部分功率损耗来自栅极驱动损耗，占功率损耗的 92%，5.5% 的功率损耗来自 V_{DD} 和 VB 引脚的动态损耗。因此，97.5% 的功率损耗可由以下公式得出。

$$P_{(97\% \text{ of total})} = 2 \times V_{\text{DD}} \times Q_g \times f_{\text{sw}} + V_{\text{DD}} \times (I_{\text{DDO}} + I_{\text{BSO}}) \quad (\text{eq. 16})$$

计算约 97% 功率损耗的所有参数都可以从数据手册和应用条件中快速找到。因此，根据经验，集成电路的总功耗，可以是栅极驱动损耗忽略中间电压栅极驱动器的静态损耗和电平转换损耗。

一旦估算出功率耗散，就可以利用数据手册中描述的热阻来预测结温。表 2 显示了采用带裸露焊盘 (EP) 的 SOIC-8 封装的 NCV51511 的热特性。EP 当然可以改善热性能，因此热阻远远小于标准 SOIC-8。NCV51511 的结至空气热阻 (θ_{JA}) 为 39°C/W，而一般 SOIC-8 封装的热阻在 150~200°C/W 之间。

AND90004/D

表 2. NCV51511 的热信息

符号	参数	值	单位
θ_{JA}	空气结热阻 *	39	$^{\circ}\text{C}/\text{W}$
Ψ_{JL}	结到引线的热特性参数	15	$^{\circ}\text{C}/\text{W}$
Ψ_{JT}	结到外壳 (顶部) 的热特性参数	6	$^{\circ}\text{C}/\text{W}$

*安装在 $76.2 \times 114.3 \times 1.6$ mm 的 FR4 基板上, 基板上有多层 1 盎司铜线和散热区。符合 JEDEC 51-7 电导率测试 PCB 的规定。测试条件为自然对流或零气流。

在给出环境温度、封装引线温度或外壳顶部温度的情况下, 这些热信息提供了使用以下公式估算结温的各种方法。计算结果与实际结温之间可能存在微小差异。根据数据手册 (JEDEC) 信息进行的测量设置与实际应用并不完全相同, 例如 PCB 材料、走线铜厚度和面积, 甚至 PCB 总层数, 但仍能提供足够接近的估计值, 帮助设计人员了解他们所拥有的热余量。

- 耗散功率 = 209 mW。

- 如果给出 θ_{JA} 和 T_a

$$T_J = 0.21 \times 39 + T_a = 8.19 + T_a (^{\circ}\text{C})$$

- 如果 Ψ_{JL} 已知, 并且可以测量引线温度 (T_{Lead})

$$T_J = 0.21 \times 15 + T_{\text{Lead}} (^{\circ}\text{C}) = 3.15 + T_{\text{Lead}} (^{\circ}\text{C})$$

- 如果 Ψ_{JT} 已知, 并且可以测量壳顶温度 (T_{Top})

$$T_J = 0.21 \times 6 + T_{\text{Top}} (^{\circ}\text{C}) = 1.26 + T_{\text{Top}} (^{\circ}\text{C})$$

如果 T_J 越来越接近数据手册中描述的最大推荐工作温度范围, 则对结温度 (T_J) 的估计为采取任何行动提供了有用的指导。

在 FAN73912 上的应用

最后一个例子是 FAN73912, 其工作条件如下

- $V_{DD} = 20 \text{ V}$ and $V_B = 800 \text{ V}$
- 开关频率 = 20 kHz
- 栅极电阻 $R_g = 0 \Omega$
- 外部 MOSFET 的 Q_G 为 10 nC
- $Q_{\text{internal}} = 2 \text{ nC}$
- $V_{\text{DBOOT}} = 1 \text{ V}$
- $I_{LK} = 50 \mu\text{A}$

1. 静态损耗

$$P_{\text{Leakage}} = (800 \text{ V} + 20 \text{ V} - 1 \text{ V}) \times 50 \mu\text{A} = 40.95 \text{ mW}$$

泄漏电流在数据手册中规定为 I_{SD} 。

2. 动态损耗

$$P_{LS} = (800 \text{ V} + 20 \text{ V} - 1 \text{ V}) \times 2 \text{ nC} \times 20 \text{ kHz} = 32.8 \text{ mW}$$

$$P_{OP} = 20 \text{ V} \times 0.1 \text{ mA} + 19 \text{ V} \times 2 \text{ mA} = 40 \text{ mW}$$

3. 栅极驱动损耗

$$P_{\text{gate_driving}} = 2 \times 20 \text{ V} \times 10 \text{ nC} \times 20 \text{ kHz} = 8 \text{ mW}$$

4. 总功率损耗

$$P_{\text{total}} = P_{\text{Leakage}} + P_{LS} + P_{OP} + P_{\text{gate_driving}} = 40.95 \text{ mW} + 32.8 \text{ mW} + 40 \text{ mW} + 8 \text{ mW} = 121.75 \text{ mW}$$

4SOIC 的总功耗为 121.75 mW, θ_{JA} 为 $95^{\circ}\text{C}/\text{W}$ 。 θ_{JA} 和 T_a 分别为

$$T_J = 0.122 \times 95 + T_a = 11.6 + T_a (^{\circ}\text{C})$$

onsemi, Onsemi, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "onsemi" or its affiliates and/or subsidiaries in the United States and/or other countries. onsemi owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of onsemi's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marketing.pdf. onsemi reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and onsemi makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does onsemi assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using onsemi products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by onsemi. "Typical" parameters which may be provided in onsemi data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. onsemi does not convey any license under any of its intellectual property rights nor the rights of others. onsemi products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use onsemi products for any such unintended or unauthorized application, Buyer shall indemnify and hold onsemi and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that onsemi was negligent regarding the design or manufacture of the part. onsemi is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales