TND6396CN/D
Rev. 2, March – 2024

碳化硅 (SiC)——宽禁带半导体材料的征服之旅

© Semiconductor Components Industries, LLC, 2022

March, 2024 – Rev. 2
Publication Order Number:
TND6396CN/D

碳化硅 (SiC)——宽禁带半导体材料的征服之旅

撰稿人： 安森美 (onsemi) Catherine De Keukeleire
比利时奥德纳尔德

摘要

碳化硅 (以下简称“SiC”) 是制造高功率器件最有前景的半导体材料之一。借助其出色的物理特性 (高饱和电子漂移速度、高热导率和高击穿电场)，SiC MOSFET器件可以实现更低的损耗和更快的开关速度，并且其几何尺寸比硅 (Si) MOSFET更小。安森美充分利用多年来积累的 Si 技术，针对 SiC 材料因尚未得到广泛评估所带来特殊挑战，我们为其量身定制了一套适用的评估方案，以证明其强固可靠性。

本白皮书将向读者介绍安森美从最初设计到批量生产过程中所采用的质量和可靠性方法，它们建立在不同领域之间的相互作用基础上，包括缜密的设计方法，严格的生产监控、制造控 制、充分的筛选和稳健的认证计划。

这些方法在汽车市场应用了数十年，对于硅产品行之有效，现针对碳化硅产品的特殊需求重新进行定制。我们将带您了解 SiC 的演进，特别是其成功实现了 SiC MOSFET 晶体管的栅氧层的完备性。

最后，本文将简要介绍近期发表的有关低温偏置温度不稳定性、体二极管退化和动态应力要求等文章。

简介

单一产品的质量和可靠性，取决于从构思、交付到最终用户产品线的所有过程。安森美品质声明/政策充分体现了这种方法 (图 1)。

即使产品设计在高可靠性范围内，仍然可能会存在一些与制程相关的可靠性问题。

为了消除这些风险，我们必须了解限制性故障模式和机制，即通过故障的分析和反馈追溯至工艺薄弱点，并采取永久性的纠正措施。这是通过精心规划的晶圆及产品认证、缜密的设计方法、生产监控、制造控制和充分筛选来实现的。安森美在一般可靠性规范中简述了这些程序的使用方法，如以下海报“安森美的质量——零缺陷之路”所示 (图 2)。

Share Feedback
Your Opinion Matters

图 1. 安森美品质声明/政策

因此，安森美实施了三种不同的认证计划：晶圆制造认证、产品认证和封装路线认证。每个认证项目都明确关注了产品制造周期的其他领域，旨在确保目标领域的充分可靠性。

图 2. 安森美质量——零缺陷之 路

晶圆制造认证(也称为本征认证)主要关注晶圆制造的工艺制程——旨在确保按照合格流程处理的所有晶圆具有恒定的本征高可靠性水平。在这一阶段，将提取基于物理性质的退化模型。

产品和封装认证(也称为非本征认证)根据最终产品的任务剖面验证封装芯片的可靠性，最终目标是确保最终产品的高可靠性。

Share Feedback
Your Opinion Matters

碳化硅挑战

碳化硅 (SiC) 材料兼具出色的物理属性和极具吸引力的设计特性，为研制高功率器件提供了卓越的解决方案。

在将产品投放市场时，必须兼具多个关键要素，如图 3 所示。

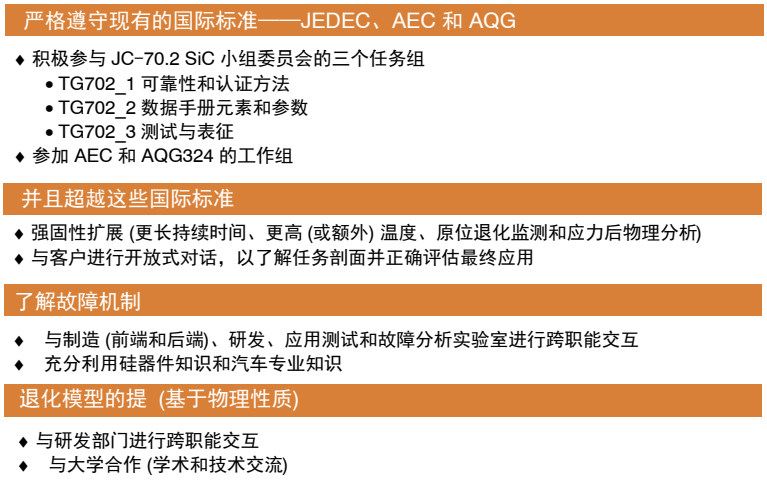


图 3. 强固的本征和非本征可靠性的定义

第一个挑战与国际标准的完备程度有关。虽然这些指南针对硅基技术已经做出明确的规定，但 JEDEC、AEC 和 AQG 委员会内的多个小组正在积极努力地为未来的 SiC 标准奠定良好的基础。这将确保让供应商通过统一的国际标准来获得指导，并避免对所收集数据的有效性进行冗长的论证。

第二个挑战是基于物理性质实现对故障机制的理解，以正确量化产品的强固性与客户所需的任务剖面。

与内燃机汽车相比，电动汽车通常具有扩展性任务剖面。此外，SiC 技术与传统Si技术或 IGBT 相比，性能得到了增强，这就要求在器件可靠性等方面更紧密地匹配最终客户的应用。

在此阶段，让跨职能团队(制造前端、研发、制造后端、应用测试和故障分析工程)参与进来是成功的关键，有助于在本征可靠性(寿命模型)和应用之间建立明确的联系。

与大学和研究中心的密切合作至关重要，有助于安森美进行更深入的理论研究或获取一些半导体行业所不具备的专用技术和补充技能。图 4 说明了 SiC/SiO_2 界面的表征和可靠性评估。

Share Feedback
Your Opinion Matters

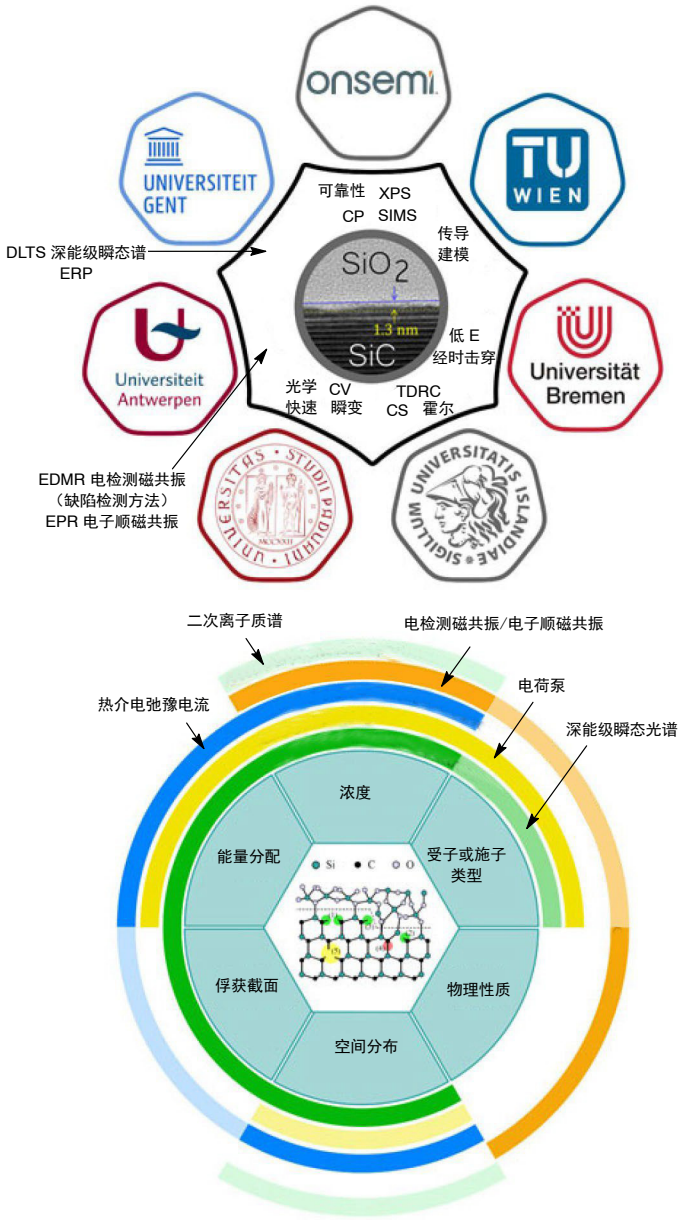


图 4. 与大学和研究中心合作——SiC/SiO_2 界面

SiC通常需要解决以下难题：

- 衬底和外延的缺陷水平
- 栅极氧化物：本征寿命建模（SiC/SiO_2 界面表征）和非本征粒子数（筛选）
- 体二极管退化
- 高压阻断（HTRB）期间的可靠性
- 与应用相关的性能（雪崩强固性、边缘端接、短路、宇宙射线耐受性、高 dv/dt 耐受性设计、浪涌电流）。

Share Feedback
Your Opinion Matters

安森美方案

对于每种退化机制，**安森美所采取的解决方案**都是严格且跨职能的，主要步骤为控制 – 改进 – 测试和筛选 – 表征 – 验证和提取模型。

当应用于栅极氧化物完备性 (GOI) 时，这些步骤如下所述：

控制

制造 SiC (控制计划、统计过程控制和工艺 FMEA) 的方法和工具准备就绪。收集数据，并将其用作潜在工艺改进的基础。

改进

由于衬底或外延的缺陷、金属污染物和颗粒会严重影响栅极氧化物的品质，因此持续改进并在控制下将其引入生产，对于进一步减少缺陷的发生至关重要。

改进

安森美开发了一整套用于视觉和电气性能的筛选工具，以剔除有缺陷的芯片。

晶圆制造工艺流程从衬底扫描开始，通过坐标跟踪和自动分类识别所有缺陷。通过多重检测可识别关键工艺步骤中更多的潜在工艺缺陷。在上述检测中发现的所有标记缺陷均会被剔除 (图 5)。

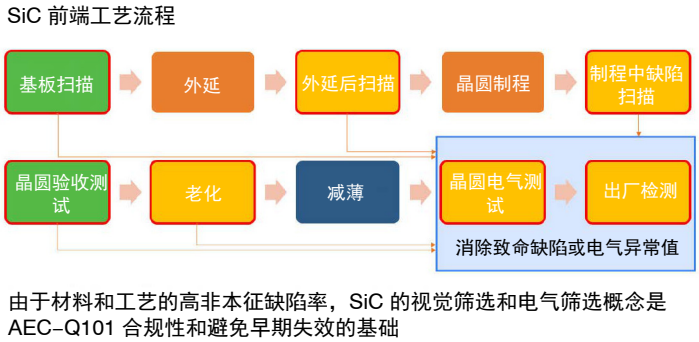


图 5. 前端工艺中的扫描和检查

在多个层面实施电气筛选：

- 晶圆级性能和验收（参数测试和栅极氧化物完备性验收标准）。
- 晶圆级老化
- 晶圆级芯片分选
- 使用动态器件均匀度测试，以消除电气异常值。

最后，所有晶圆都经过 100% 自动出厂检测，包括外观缺陷检测。

Share Feedback
Your Opinion Matters

表征

安森美使用失效电荷 (Q_{BD}) 作为一种简单的指标来比较与栅极氧化层厚度无关的栅极氧化层质量。这种技术比 GOI/Vramp 更精细，可以检测到本征分布中更精细的缺陷。

如图 6 所示，平面型 SiC 和 Si 栅极氧化物在击穿和寿命方面的本征性能相当。本征 Q_{BD} 性能(与栅极氧化物厚度无关)的对照比较表明，对于相同的标称厚度，安森美平面型 SiC 的本征性能比 Si 高 50 倍。

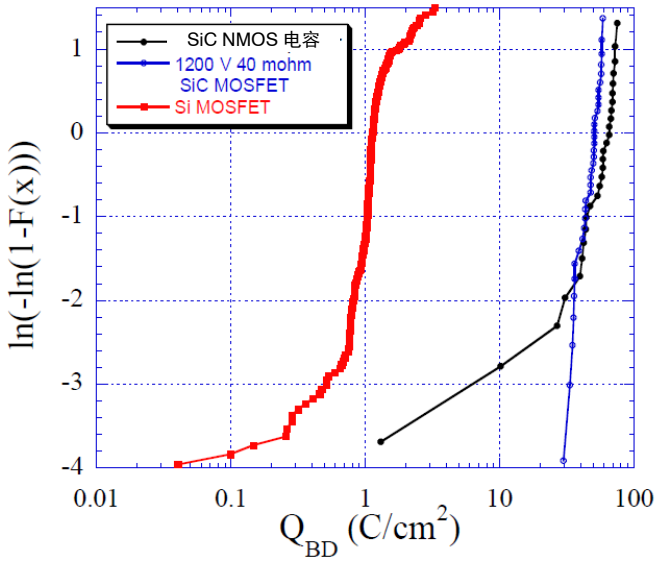


图 6. 在室温下使用正向偏置栅极施加 5 mA / cm^2 时，SiC NMOS 电容、1200 V 40 mΩ SiC MOSFET 和 Si MOSFET 产品的 Q_{BD} 测量值

在生产过程中，通过对 SiC MOSFET 产品芯片的失效电荷 (Q_{BD}) 采样以及与大尺寸 (2.7 mm x 2.7 mm) NMOS 电容进行比较，来评估每批产品的栅极氧化物质量。

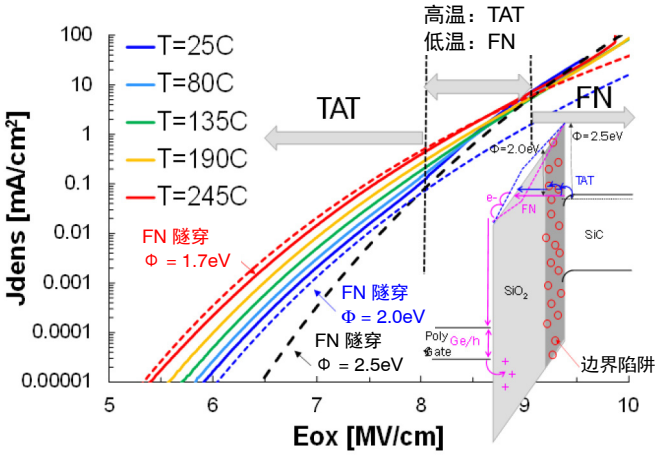
验收标准就绪后，可在晶圆级选择接受或拒绝。

验证和提取模型

在定义应力条件时，确定栅极氧化物的真实电流传导机制至关重要 [1]。热辅助隧穿与 Fowler Nordheim 隧穿竞争，与应力电场和应力温度成函数关系 (图 7)。

因此，了解传导机制可以防止在另一种传导模式下出现应力，以免无法代表实际使用条件。

Share Feedback
Your Opinion Matters



在 T = 175°C 时，从 FN 到 TAT 的转换发生在 ~9.2 MC/cm。

图 7. 与温度和电场成函数关系的竞争性电流传导机制

栅极氧化物的本征性能通过介质层时变击穿 (TDDB) 应力进行评估。在不同的栅极偏置和温度条件下对 SiC MOSFET 施加应力，并记录故障时间。然后使用 Weibull 统计分布来获取寿命结果。

到目前为止，我们已经使用了一种非常传统的方法：栅极电压 Arrhenius 温度加速和 E 模型。正在进行更为深入的研究以完善该模型；E 模型被认为过于保守。我们建立了长时间 ($t_{63\%}$ 为几个月到一年以上)、低电场强度的老化模型进行应力测试，通过实验来精确预测门极的可靠性。

图 8 显示了 SiC MOSFET 在175°C 的温度和发生电子俘获的氧化场 (因此低于 9 MV/cm，另见图 7) 下的 TDDB 数据，其故障模式与在实际情况下的预期相同。对于最低应力电压，记录了半年以上的故障时间。一个大学合作伙伴正在进行更低场条件下的实验，估计 $t_{63\%}$ 为 1 到 2 年。使用保守的E模型，在 5 ppm 时，V_{GS} = 21 V（远高于规定的工作电压），寿命可达 20 年。

图 9 显示了 TDDB 应力期间各个 MOSFET 晶体管的 $I_G(t)$ 曲线（栅极电流与应力时间的函数关系）。栅极电流 I_G 保持恒定，直到达到特定的包络曲线，之后 I_G 因俘获的电子而下降。该包络曲线反映了在晶体管参数受到影响之前，电介质可以承受的俘获电荷。该电荷比电介质的击穿电荷 (Q_{BD})（即电介质击穿电荷）低约十倍，与 Si/SiO_2 晶体管上获得的 Q_{BD} 相当。

Share Feedback
Your Opinion Matters

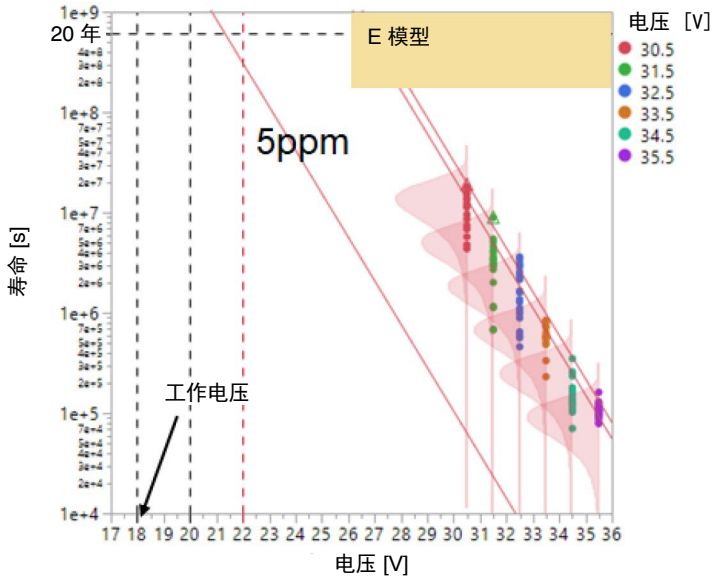


图 8. SiC MOSFET 的 TDDB 数据(应力条件为 175°C 且低于 9 MV/cm，即在电子俘获条件下，另见图 7）

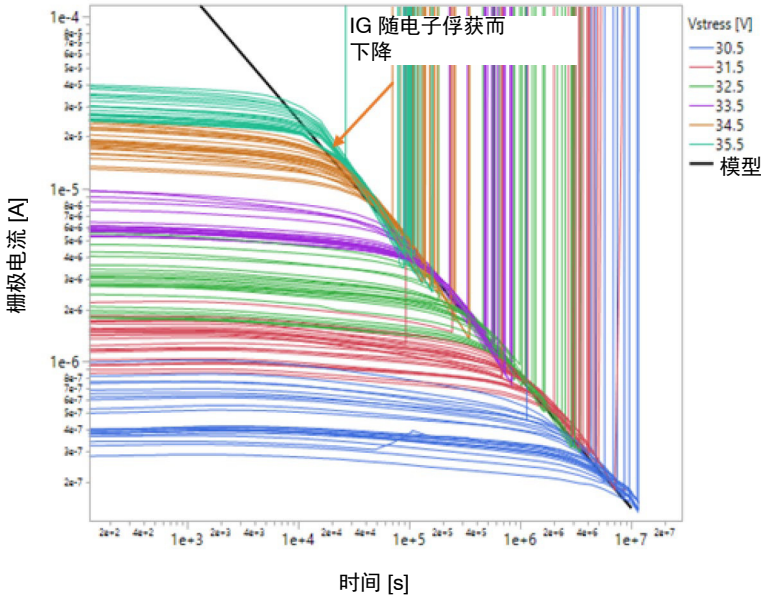


图 9. 图 8 中所绘制的 TDDB 数据的 $I_G(t)$ 曲线 (SiC MOSFET 应力条件为 T = 175° C)

Share Feedback
Your Opinion Matters

已发表的文章

本章节将简要介绍安森美近期正在进行的研究。参考文献部分列出了相关出版物，可为读者提供希望获取的所有细节，以便更深入地了解这些技术主题。

偏置温度不稳定性 (BTI)

众所周知，BTI 是硅器件的退化模式，由于在半导体/氧化物界面或附近产生陷阱或陷阱电荷，MOSFET 的阈值电压漂移，最终导致导通电阻增加的不利影响。SiC MOSFET 也受到影响，而且需要应对宽带隙材料，这使得研究工作更加复杂。在直流模式和开关模式下，都需要充分了解材料的行为。

多年来，安森美一直将 SiC/SiO_2 界面表征及其本征可靠性评估作为工作重点之一，并建立了一个研究网络，通过选定的研究合作伙伴和实验技术，研究和改善界面状态和迁移率（见图 4）。

通过使用高温(正和负)栅极偏置应力，对封装后的器件进行导通和关断状态的静态 BTI 评估，包括应力后电气参数的漂移分析。动态 BTI 评估则需要更全面的方法。安森美投入相应资源来研究超快速偏置温度不稳定性 (UF-BTI)，并对施加正 (PBTI) 或负 (NBTI) 栅极应力（或两者）时的阈值电压 (V_{th}) 漂移进行测量和建模，如图 10 所示。

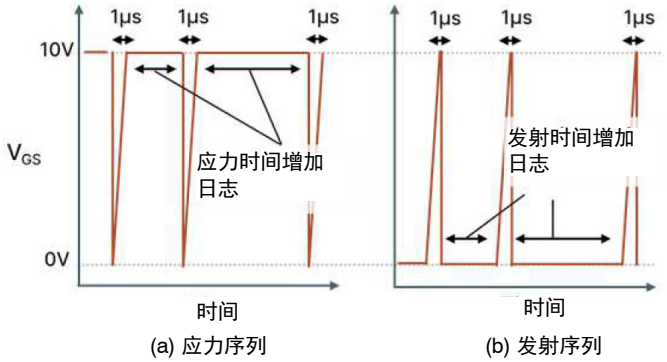


图 10. 用于研究 SiC MOSFET 上超快速 BTI 的应力/测量/发射序列示意图

在 PBTI 期间，“视在”V_{th} 将漂移到更高的电压 (由于电子俘获)，而在 NBTI 期间，“视在”V_{th} 将漂移到更低的电压(由于电子发射或空穴俘获)。PBTI 具有一个长久可恢复分量，而 NBTI 只是部分可恢复。

传统的 I_DV_G 表征方案无法捕获快速分量。但在典型开关应用中 (100 kHz，即大约 5 到 10 秒)，快速 BTI 分量将占主导地位，有可能成为潜在的应用障碍。

安森美收集的数据低至秒级范围，并且覆盖了广阔的温度范围，包括低温。

Share Feedback
Your Opinion Matters

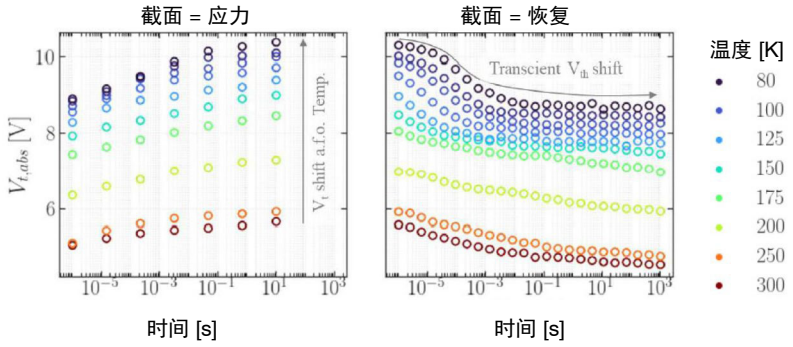


图 11. V_G = +10 V 的 PBTI 期间和后续恢复期间，V_{th} 漂移与时间和温度的函数关系

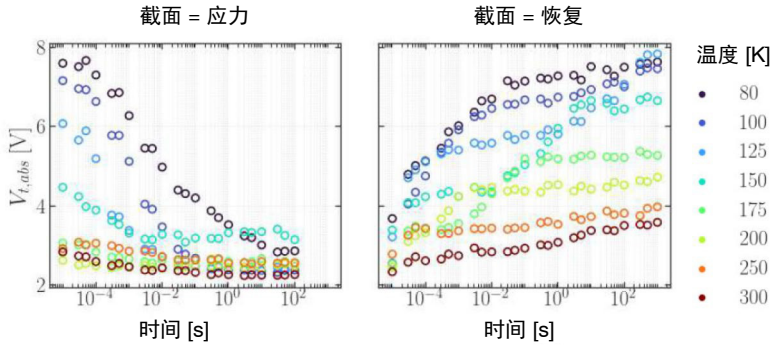


图 12. V_g = −10 V 的 NBTI 期间和后续恢复期间，V_{th} 漂移与时间和温度的函数关系

具体步骤如下：

- 提取俘获发射时间（CET）图（V_{th} 漂移由俘获的电荷引起，分布在能量和空间中）。图 11 显示了在 10 V PBTI 应力条件下，V_{th} 在应力期间和后续恢复期间的漂移，图 12 则为 −10 V NBTI 应力下
- V_{th} 漂移的直流和交流建模(快速 BTI 分量用于应用，慢速 BTI 分量用于长期本征可靠性)
- 提取物理模型（(缺陷类型、能量和深度），如图 13 所示
- 预测实际应用要求下的寿命。

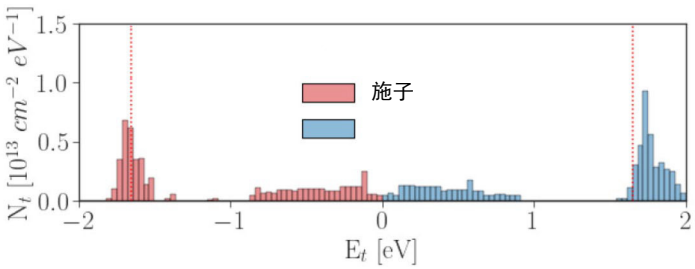


图 13. 在 NBTI 和 PBTI (使用 Comphy 模型) 之后拟合绝对 V_{th} 漂移，从而可提取陷阱分布

低温 UF-BTI 研究结果已在 ISPSD2022 上发表 [4]。

Share Feedback
Your Opinion Matters

体二极管退化

SiC MOSFET 中的体二极管应力引起的双极退化会导致导通电阻增加，这是由正向偏置时流经体二极管的电流触发的。这种退化有时也会报告为正向电压漂移或关断状态的泄漏增加。图 14 描述了该测试程序，而图 15 则显示了脉冲测量期间的正向压降 V_F 和电流 I_D。

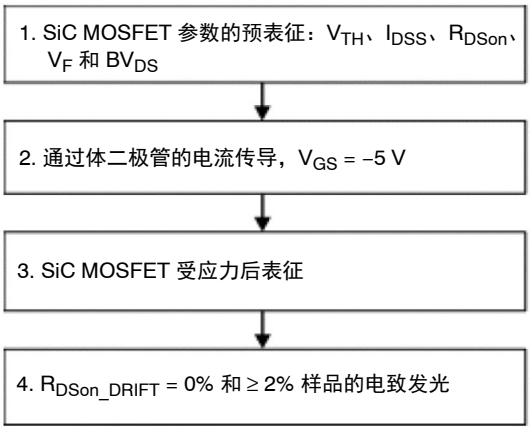


图 14. 双极退化测试程序

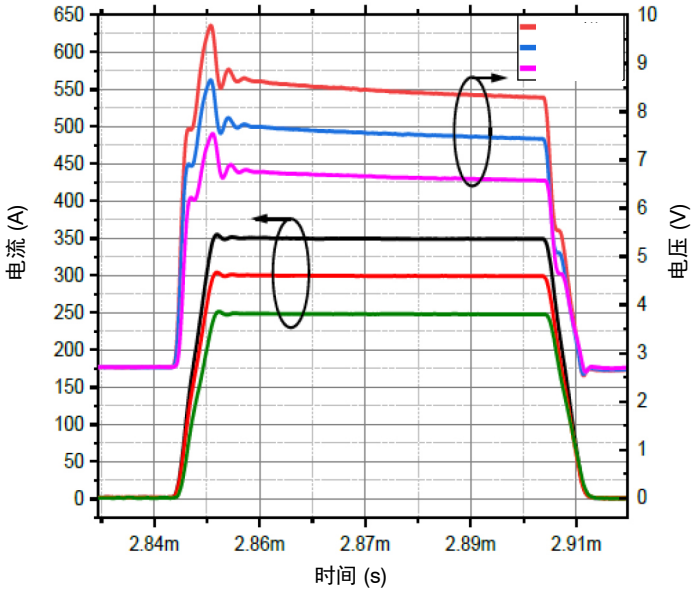


图 15. 在 250, 300 和 350 A 且 V_{GS} = −5 V 时的脉冲电流测量期间，测得的体二极管瞬态正向压降 V_F 和电流 I_D

安森美评估了这种退化机制——最近在 ECSCRM2021 [2] 上发表了一项研究结果，对 SiC MOSFET 裸片中的 BPD 进行独立映射，以建立体二极管应力后的 R_{DSon} 漂移与器件中 BPD 数量之间的相关性。R_{DSon} 和 V_F 漂移随器件中 BPD 数量的增加而明显增加。然而，必须使用极高的电流密度 (J > 1600 A/cm^2) 才能观察到无 BPD 时 MOSFET 的显著退化 (图 16)。

Share Feedback
Your Opinion Matters

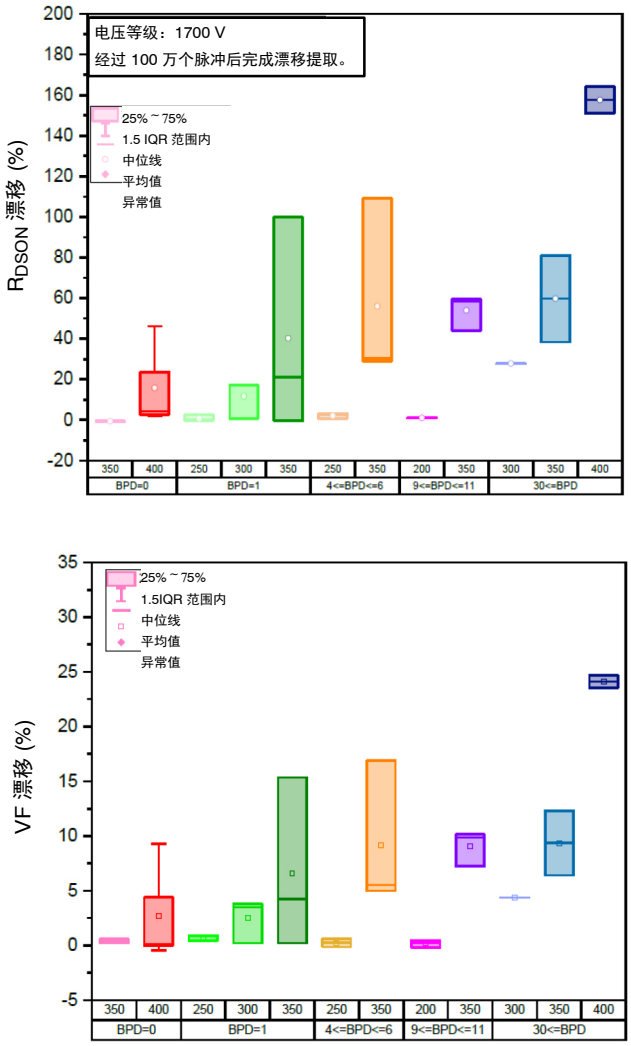


图 16. 1700 V 25 mΩ SiC MOSFET 上的 R_{DSon} 和 V_F 漂移与 BPD 数量以及电流的关系。体二极管应力为 100 万个 50 秒的长脉冲

在多个层面实施电气筛选：

- 实行目检，对每个生产晶圆进行全面的基晶面位错 （BPD） 扫描
- 采用高掺杂的外延缓冲层，将限制 BPD 堆垛层错的发展
- 最后，对最大电流密度的设计规则进行了定义，将其保持在每个 MOSFET 的安全工作区域内。

由于综合考虑了这三个因素，可以认为，安森美 SiC MOSFET 技术在高达 1200 V 时不受体二极管退化效应的影响。

Share Feedback
Your Opinion Matters

动态应力

动态条件下的退化是与宽带隙材料相关的问题之一。安森美已在内部开发的测试台上开展动态应力研究 (样本量有限)。下面我们介绍一个室温动态栅极应力测试的示例。

关于较大样本量 (例如三个批次，每批次 80 件) 的动态应力测试，目前正在开发 (内部开发以及与设备供应商合作开发) 相应解决方案。

室温动态栅极应力：在 T = 25°C、V_{DS} = 0 V 条件下，使用在 −8 V 和 20 V 之间切换、占空比为 50% 的栅极驱动器，实施瞬态且无过冲的 V_{GS} 应力 [3]。

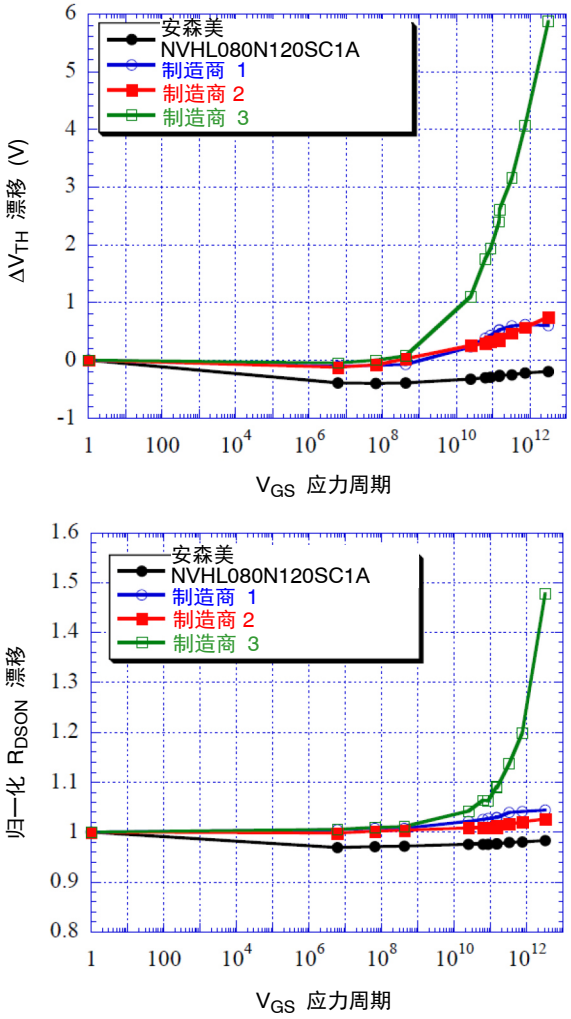


图 17. 安森美的商用 1200 V 80 mΩ SiC MOSFET 和其他三个制造商的 1200 V SiC MOSFET 产品的 V_{th} 漂移和归一化 R_{DSon} 漂移

在不同的时间间隔后中断应力测量，以运行由 V_{th} 和 R_{DSon} 组成的测试程序。图 17 显示了安森美的商用 1200 V 80 mΩ SiC MOSFET 以及其他三个制造商的 1200 V SiC MOSFET 产品的 Vth 漂移和归一化 R_{DSon} 漂移 (其中两个制造商的 VGS = −8 V，超出了数据手册的额定值)。

Share Feedback
Your Opinion Matters

总结

如本白皮书所述，**安森美**开发了一套全面的跨部门合作方案来评估 SiC 产品，高效且可靠地将其投放于市场。

缜密的设计方法、严格的生产监控、制造控制、充分的筛选和稳健的认证计划相结合，为 SiC 产品的稳定与可靠奠定了基础。

本文简要介绍了一些 SiC 器件所特有的挑战，进而引述了**安森美**对其进行表征和建模的方法。

我们已发表的文章提供了**安森美正在**进行的物理参数研究 (欲了解最新研究成果，请阅读参考文献)。

参考文献

[1] SiC 栅极氧化物寿命提取和建模的充电击穿 (QBD) 方法——P. Moens[1], J. Franchi[1], J. Lettens[1], L. De Schepper[1], M. Domeij[1] 和 F. Allerstam[1]——[1] **安森美**——ISPSD 2020

[2] 1700 V SiC MOSFET 的脉冲正向偏置体二极管应力与基晶面位错的独立映射——S. Kochoska[1], M. Domeij[1], S. Sunkari[1], J. Justice[1], H. Das[1], H. Lee[1], X.Q.Hu[1] 和 T. Neyer[1]——[1] **安森美**——ECSCRM 2021

[3] 平面型 SiC MOS 技术的栅极氧化层可靠性和 V_{th} 稳定性——M. Domeij[1], J. Franchi[1], S.Masloughkas[1], P. Moens[1], J. Lettens[1], J. Choi[1] 和 F. Allerstam[1]——1 **安森美**——ECSCRM 2021

[4] 碳化硅金属氧化物半导体场效应晶体管的低温超快偏置温度不稳定性陷阱分析——F. Geenen[1], F. Masin[2], A. Stockman[1], C. De Santi[2], J. Lettens[1], D. Waldhoer[3], M. Meneghini[2], T. Grasser[3] 和 P. Moens[1]——[1]安森美比利时；[2]意大利帕多瓦大学；[3]奥地利维也纳理工大学——ISPSD 2022

onsemi, ONSEMI, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:
Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support
For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales

◊