



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-4153

带倍流整流器和采用 FSFA 系列飞兆电源开关 (FPS™) 的同步整流器的非对称 PWM 半桥转换器的设计

引言

一般情况下，高频操作允许在开关模式电源 (SMPS) 中使用小尺寸无源组件，尽管这会导致硬开关模式下的开关损耗增加。为了降低高开关频率下的开关损耗，业界开发出了许多软开关技术，其中包括负载谐振和零电压转换技术。

负载谐振技术利用电容和电感在整个开关周期的谐振特性，使得开关频率随着输入电压和负载电流而变化。开关频率的改变，如脉冲频率调制 (PFM) 给含有输入滤波器的 SMPS 的设计带来了困难。由于这里没有用于滤波的输出电感，因此输出整流二极管两端的箝位电压允许设计人员选择低额定电压二极管。然而，当负载电流增加时，输出电感的缺位给输出电容带来了负担，因而负载谐振技术不适用于具有高输出电流和低输出电压的应用。

另一方面，零电压转换技术利用的是电路寄生分量仅在开关开启和关断转换瞬间才出现的谐振特性。这些技术的优势之一是利用了寄生分量（如主变压器的漏电感和开关的输出电容），因而无需增添更多的外部组件来实现软开关。此外，这些技术使用具有固定开关频率的脉宽调制 (PWM) 技术，因而，这些技术比负载谐振技术更易于理解、分析和设计。

由于非对称 PWM 半桥转换器具有简单配置和零电压开关 (ZVS) 特性，因此是使用零电压转换技术的最常见拓扑之一。此外，其输出电流的纹波成分小得可以由一个适当的输出电容来处理。由于易于分析和设计，且具有一个输出电感，所以非对称 PWM 半桥转换器通常用于具有高输出电流和低输出电压的应用（如游戏机电源）。为了处理大的输出电流，往往在次级端使用一个同步整流器，用类似电阻的传导损耗替代二极管的损耗。此外，电流倍增器也是增加主变压器在高输出电流下的利用率的常用方案。

飞兆的 FSFA 系列绿色功率开关 (FPS™) 集成了一个 PWM 控制器和 MOSFET。是具有最少外部组件的专为非对

称控制拓扑设计的一个器件。与分立式 PWM 控制器和 MOSFET 解决方案相比，FSFA 系列开关可以减少总成本、材料清单 (BOM)、尺寸和重量，同时提高效率、生产力和系统可靠性。

本应用指南描述了带有电流倍增器和采用 FSFA 系列开关的同步整流器的非对称 PWM 半桥转换器的设计注意事项，其中包括建议拓扑的分步设计流程及其普遍特性和工作原理。

1. 传统非对称 PWM 半桥转换器的工作原理

图 1 显示了具有中心抽头式变压器的传统 PWM 非对称半桥转换器的工作原理。根据输入电压和负载电流，开关 S_1 在周期 D 下工作，开关 S_2 在 $1-D$ 下工作。在 DT_s 期间， $V_{in}-V_{Cb}$ 施加到变压器的初级端，次级二极管 D_1 导通。变压器的励磁电流 i_m （未在图中）和输出电感电流 i_{Lo} 增加时，初级电流 i_{pri} 也随之增加。在 $(1-D)T_s$ 期间， V_{Cb} 施加到变压器， D_2 导通。电容 C_b 不仅是 $(1-D)T_s$ 期间的电压源，也是防止变压器饱和的隔直电容。施加变压器励磁电感的伏-秒平衡时，可得出以下公式：

$$\begin{aligned} (V_{in} - V_{Cb}) \times D &= V_{Cb} \times (1 - D) \\ \Rightarrow V_{Cb} &= DV_{in} \end{aligned} \quad (1)$$

可得出输出电感产生的伏·秒平衡为：

$$\left(\frac{V_{in} - V_{Cb}}{n} - V_O \right) \times D = \left(V_O - \frac{V_{Cb}}{n} \right) \times (1 - D) \quad (2)$$

其中， n 是变压器的匝比。

合并等式 (1) 和 (2)，可得出输出电压：

$$V_O = \left(\frac{2D(1-D)}{n} \right) \times V_{in} \quad (3)$$

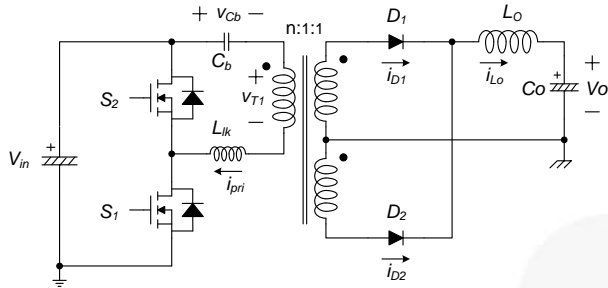


图 1 具有中心抽头式变压器的传统非对称 PWM 半桥转换器

从图 2（根据等式 (3) 得出的占空比（忽略匝比 n ）绘制的增益曲线）可以看出，增益小于 50% 时，与占空比成正比；大于 50% 时，与占空比成反比。鉴于此对称性，最大占空比应该限制在 50% 以下以稳定输出电压。

等式 (3) 中未将漏电感导致的占空比损耗部分考虑在内。图 3 显示了图 1 描述的传统非对称 PWM 半桥转换器的主要波形。两个次级整流二极管均导通后，变压器初级端的电压将在 $D_{loss1}T_S$ 和 $D_{loss2}T_S$ 期间变为零。因此，该输出电压不如等式 (3) 中得出的电压高，后者是通过平均、整流和将 v_{T1} 缩小 n 倍得出的。此外，由于图 3 所示的漏电感 L_{lk} 在充电模式 ($t_1 \sim t_2$ 和

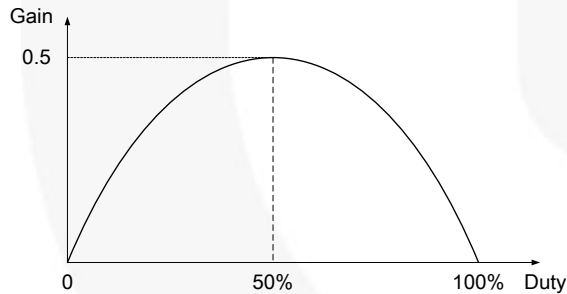


图 2. 标准增益曲线

$t_3 \sim t_4$) 下对变压器初级端施加的电压会略低于 $V_{in} - V_{cb}$ 或 $-V_{cb}$ 。因此，可通过以下等式得出输入电压：

$$V_O = \left(\frac{L_m}{L_m + L_{lk}} \right) \left(\frac{2D(1-D)V_{in}}{n} - \frac{4I_O L_{lk}}{n^2 T_S} \right) - V_F \quad (4)$$

其中， I_O 是输出负载电流， V_F 是次级端整流二极管的正向压降。

要设计变压器，必须了解励磁电流。假设励磁电感和输出电感高得可以忽略其中的电流纹波，漏电感低得可以忽略占空比损失。这样，电流波形就简化为图 4 所示。要满足 C_b 的电流·秒平衡，初级电流 i_{pri} 的正极部分需要与负极部分相等，因此，可通过以下等式得出励磁电流：

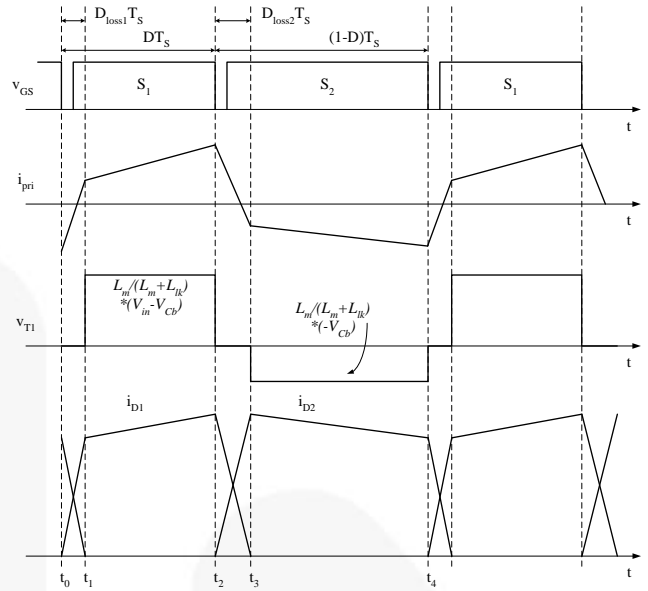


图 3. 传统非对称 PWM 半桥转换器的主要波形

$$\begin{aligned} \left(I_m + \frac{I_O}{n} \right) \times D &= \left(-I_m + \frac{I_O}{n} \right) \times (1-D) \\ \Rightarrow I_m &= (1-2D) \frac{I_O}{n} \end{aligned} \quad (5)$$

其中， I_m 是 I_m 的直流分量。如等式 (5) 所示，占空比为 50% 时， I_m 可以为零。通常， i_m 具有 DC 偏差，因

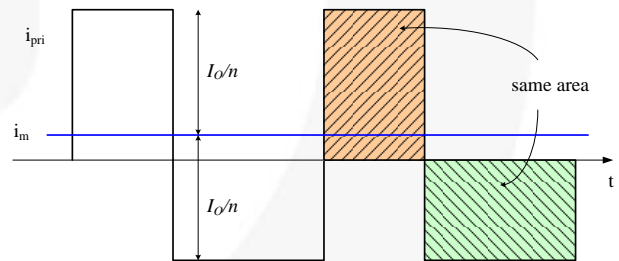


图 4. 初级端的简化电流波形

此，设计变压器时需要将磁芯饱和考虑在内。

2. 带有电流倍增器和同步整流器的非对称 PWM 半桥转换器的工作原理

电流倍增器广泛用于具有低输出电压和高输出电流的应用中。图 5 所示为次级端带有电流倍增器的非对称 PWM 半桥转换器。次级线圈是单端配置，而输出电感分为两个较小的电感。为了提高总体效率，需要使用具有低 $R_{ds(on)}$ 的 MOSFET 构成的同步整流器 (SR)。与传统的中心抽头式配置相比，电流倍增器具有多项优势。首先，励磁电流的 DC 分量小于或等于中心抽头式配置的 dc 分量，因而变压器可以使用较小的磁芯。当每个输出电感承担负载电流的一半时，励磁电流与中心抽头式配置相同。如果输出电感承担的负载电流不平衡，励磁电流就会减少。其次，次级线圈电流的均方根值 (rms) 小于中心抽头式配置的均方根值，这是因为几乎一半的负载电流都流经各个输出电感。因此，次级线圈的电流密度低，可以使用相同的磁芯和相同的线材规格。第三，其绕组本身比中心抽头式配置更简单，由于变压器骨架引脚数量的限制，因此对多输出应用尤为如此。第四，可以更轻松、更有效地从输出电感获取 SR 的栅极信号，如图 6(b) 所示。由于初级端线圈匝数足够多，而变压器次级端只有几匝线圈，因此可从输出电感轻松获取适当的栅极电压，如 10V 和 20V 之间的电压。此外，单独的输出电感将会减轻更大磁芯的成本负担。这些优势使电流倍增器成为高输出电流应用最常用的拓扑之一。

2.1. 工作原理

图 7 显示了带有电流倍增器的非对称 PWM 半桥转换器

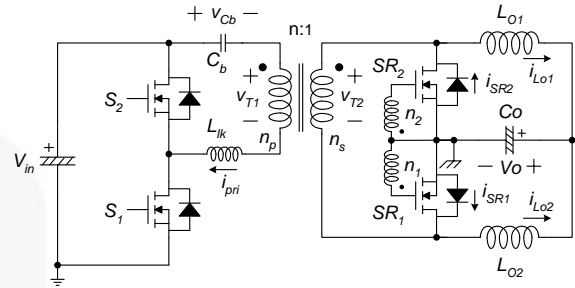


图 5. 带有电流倍增器的非对称 PWM 半桥转换器

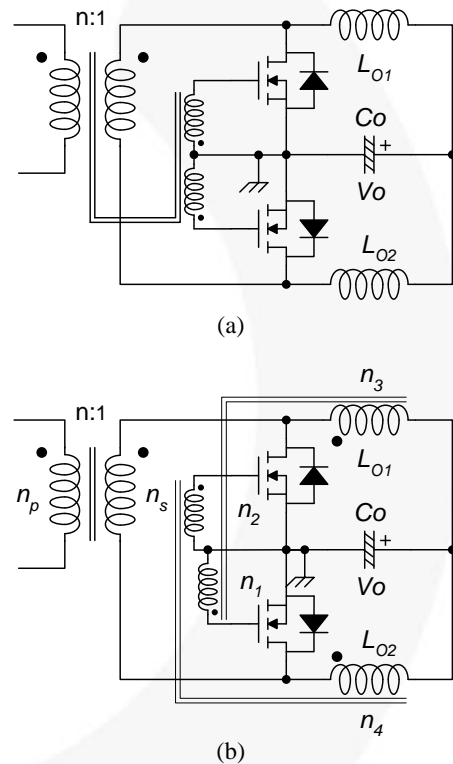


图 6. 使用 (a) 变压器和 (b) 输出电感生成栅极驱动器信号的方法

的模式分析及其对应的主要波形。假设在非常短的时间内充分实现了 ZVS 运行。可以在模式分析中忽略 ZVS 模式。我们将在下一小节详细介绍 ZVS 运行。其他假设包括：

- (1) 隔直电容 C_b 相当大，足以忽略两端的电压纹波。
- (2) 电路中的所有元件都处于理想状态。

让我们从模式 2 - 充电模式开始。 S_1 开启时， $V_{in}-V_{Cb}$ 施加到变压器的初级端。励磁电流 i_m 以斜率 $(V_{in}-V_{Cb})/L_m$ 增加。由于 SR_2 关断， L_{O1} 的电流斜率就由

$(V_{in}-V_{Cb})/n$ 减去输出电压确定。另一方面, L_{O2} 的电流以斜率 $-V_0/L_{O2}$ 减小, 这是流经 SR_1 的续流。当两个输出电感分担负载电流时, SR_1 承担全部负载电流。变压器的次级绕组仅处理 i_{Lo1} , 因而 i_{Lo1}/n 是反射到变压器初级端的电流, 它在励磁电流上叠加, 构成初级电流 i_{pri} 。实际上, 由于漏电感 (请参见第 1 章) 现象, 因此 v_{T2} 比图 7 所示的数值稍低, 但我们在这一章段中将忽略这一情况, 以简化分析。

当 S_1 关断时, 模式 3 开始。 S_2 的输出电容放电时, v_{T1} 也会减小。当 S_2 的输出电容电压等于 V_{Cb} 时, 它

均已导通, 因此 i_{Lo1} 和 i_{Lo2} 均为续流, 斜率分别为 $-V_0/L_{O1}$ 和 $-V_0/L_{O2}$, 而 v_{T1} 和 v_{T2} 均为零。由于 V_{Cb} 仅施加在漏电感上, 因此会引起初级电流的极性快速变化。 S_2 在 S_2 的体二极管导通后开启时, 达到 S_2 的 ZVS 条件。可得出该模式的持续时间为:

$$D_{loss2} = \frac{I_O}{n} \times \frac{L_{lk}}{DV_{in} \times T_S} \quad (6)$$

模式 4 是另一个充电模式, 在各个 SR 之间的转换结束时开始。在变压器初级端施加的电压为 $-V_{Cb}$, 因此, 励磁电流以斜率 $-V_{Cb}/L_m$ 减少, i_{Lo2} 的斜率为

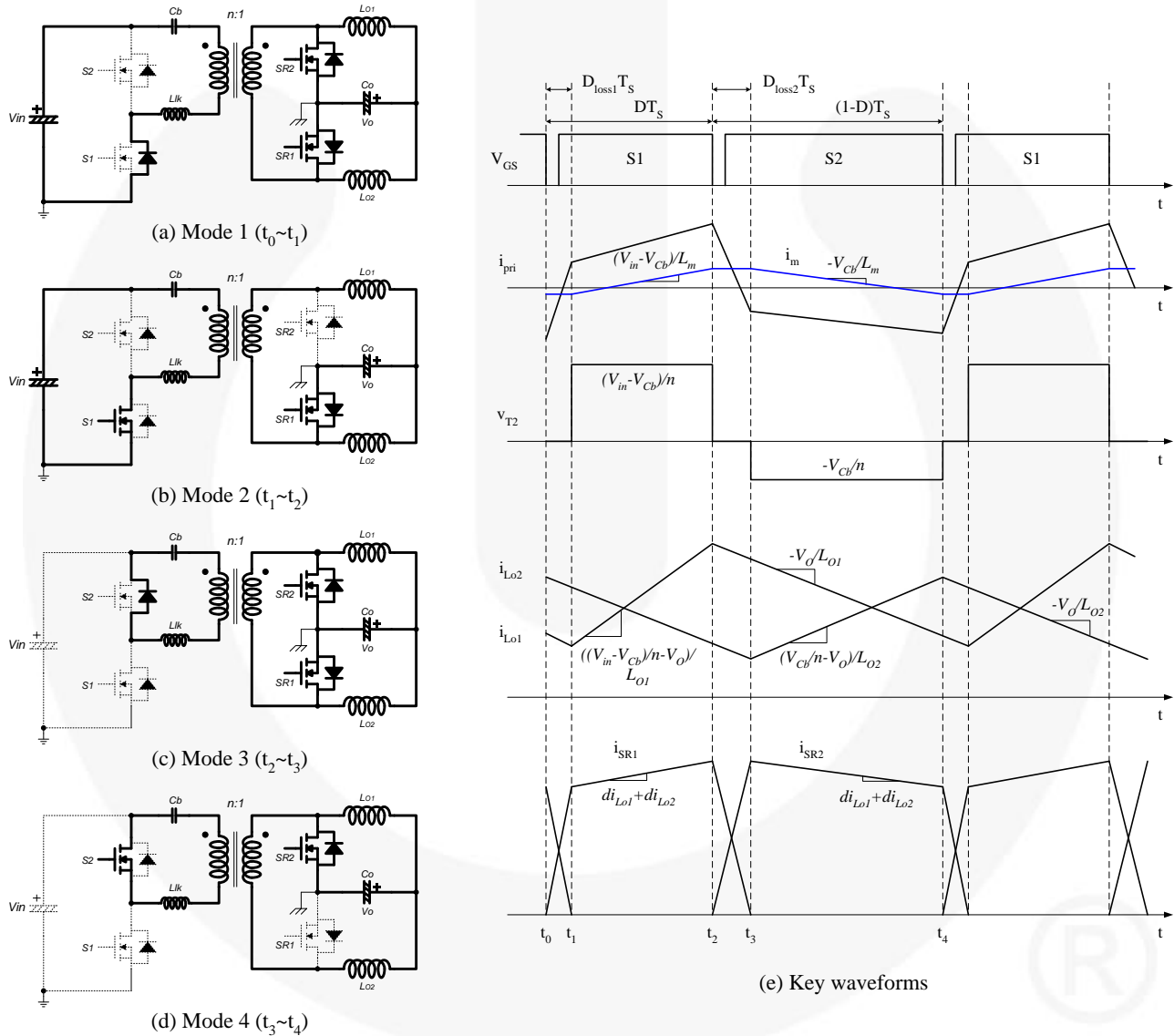


图 7. 带有电流倍增器的非对称 PWM 半桥转换器的模式分析和波形

将变为零。此时, 由于 SR_2 的反向偏置电压消除, 因此它的体二极管将导通。然后, 两个 SR 将在这个模式中一起导通。 S_2 的体二极管在 S_2 的输出电容完全放电以及 S_1 的输出电容完全充电后导通。由于两个 SR

$(V_{Cb}/n-V_0)/L_{O2}$ 。其他电感电流是流经 SR_2 的续流。从图 7 中可以看出, 每个输出电感的大纹波电流由于异相作用得以消除。因此, 相比中心抽头式或桥式整流配置, 可以在电流倍增器配置中使用两个较小的电感。

当 S_2 关断时，模式 1 将作为另一个重复模式开始。模式 1 的工作原理几乎与模式 3 相同，但 ZVS 条件例外。在模式 1 中，当 S_1 的输出电容电压等于 $V_{in}-V_{Cb}$ 的瞬间， v_{r1} 变为零。在这个瞬间之前，输出电感 L_{O2} 上的负载电流反射到变压器的初级端，有助于满足开关的 ZVS 条件。与此相反，存储在漏电感中的能量只需在这个瞬间之后对输出电容进行放电和充电。因而， S_1 的 ZVS 状况比 S_2 更加稳固，因为 $V_{in}-V_{Cb}$ 通常高于 V_{Cb} 。除此之外，还可以采用与模式 3 相同的方式分析模式 1。模式 1 的持续时间可通过以下方式得出：

$$D_{loss1} = \frac{I_O}{n} \times \frac{L_{lk}}{(1-D)V_{in} \times T_S} \quad (7)$$

使用等式 (6) 和 (7) 可计算出详细的输出电压为：

$$V_O = \frac{L_m}{L_m + L_{lk}} \left(\frac{D(1-D)V_{in}}{n} - \frac{I_O L_{lk}}{n^2 T_S} \right) - V_{SR} \quad (8)$$

其中， V_{SR} 是 SR 处于充电模式时 MOSFET 两端的电压。它与等式 (4) 相似，但匝比有所不同，其匝比是传统转换器的一半。

通过修改等式 (5)，可以得出 $I_{m\ dc}$ 和纹波分量为：

$$I_m = (1-D) \frac{I_{LO2}}{n} - D \frac{I_{LO1}}{n} \quad (9)$$

$$\Delta i_m = (DT_S - D_{loss1} T_S) \times \frac{(1-D)V_{in}}{L_m + L_{lk}} \quad (10)$$

其中， I_{LO1} 和 I_{LO2} 是输出电感电流的 DC 分量。

2.2. ZVS 条件

为了简化模式分析，我们在上一节中忽略了 ZVS 运行。我们将在本节中详细分析 ZVS 运行以探索每个开关的准确 ZVS 条件。图 8 显示了模式 1 的详细模式。

从 t_o 起，初级电流就开始为开关的输出电容充电和放电。在 S_1 的漏极电压 v_{DS1} 达到 $V_{in}-V_{Cb}$ 之前，变压器的同名端为负极，因此 SR_1 仍被反向偏置。因此，漏电感和负载电流中的能量都有助于 S_1 从 V_{in} 放电至 $V_{in}-V_{Cb}$ 。 v_{DS1} 下降到低于 $V_{in}-V_{Cb}$ 后，变压器的同名端将改变其极性，从而允许体二极管 SR_1 导通。因此，励磁电感将短路，开关从 t_a 开始将仅由漏电感中的能量充电和放电。最后， v_{DS1} 在 t_b 时完全放电，因此初级电流将流经 S_1 的体二极管，如图 8(c) 所示。 t_c 后，初级电

流将在施加 S_1 的栅极信号后流经沟道和体二极管。模式 2 将在 SR 之间的转换结束后，从 t_f 开始。

对于图 8 中 S_1 的 ZVS 运行，有以下三个条件：

- (1) 漏电感中的能量应该足以将 S_1 从 $V_{in}-V_{Cb}$ 放电为零，以及将 S_2 从 V_{Cb} 充电至 V_{in} 。
- (2) t_b 这一瞬间必须早于初级电流更改极性的时间。否则， S_1 和 S_2 的漏极电压将分别再次充电和放电。
- (3) 必须在初级电流更改极性前施加 S_1 的栅极信号。

图 9 显示了模式 3 中的详细模式。尽管详细模式分析与图 8 所示的情况类似，但 S_2 的三种 ZVS 运行条件与图 8 有所不同。

- (1') 由于变压器终端在 v_{DS2} 达到 V_{Cb} 时更改极性，因此通过负载电流为 S_2 放电的时间段 $t_2 \sim t_d$ 大大长于图 8 中的 $t_o \sim t_a$ 。这样，其余仅通过漏电感中的能量为 S_2 放电的时间段就会减少。 S_2 比 S_1 更容易实现 ZVS。因此，漏电感中的能量应该足以将 S_2 从 V_{Cb} 放电为零，以及将 S_1 从 $V_{in}-V_{Cb}$ 充电至 V_{in} 。
- (2') SR 之间的转换在变压器终端的极性更改时开始，这使得 t_e 距离 SR 中的电流相等的瞬间的时间更长。此外，这种情况下的转换斜率比图 8 中的情况更加平缓，因为漏电感施加的电压已从 $V_{in}-V_{Cb}$ 降低至 V_{Cb} 。
- (3') 如果条件 (3) 已得到满足，则由于 (2') 中提及的死区时间和原因，必须在初级电流更改极性前施加 S_2 的栅极信号。

在能量 ((1) 和 (1')) 和时序 ((2) 和 (3) 以及 ((2') 和 (3')) 方面， S_1 的 ZVS 条件比 S_2 的 ZVS 条件更难达到。因此，仅应对 S_1 考虑 ZVS 条件。通常，如果能量条件得到了满足，时序条件也就很容易满足。因此，可计算出两个开关的 ZVS 在特定负载条件下所需的漏电感为：

$$L_{lk} > \frac{2C_{OSS}[(1-D)V_{in}]^2}{\left\{ \frac{D(1-D)V_{in} \times T_S}{2(L_m + L_{lk})} - \frac{I_{O,tar}}{2n} \left(1 - \frac{L_m}{L_m + L_{lk}} \right) + \frac{DI_{O,tar}}{n} \right\}^2} \quad (11)$$

其中， C_{OSS} 是开关的输出电容， $I_{O,tar}$ 是设计人员希望系统通过漏电感在 ZVS 条件下运行的目标负载条件。

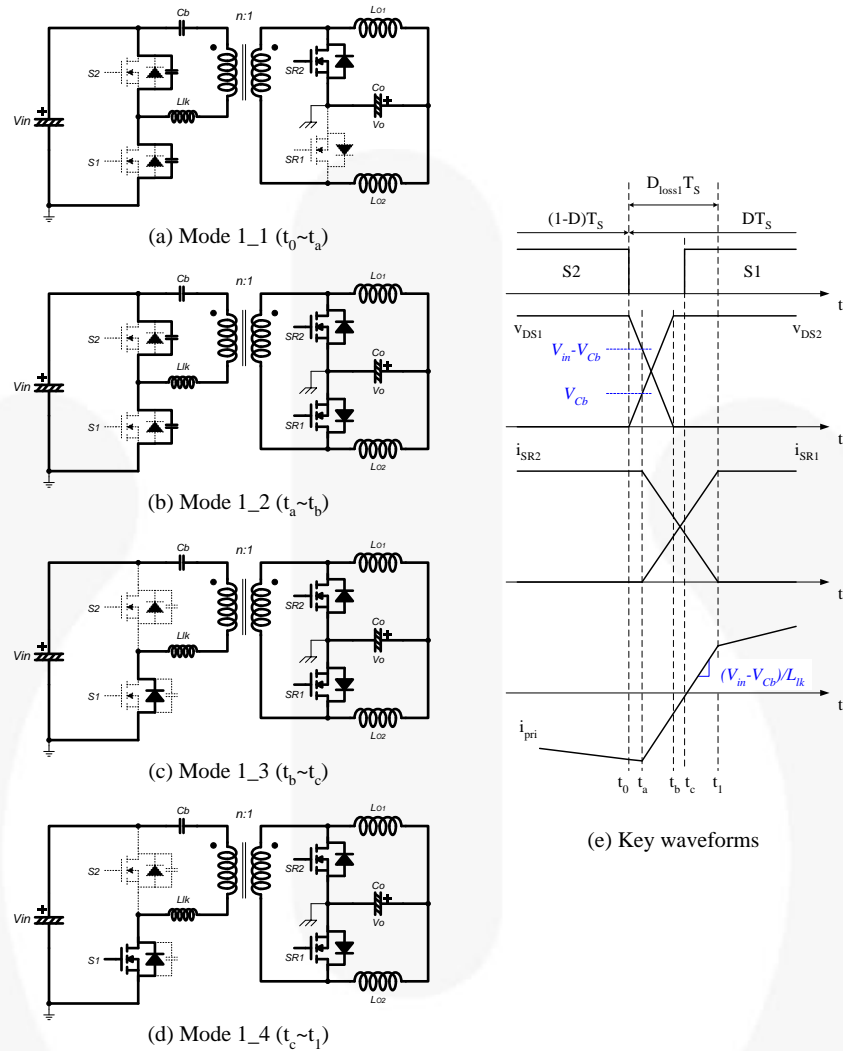


图 8. 模式 1 中的详细模式分析

增加 L_{lk} 使两个开关在轻载条件下也能轻松实现 ZVS。但是，增加 L_{lk} 会降低模式 1 和 3 中的初级电流斜率，从而增加占空比损失。这会导致有效占空比减少，传导损耗增加。因此，不建议在轻载条件下采用增加 L_{lk} 的方法实现 ZVS。根据等式 (9)，励磁电流的 DC 分量会随负载电流的减少而减少。如果 $I_{m,dc}$ 分量少于 i_m 纹波分量的一半，则 ZVS 运行将由具有漏电感的励磁电感执行。在等式 (11) 中，忽略分母中的第二项，重新排列 L_m 可得出：

$$L_m + L_{lk} < \frac{D(1-D)V_{in} \times T_S}{2 \times \left\{ \sqrt{\frac{2C_{OSS}}{L_{lk}} (1-D)V_{in} - \frac{DI_{O,tar}}{n}} \right\}} \quad (12)$$

要通过等式 (11) 和 (12) 得出适当的 L_m 和 L_{lk} ，必须进行迭代。我们将在下一节举例说明。

2.3. 同步整流器

输出电流较高时，次级整流级上由等效电阻构成的传导损耗比由二极管构成的传导损耗更划得来。由于大多数负载电流都会流经沟道，因此，如果适当选择 $R_{ds(on)}$ 极

低（低于数 mΩ）的同步 MOSFET，就能大幅降低传导损耗。在正向、半桥和全桥转换器等降压衍生拓扑中，可从主变压器轻松获得 SR 的栅极信号（如图 6(a) 所示）。与反激式或 LLC 转换器不同的是，除驱动电路外，这些转换器无需添加任何其他特殊功能。SR 驱动器易于构建，这是在高输出负载电流应用中使用半桥拓扑的另一个原因。

此外，在使用电流倍增器时，从输出电感获取栅极信号比从主变压器获取更高效（如图 6(b) 所示）。图 10 描述了从主变压器和输出电感获取的 SR 栅极信号的波形。我们很难通过调整匝比 n_s 和 n_b （其中 $n_s=n_s/n_1$, $n_b=n_s/n_2$ ）来获得足够的栅极电压（如图 10(a) 所示）。这是因为正负极部分不仅取决于匝比 n_a 和 n_b ，而且还取决于 V_{cb} 。此外，栅极信号负极部分的功率损耗也由匝比、 V_{cb} 和 V_{in} 确定。另一方面，栅极信号负极部分的功率损耗与负载条件无关（如图 10(b) 所示，其中 $n_c=n_3/n_1$, $n_d=n_4/n_2$ ）。此外，在占空比丢失部分 $D_{loss1}T_S$ 和 $D_{loss2}T_S$ ，栅极信号会将极性变为负值，以便快速地关断 SR。这有助于降低同步 MOSFET 的关断损耗。

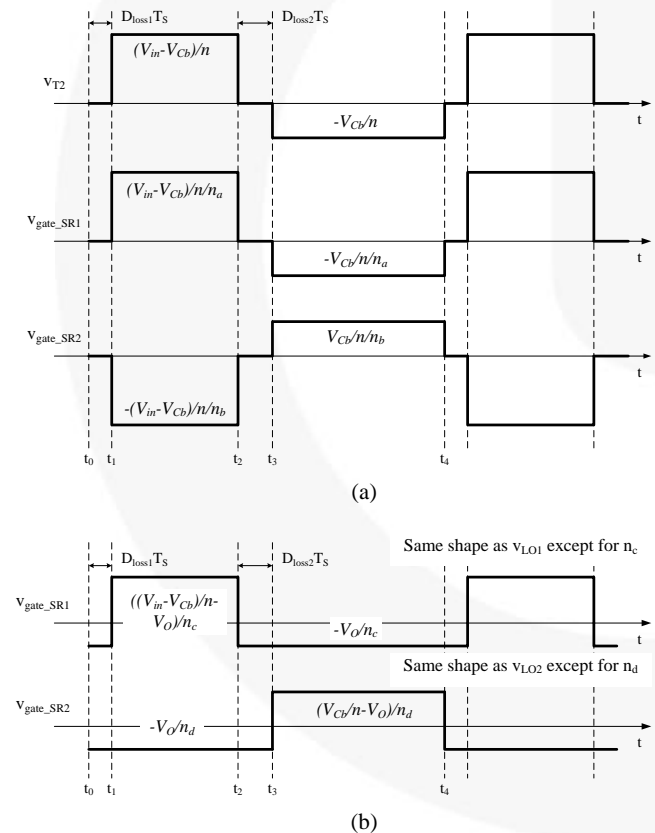


图 10. 同步整流器的栅极信号；
(a) 耦合变压器；(b) 耦合输出电感

3. 设计过程和示例

本章将使用图 11 中描述的设计参考介绍设计流程。本示例的目标系统是具有 12V 输出电压和 30A 输出负载电流的游戏机电源装置。为了处理大输出负载电流，需要使用上一章讨论过的带同步整流器的电流倍增器。由于输入来自功率因数校正 (PFC) 电路，因此输入-电压范围并不大。

[步骤 1] 系统规格

设计的第一步是定义系统规格。通常，PFC 电路用于 LCD/PDP 电视系统、游戏机电源和光束投影仪等中高功率的应用，以符合国际谐波规范。因此，主功率级的输入电压范围（即 PFC 级的输出电压）几乎是固定的（例如，370~410V_{dc}），但输入电压范围可以被扩展以满足特殊要求。

在本章中，目标规格为：

- 标称输入电压：390V_{dc}
- 输入电压范围：370~410V_{dc}
- 输出电压：12 V

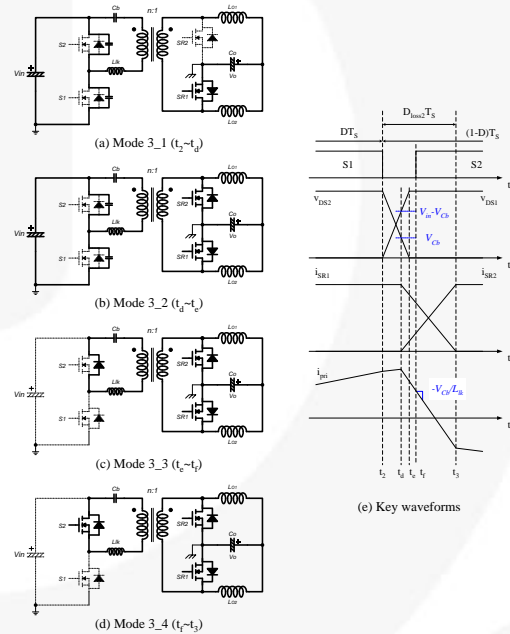


图 9. 模式 3 中的详细模式分析

- 输出电流：30 A
- 开关频率：100 kHz

[步骤 2] 匝比和占空比

输出电压等式（等式 8）用于确定匝比 n 。但是，输出电压等式包含漏电感和励磁电感，这两项尚未确定。因此，设计人员应该对以下项做出假设：

- V_{SR} ，将已使用 MOSFET 的 $R_{ds(on)}$ 视为 SR；
- α ， L_m 和 L_m+L_{lk} 之间的比率；
- 稍后将通过等式（11）和（12）的迭代更改的漏电感；
- 标称输入电压下的标称占空比。

根据等式（8），匝比通过以下公式获得：

$$n = \frac{D_n(1-D_n)V_{in,n} + \sqrt{(D_n(1-D_n)V_{in,n})^2 - 4(V_O + V_{SR}) \frac{I_O L_{lk}}{\alpha T_S}}}{2(V_O + V_{SR})} \quad (13)$$

其中， $V_{in,n}$ 和 D_n 分别是 $V_{in,n}$ 的标称输入电压和标称占空比。

对于匝比 n ，可计算出特定输入电压和负载电流下的占空比为：

$$D = \frac{1 - \sqrt{1 - 4 \left(\frac{n(V_O + V_{SR})}{\alpha V_{in}} + \frac{I_O L_{lk}}{n V_{in} T_S} \right)}}{2} \quad (14)$$

- 初始漏电感为 $20\mu\text{H}$ 。检查 ZVS 条件后，该值可能会增加。考虑到 360W 的磁芯尺寸，如果 L_{lk} 低于此值，则可生产性不佳。
- 390V_{dc} 下的标称占空比为 0.4。

利用这些值，可按照等式（13）得出匝比为：

$$n = \frac{0.4 \cdot 0.6 \cdot 390 + \sqrt{(0.4 \cdot 0.6 \cdot 390)^2 - 4(12 + 0.3) \frac{30 \cdot 20\mu}{0.95 \cdot 10\mu}}}{\frac{2(12 + 0.3)}{0.95}} = 6.52$$

得出匝比为 6.5。等式（14）将重新计算标称输入电压下的标称占空比：

$$D_n = \frac{1 - \sqrt{1 - 4 \left(\frac{6.5 \cdot (12 + 0.3)}{0.95 \cdot 390} + \frac{30 \cdot 20\mu}{6.5 \cdot 390 \cdot 10\mu} \right)}}{2} = 0.397$$

[步骤 3] 励磁电感和漏电感

通过在步骤 2 中得出的匝比，可以使用等式（11）和（12）检查 ZVS 条件。

设计范例

本示例旨在利用漏电感和励磁电感，从全负载到 30% 负载条件下实现 ZVS 运行。通过等式（14）可计算出 30% 负载条件和最大输入电压下的占空比：

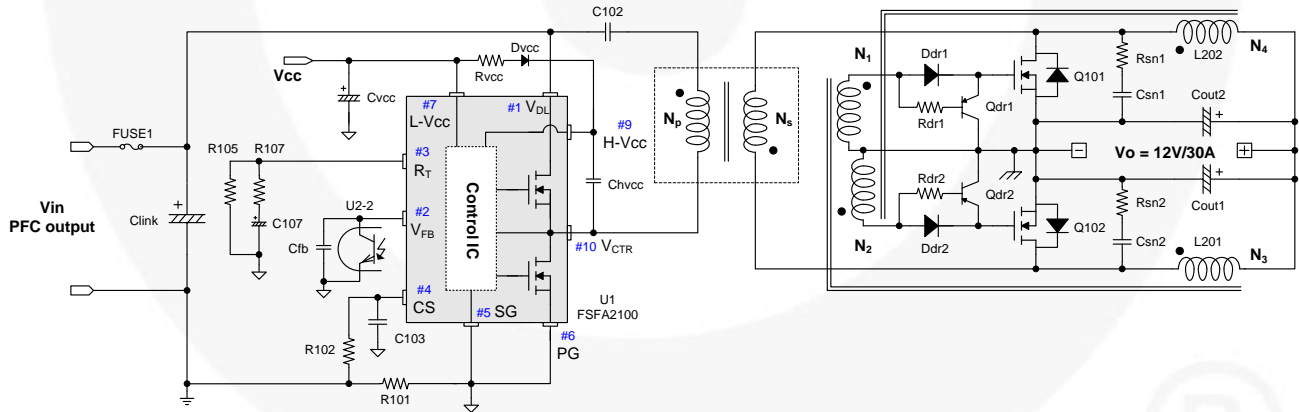


图 11. 参考设计原理图

设计范例

该示例假设以下值：

- $V_{SR} = 0.3\text{V}$
- α 为 0.95

$$D_{@30\%} = \frac{1 - \sqrt{1 - 4 \left(\frac{6.5 \cdot (12 + 0.3)}{0.95 \cdot 410} + \frac{9 \cdot 20\mu}{6.5 \cdot 410 \cdot 10\mu} \right)}}{2} = 0.305$$

由于 FSFA2100 MOSFET 的 C_{oss} 为 150pF ，因此可得出 $D_{@30\%}=0.305$ 时所需的漏电感为：

$$L_{lk} > \frac{2C_{OSS}[(1-D)V_{in}]^2}{\left\{ \frac{D(1-D)V_{in} \times T_S}{2(L_m + L_{lk})} - \frac{I_{O,lar}}{2n} \left(1 - \frac{L_m}{L_m + L_{lk}} \right) + \frac{DI_{O,lar}}{n} \right\}^2}$$

$$= \frac{2 \cdot 150p \cdot [(1-0.305) \cdot 410]^2}{\left\{ \frac{0.305 \cdot (1-0.305) \cdot 410 \times 10\mu}{2(400\mu + 20\mu)} - \frac{9}{2 \times 6.5} \left(1 - \frac{400\mu}{400\mu + 20\mu} \right) + \frac{0.305 \cdot 9}{6.5} \right\}^2}$$

$$= 12.0\mu H.$$

所需的漏电感为 12.0μH。该值过小，无法在批量生产中进行控制。如果得出的值大于假设值，则将使用得出值。此外，SMPS 设计人员必须重复步骤 2 以检查匝比是否仍然有效。但是，在本设计示例中，设计人员选择了符合可生产性的初始值，无需迭代。

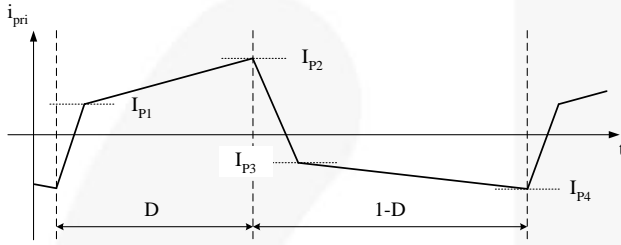


图 12. 初级电流波形

可以使用等式 (12) 确定励磁电感：

$$L_m + L_{lk} < \frac{D(1-D)V_{in} \times T_S}{2 \times \left\{ \sqrt{\frac{2C_{OSS}}{L_{lk}}(1-D)V_{in} - \frac{DI_{O,lar}}{n}} \right\}}$$

$$= \frac{0.305 \cdot (1-0.305) \cdot 410 \cdot 10\mu}{2 \times \left\{ \sqrt{\frac{2 \cdot 150p}{20\mu}(1-0.305) \cdot 410 - \frac{0.305 \cdot 9}{6.5}} \right\}}$$

$$= 638\mu H.$$

因此， L_m 选定为 600μH。

[步骤 4] 变压器

使用等式 (9) 和 (10) 可以得出峰值励磁电流：

$$I_m + \frac{\Delta i_m}{2} = (1-D) \frac{I_{LO2}}{n} - D \frac{I_{LO1}}{n} + (DT_S - D_{loss}T_S) \times \frac{(1-D)V_{in}}{2(L_m + L_{lk})} \quad (15)$$

峰值励磁电流的最大值在输出电感承担负载电流的一半（这是最坏的情况），且占空比在启动时或瞬态为零时出现。因此，最大 i_m 为：

$$i_m^{\max} = \frac{I_O}{2n} \quad (16)$$

可得出变压器初级端的最少匝数为：

$$N_P^{\min} = \frac{L_m i_m^{\max}}{A_e B_{\max}} \quad (17)$$

其中， A_e 是所使用磁芯的横截面积（单位为 mm^2 ）， B_{\max} 是最大磁通密度（单位为 Tesla）。如果没有参考数据，建议 $B_{\max} = 0.2 \sim 0.25\text{T}$ 。

可得出变压器次级端的最少匝数为：

$$N_S = \frac{N_P}{n} \quad (18)$$

其中， N_P 大于等式 (17) 中的 N_P^{\min} 。

根据电流密度选择电线直径，电流密度通常在 4~10 A/mm^2 范围内。建议选择尽量低的电流密度，以便降低导线的传导损耗。但同时也请尝试减少绕组层数。绕组层数越多，邻近效应导致的循环电流也越多。有时本意通过增加导线直径来减少传导损耗；结果却因增加了循环电流使传导损耗反而增加。此外，最好选择多股并绕（如利兹线），以最大限度地降低趋肤效应。

图 12 显示了忽略输出电感电流纹波时的初级电流波形。可得出该波形的 rms 值为：

$$i_P^{\text{rms}} = \sqrt{\frac{(I_{P1}^2 + I_{P1}I_{P2} + I_{P2}^2)}{3} D + \frac{(I_{P3}^2 + I_{P3}I_{P4} + I_{P4}^2)}{3} (1-D)} \quad (19)$$

$$I_{P1} = \frac{I_{LO1}}{n} + I_m - \frac{\Delta i_m}{2} \quad (20)$$

$$I_{P2} = \frac{I_{LO1}}{n} + I_m + \frac{\Delta i_m}{2} \quad (21)$$

$$I_{P3} = -\frac{I_{LO2}}{n} + I_m + \frac{\Delta i_m}{2} \quad (22)$$

$$I_{P4} = -\frac{I_{LO2}}{n} + I_m - \frac{\Delta i_m}{2} \quad (23)$$

其中， I_m 和 Δi_m 分别在等式 (9) 和 (10) 中定义。

对于次级端绕组，如果假设每个输出电感承担的负载电流均等，且输出电感上的纹波小得可以忽略，则 rms 值等于负载电流的一半。

设计范例

占空比为零时，可得出 i_m 最大值为：

$$i_m^{\max} = \frac{I_O}{2n} = \frac{30}{2 \cdot 6.5} = 2.31\text{A}.$$

提供的磁芯为 EER4042 ($A_e = 158\text{mm}^2$)。可计算出变压器初级端的最小匝数为：

$$N_p^{\min} = \frac{L_m i_m^{\max}}{A_e B_{\max}} = \frac{600\mu \cdot 2.31}{158\mu \cdot 0.23} = 38.14$$

其中, N_p 选定为 39, 得出次级匝数为 6。

利用 (19)-(23) 可得出变压器初级端电流的 rms 值。假设在标称条件 ($D_r=0.397$) 下, 每个输出电感承担的输出负载电流均等。

$$I_{P1} = \frac{15}{6.5} + 0.475 - \frac{1.357}{2} = 2.10A$$

$$I_{P2} = \frac{15}{6.5} + 0.475 + \frac{1.357}{2} = 3.46A$$

$$I_{P3} = -\frac{15}{6.5} + 0.475 + \frac{1.357}{2} = -1.15A$$

$$I_{P4} = -\frac{15}{6.5} + 0.475 - \frac{1.357}{2} = -2.51A$$

这样, 利用等式 (19) 可得出变压器初级端电流的 rms 值为:

$$i_p^{rms} = \sqrt{\frac{(2.1^2 + 2.1 \cdot 3.46 + 3.46^2) \cdot 0.397}{3} + \frac{((-1.15)^2 + (-1.15)(-2.51) + (-2.51)^2)}{3} (1-0.397)} = 2.29A$$

变压器次级端电流的 rms 值等于负载电流的一半, 因此 $i_s^{rms}=15A$ 。

由于电线的直径过小, 因此难以在两层内绕完变压器初级端的 39 匝。选择可在 EER4042 骨架上一层绕 13 匝的最大线径。出于防止皮肤反应的考虑, 选择采用 AWG38 (美国电线规格) 的 100 股绕线作为初级电线。在这种情况下, 电流密度约为 $2.9A/mm^2$ 。对于次级端, 则选择采用 AWG36 的 250 股绕线。在这种情况下, 电源密度约为 $4.7A/mm^2$ 。

[步骤 5] 输出电感

可得出输出电感电流纹波为:

$$\Delta i_{LO1} = \frac{(V_O + V_{SR})(1-D + D_{loss1})T_S}{L_{O1}} \quad (24)$$

$$\Delta i_{LO2} = \frac{(V_O + V_{SR})(D + D_{loss2})T_S}{L_{O2}} \quad (25)$$

输出电感上的电流纹波通常设定为额定输出负载电流的 10-20%。

设计范例

在本设计示例中, 为每个输出电感选择的纹波都低于额定输出负载电流的 20%。电感量的计算方式为:

$$L_{201} = \frac{(V_O + V_{SR})(1-D + D_{loss1})T_S}{\Delta i_{LO1}} = \frac{(12+0.3)(1-0.397+0.039) \times 10\mu}{6} = 13.2\mu H$$

$$L_{202} = \frac{(V_O + V_{SR})(D + D_{loss2})T_S}{\Delta i_{LO2}} = \frac{(12+0.3)(0.397+0.060) \times 10\mu}{6} = 9.4\mu H$$

为了提高可生产性, 两个输出电感选择了同一值, $15\mu H$ 。

[步骤 6] 工作频率

在图 11 中, 使用 FSFA 系列时的工作频率 f_s 通过以下等式得出。

$$f_s = \frac{27k\Omega}{R_{105}} \times 100 \quad [kHz] \quad (26)$$

设计范例

该设计示例为 100kHz 操作选择的频率设置电阻 R_{105} 为 $27k\Omega$ 。

[步骤 7] 隔直电容

这里假设隔直电容大得足以忽略两端的电压纹波。但是, 隔直电容过大会导致动态响应慢。因此, 建议将隔直电容的电压纹波保持在输入电压的 10% 左右。可得出隔直电容器的电压纹波为:

$$\Delta v_{Cb} \cong \frac{1}{2C_b} \times \left(\frac{D_{loss1}T_S \times I_{P1}}{2} + \frac{D_{loss2}T_S \times I_{P2}}{2} + \frac{(D - D_{loss1})T_S \times (I_{P1} + I_{P2})}{2} \right) \quad (27)$$

设计范例

电容的电压纹波为 30V 时, 利用等式 (27) 可得出隔直电容为:

$$C_{102} \cong \frac{1}{2\Delta v_{C102}} \times \left(\frac{D_{loss1}T_S \times I_{P1}}{2} + \frac{D_{loss2}T_S \times I_{P2}}{2} + \frac{(D - D_{loss1})T_S \times (I_{P1} + I_{P2})}{2} \right) = \frac{1}{2 \times 30} \times \left(\frac{0.039 \times 10\mu \times 2.1}{2} + \frac{0.06 \times 10\mu \times 3.47}{2} + \frac{(0.397 - 0.039) \times 10\mu \times (2.1 + 3.47)}{2} \right) = 190nF$$

因此, 我们选择的隔直电容为 220nF。

[步骤 8] 感测电阻

FSFA 系列的逐脉冲限流可以通过更改图 11 中的 R_{101} 调节。它由初级电流峰值确定。该值可在输入电压达到最大值时使用等式 (21) 确定。由于励磁电感存在纹波电流，因此初级电流的最大峰值出现在输入电压最大时。

设计范例

继续前面的示例，使用等式 (14) 计算最大输入电压和全负载条件下的占空比。

$$D_{@410V,100\%} = \frac{1 - \sqrt{1 - 4 \left(\frac{n(V_O + V_{SR})}{\alpha V_{in}} + \frac{I_O L_{lk}}{n V_{in} T_S} \right)}}{2}$$

$$= \frac{1 - \sqrt{1 - 4 \left(\frac{6.5 \cdot (12 + 0.3)}{600\mu / 620\mu \times 410} + \frac{30 \times 20\mu}{6.5 \times 410 \times 10\mu} \right)}}{2}$$

$$= 0.338.$$

然后，合并等式 (7)、(9)、(10) 和 (21) 可得出初级电流峰值为：

$$I_{P2} = \frac{I_{LO1}}{n} + I_m + \frac{\Delta i_m}{2}$$

$$= \frac{I_{LO1}}{n} + (1-D) \frac{I_{LO2}}{n} - D \frac{I_{LO1}}{n}$$

$$+ \frac{1}{2} \left(DT_S - \frac{I_O L_{lk}}{n(1-D)V_{in}} \right) \times \frac{(1-D)V_{in}}{L_m + L_{lk}}$$

$$= \frac{15}{6.5} + (1-0.338) \frac{15}{6.5} - 0.338 \cdot \frac{15}{6.5}$$

$$+ \frac{1}{2} \left(0.338 \times 10\mu - \frac{30 \times 20\mu}{6.5 \cdot (1-0.338) \cdot 410} \right) \times \frac{(1-0.338) \cdot 410}{600\mu + 20\mu}$$

$$= 3.72A$$

由于逐脉冲限流的内部阈值电压为 $-0.58V$ ，因此需要选择 0.1Ω 的检流电阻 R_{101} 。

【步骤 9】同步整流器

SR 上的电压应力的计算方式为：

$$V_{SR1} = \frac{DV_{in}}{n} \quad (28)$$

$$V_{SR2} = \frac{(1-D)V_{in}}{n} \quad (29)$$

对于驱动 SR 栅极的绕组，充电模式下输出电感的电压为：

$$V_{LO1} = \frac{(1-D)V_{in}}{n} - V_O \quad (30)$$

$$V_{LO2} = \frac{DV_{in}}{n} - V_O \quad (31)$$

设计范例

考虑每个 SR 的最坏情况，它们的电压应力为：

$$V_{Q101} = \frac{DV_{in}}{n} = \frac{0.5 \times 410}{6.5} = 32$$

$$V_{Q102} = \frac{(1-D)V_{in}}{n} = \frac{(1-0) \times 410}{6.5} = 64$$

考虑到电压振铃和过冲，两个 SR 都选择了 $8m\Omega$ 的 $R_{ds(on)}$ ，额定电压为 $100V$ 的 N 沟道功率 MOSFET HUF75652G3。

充电模式下输出电感两端的电压为：

$$V_{L201}^{\min} = \frac{(1-D_{@370V,100\%}) \cdot 370}{n} - V_O$$

$$= \frac{(1-0.458) \cdot 370}{6.5} - 12 = 19$$

$$V_{L201}^{\max} = \frac{(1-0) \cdot 410}{n} - V_O = \frac{410}{6.5} - 12 = 51$$

$$V_{L202}^{\min} = \frac{0 \times V_{in}}{n} - V_O = -12$$

$$V_{L202}^{\max} = \frac{D_{@370V,100\%} \times 370}{n} - V_O = \frac{0.458 \times 370}{6.5} - 12 = 14$$

为了保护 SR，栅极信号限制为 $\pm 20V$ 。栅极驱动器的输出电感器和绕组之间的匝比是：

$$\frac{N_3}{N_1} = 3$$

$$\frac{N_4}{N_2} = 1$$

【步骤 10】外部软启动

启动时，占空比开始缓慢上升，从而为变压器、电感和电容创建适当的工作条件。输出电容上的电压逐渐增加，从而顺畅地建立所需的输出电压。对于 FSFA 系列，工作频率设置为 100kHz 时，内部设置 $15ms$ 的软启动。此外，为了帮助软启动操作，我们在 R_T 引脚外部连接了一个电容和一个电阻，如图 11 所示。在接通电源之前，电容 C_{107} 完全处于放电状态。接通电源后， C_{107} 将逐步由流经 R_T 引脚的电流充电，工作频率由该电流确定。流经 R_T 引脚的电流与所连接电阻的总阻抗成反比。启动时的总阻抗低于正常操作时的总阻抗，因为 R_{107} 以并联方式添加到 R_{105} ，这意味着工作频率会从高值不断降低到标称值。最终， C_{107} 将充至 R_T 引脚电压，工作频率仅由 R_{105} 确定。

在 C_{107} 充电期间，工作频率比正常工作时更高。在非对称 PWM 半桥转换器中，开关周期包含充电期和转换期。能量不能在转换期传输至输出端。由于 DC 链路电

压施加到 V_{DL} 引脚，且主变压器的漏电感是固定的，因此，在高开关频率下，开关周期中的充电期更短。 C_{107} 充电后，开关频率将降低。这样，开关周期中的充电期将延长。将 SMPS 与内部软启动时间一同启动会有所帮助。

设计范例

在该设计示例中，我们分别为 C_{107} 和 R_{107} 选择了 2.2 μ F 和 12k Ω 。

4. 设计总结

图 13 和 14 显示了参考设计的完整原理图及其变压器配置。表 1 显示了该变压器的详细漆包线信息。表 2 描述了该变压器的电气特性。

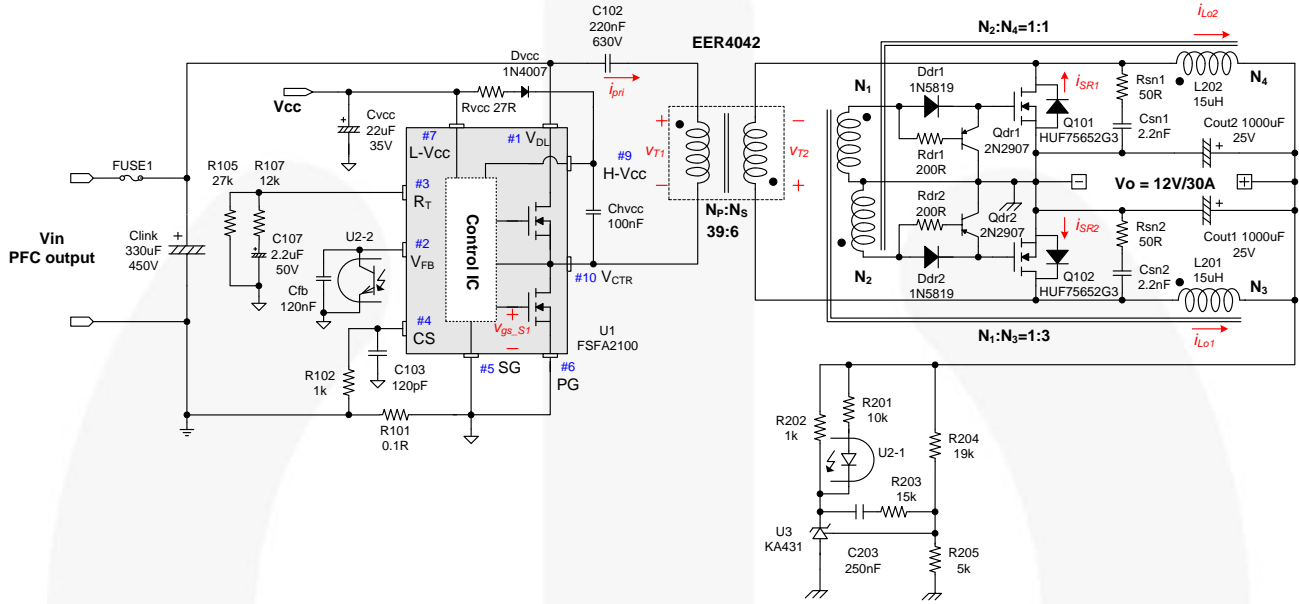


图 13. 参考设计的完整原理图（包含零件值）

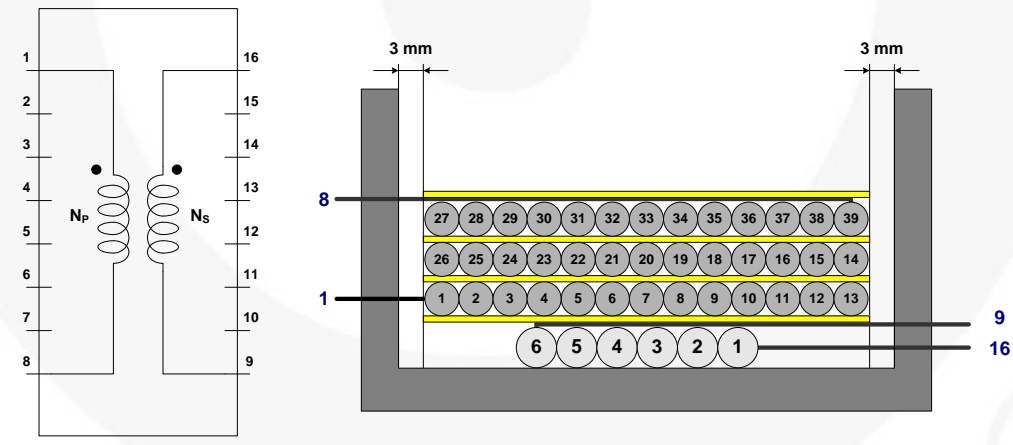


图 14. 参考设计的变压器结构

表 1. 变压器绕组规格

编号	绕组	引脚 (开始—结束)	绕线	匝数	绕线方式
2	绝缘胶带 (25um) 1T				
	N _P	1 → 8	利兹线 (AWG38×100 股) ⁽¹⁾	39 T	排绕
1	绝缘胶带 (25um) 1T				
	N _S	16 → 9	利兹线 (AWG36×250 股)	6 T	排绕

注意：

1. 应该在两层之间插入绝缘胶带 (25μm, 每层 1T)。

表 2. 变压器电气特征

	引脚	规格	备注
励磁电感 (L_m)	1-8	600 μH (typical) (600 μH ± 5%)	100 kHz, 1 V 所有其他引脚开路
漏电感 (L_{lk})	1-8	20 μH ± 10%	100 kHz, 1 V 所有其他引脚短接

5. 实验结果

图 15 和 16 显示了上一章中设计的转换器在标称输入和全负载条件下的实验波形。 S_1 的栅极信号、主变压器两端的初级和次级端电压以及初级电流如图 15 所示。这些波形，包括 ZVS 运行与理论分析相吻合。输出电感电流和 SR 的电流如图 16 所示。由于占空比和寄生分量，输出电感电流是不均衡的，这意味着平均励磁电流小于中心抽头式配置的励磁电流。^[1]

图 17 显示了 SR 栅极驱动器电路在全负载条件下的绕组电压。上方是图 6(b) 中描述的电感耦合的波形，下方是图 6(a) 中描述的变压器耦合的波形。从图 17 中可以看出，由于绕组电压在上方波形的关断转换处降低为负值，因此与变压器耦合情况相比，SR 能更加可靠、迅速果断地关断。图 17 显示了电感耦合情况中比变压器耦合情况更小的负极部分。更小的负极部分可以降低

低 SR 栅极驱动器电路的功率损耗。

图 18 显示了不同负载情况下的 ZVS 运行，以及低侧开关的漏极电压和栅极信号。按照上一章中的设计，转换器在负载低至 30% 的情况下仍表现为 ZVS 运行。

转换器的效率如图 19 所示，在额定负载为 20%、50% 和 100% 的情况下测得的效率分别为 93.7%、94.6% 和 93.1%，这里显示的是性能的低限，因而使用设计优良的 PFC 和 DC-DC 级能够达到 85 PLUS 规范要求。

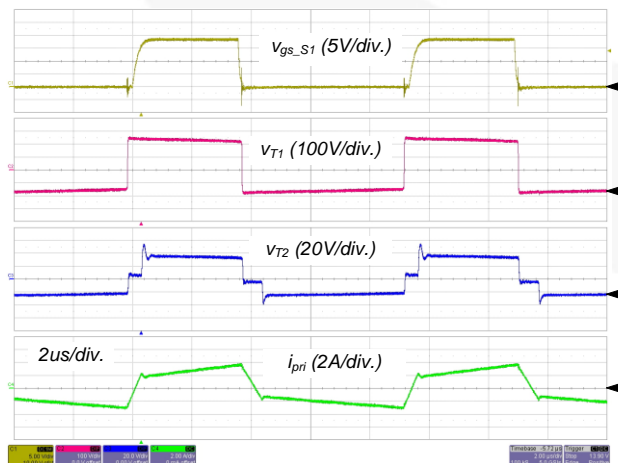


图 15. 实验波形

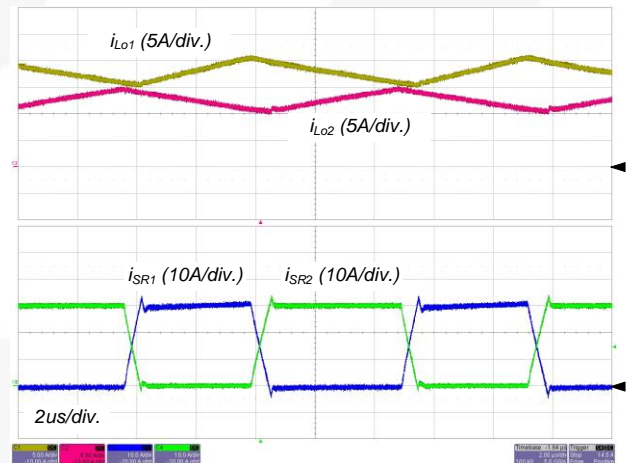


图 16. 次级端的波形

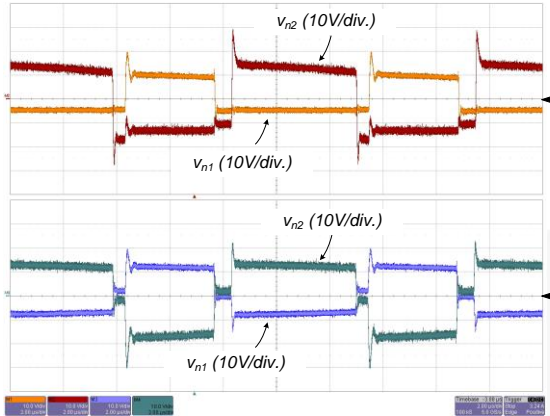


图 17. SR 栅极信号；上方波形使用输出电感；下方波形使用变压器

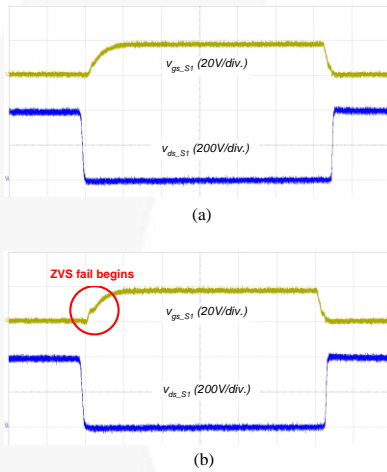


图 18. ZVS 验证；(a) 40% 负载时；(b) 30% 负载时

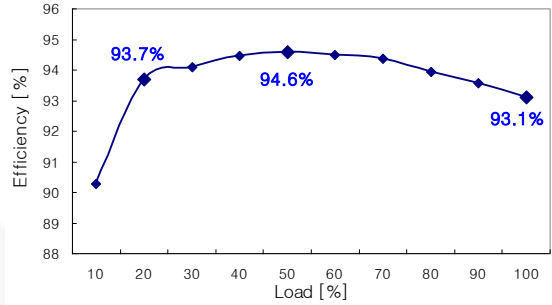


图 19. 设计的转换器的测量效率

6. 参考文献

- [1] Hong Mao, Songquan Deng, Yangyang wen, and Issa Batarseh, "Unified Steady-State Model and DC Analysis of Half-Bridge DC-DC Converters with Current Doubler Rectifier," APEC '04. Nineteenth Annual IEEE, Vol. 2, 2004, pp. 786-791.
- [2] Yu-Chieh Hung, Fu-San Shyu, Chih Jung Lin, and Yen-Shin Lai, "Design and Implementation of Symmetrical Half-Bridge DC-DC Converter", The Fifth International Conference on PEDS 2003. Vol. 1, Nov. 2003 pp. 338-342.
- [3] Panov, Y. and Jovanovic, M.M., "Design and Performance Evaluation of Low-Voltage / High-Current DC/DC On-board Modules," IEEE Transactions on Power Electronics, Vol. 16, Issue 1, Jan. 2001 pp. 26-33.

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative