

信念的跃进：在便携式应用中 转用微封装肖特基二极管

Todd Visconti, 双极晶体管及小信号二极管产品经理; Edwin Romero, 应用及营销工程师, 安森美半导体

DSN 元件占位面积小，功率密度高，表示分立元件不会严重影响空间有限的产品外壳内布线，且非常适合较低厚度的纤薄造型消费性电子设计，如智能手机。DSN 为业界指出了一条路线，创新的便携式设计能够长期沿此路线迈向未来。

肖特基二极管在手机及便携式游戏机等电池供电之手持电子装置中发挥数种重要作用。它们通常集成在为 LCD 屏幕背光及 LED 键盘供电的直流-直流 (DC-DC) 升压转换器中，亦能用于电池充电电路中的反向电流保护。随着在尺寸愈来愈小、重量愈来愈轻的产品外壳中集成更多功能的趋势持续，包括分立元件在内，最小尺寸的所有组成元件的需求也在不断加码。

采用传统表面贴装 (SMT) 封装的肖特基二极管 (如常用的 SOD-523 类型) 的占位面积、引脚间距及整体高度，并不足以应对最新一代便携式电子系统设计正在见证的空间限制问题。因此，原设备制造商 (OEM)

开发团队在寻求开发引人注目的新产品时受到了限制。微封装 (micro-packaging) 的出现，尽管仍未确定是否会大范围普及，似乎为业界提供了此问题的解决方案。

虽然采用微封装的分立元件能够提供明显优势，但产生的顾虑也不少。本文将探讨各种顾虑，并且审视更具前瞻思考性的半导体制造商们正在怎样致力缓解这些顾虑。

市场动力

我们如今身处的时代可以称作“智能手机时代”，领先手机制造商竞相发布功能日益丰富的新型号手机，以图在此利润丰厚之市场攫取一定份额。图 1 显示了智能手机出货量在整体手机市场所占比例正在如何扩大。此类产品具有更高的复杂度，但仍然必须“挤塞”在消费者已经习惯的相同或相差不多的形状因数中。智能手机使用更大尺寸的屏幕，需要提供高画质的多媒体内容，也为在何位置装设所需的所有元件增添了进一步的压力。新型号手机也得展现出比前几代手机更高的能效，即便在功能增多的情形下将电池使用时间延至最长。

元件封装之变化

近来，业界更加强调元件使用的

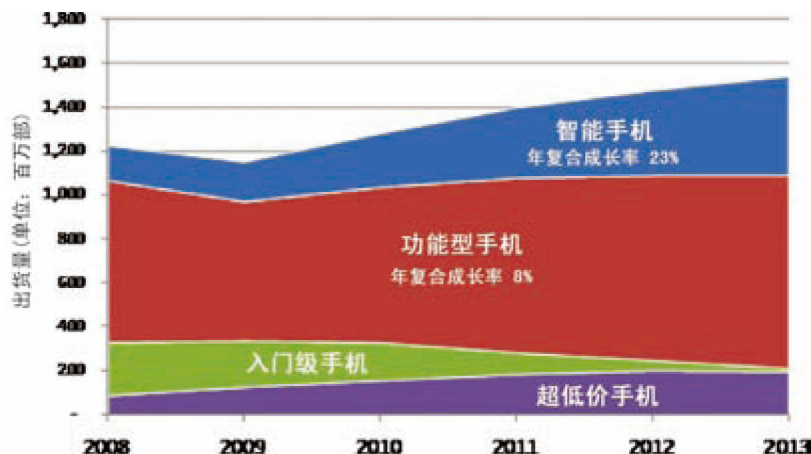


图1：2008年至2013年手机出货量[数据源：iSuppli]

封装技术，在过去则仅强调元件使用的工艺技术。半导体制造商已在此领域进行巨额投资，推出了配合大幅减小尺寸同时能够增强多方面性能指标的新颖途径。图2显示了功率半导体封装技术在过去几年取得的进步，其中鸥翼型(gull wing)及扁平引脚(flat lead)封装的元件正被占位面积及厚度小得多的芯片级封装(CSP)取代。

若比较 DSN2 0201 与 SOD-523 封装(见图3)，则双硅片无引脚(Dual Silicon No-lead, DSN)类型的封装尺寸要小86%。DSN是一种芯片级封装，使用与双扁平无引脚(Dual Flat No-lead, DFN)封装形式类似的可焊接底面金属触点。这些微型元件不仅节省空间，还须顾及它们支持的功率密度要大得多。DSN元件最大程度利用硅片可用面积，在类似尺寸封装元件提供更大的工作(active)面积。就给定电路板空间而言，与采用塑料封模(plastic molded)封装的产品相比，这就提供显著的性能优势(见图4)，降低了正向压降(V_f)，因而帮助提升电路能效。

与传统SMD焊盘相比，DSN元件建议使用的非焊罩定义型(Non Solder Masked Defined, NSMD)焊盘更为可取，因为它更易于定义及控制铜焊盘相对于焊罩开孔(opening)的位置及尺寸。这是因为铜蚀刻工艺拥有比焊盘工艺更严密的容限。NSMD焊盘也支持对焊锡圆角进行更方便的可视化检查。此外，DSN元件从裸片到印制电路板(PCB)的热路径越短，就支持耗散越多的热量，因而降低功耗及帮助延长产品的电池使用时间。最后，即使在RoHS准则已经有效实施经年的如今，电子元件仍然允许裸片粘接处(die

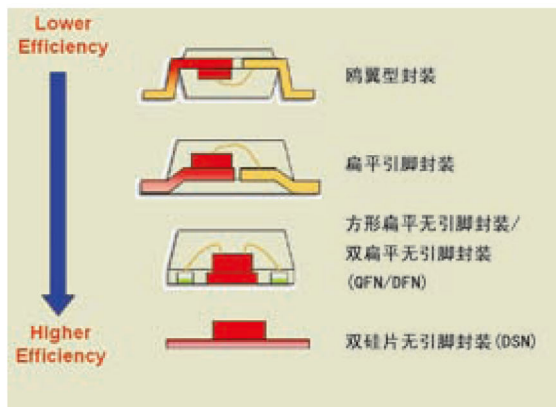


图2：分立元件封装技术之演进

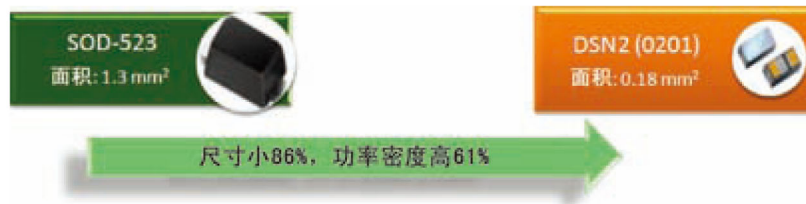


图3：DSN2 0201及SOD-523封装类型比较

attach)含铅(Pb)，但转向DSN等芯片级封装元件的举措，已经表示任何部位都不会有含铅材料，使上市的产品更加环保。

OEM藉转用微封装分立元件，将能够克服可能面临的空间约束问题，从而生产外形顺滑(sleek)、吸引且扩充了功能组合的便携设备。在便携式设计中配用微封装肖特基二极管的争议性似乎较强。只有能够克服芯片级元件预见的缺点，此种状况才会出现。

消除 DSN 元件的顾虑

那么，为何存在有关DSN元件的顾虑呢？这么说吧，原因有多种。过去，人们提出的疑问关乎此技术的可靠性(robustness)。目前只有为数不多的公司能够提供DSN方案，致使OEM不太乐意承诺选用，因为他

们担心无法拥有足够多的可能供应渠道，且担心跟某个特别半导体制造商维系得太过密切。这是消费领域的OEM通常极力避免的状况——万一终端产品需求骤升，他们履行订单的能力就会被某个组成元件的有限库存拖累。最后，肖特基二极管通常易受静电放电(ESD)影响，而使用芯片级封装通常会使此问题恶化。

像安森美半导体这样的半导体制造商巨额投资开发微封装技术，旨在提供拥有上述所有优势但不会使OEM必须在其他方面作出折衷的DSN分立元件。这表示安森美半导体能够提供像DSN2 0201肖特基系列这样的肖特基二极管，尺寸仅为0.6mm×0.3mm×0.3mm，提供低正向电压(V_f)或低泄漏电流(I_r)，并提供100mA及200mA规格的连

续电流。工作温度范围为 -40°C 至 $+125^{\circ}\text{C}$ ，热电阻为 $400^{\circ}\text{C}/\text{W}$ ， 25°C 环境温度时的总功耗为 312mW 。使用专有技术表示可以减轻 OEM 对关这些封装的脆弱性及易受 ESD 影响问题的顾虑。安森美半导体已经规定其 DSN 肖特基元件经受 1,000 次热循环 (-40°C 至 $+125^{\circ}\text{C}$) 而不会失效，彰显这些元件能够用于哪怕是最严格的环境。这些元件也已经受严格的裸片级和电路板级剪切强度 (shear strength) 测试，以此保证它们能够经受客户生产线中可能会出现预料之外的机械应力。此外，这些元件还经受了 1 类湿敏等级 (Moisture Sensitivity Level, MSL) 测试，显示它们对大气湿度不敏感。此类二极管的 ESD 特性超过了人体模型 (HBM) 3B 级和机器模型 C 级，均是业界定义的最高标准。由于 DSN 封装的尺寸完全兼容于 DFN 封装，OEM 也完全没有维系于单个供货商的风险，有效地为 OEM 提供了他们如此重视的第二供货源。

总而言之，DSN 为业界指出了一条路线，创新的便携式设计能够长期沿此路线迈向未来。DSN 技术配合增强热性能，因为硅片的利用程度更高，使元件与 PCB 之间的接触更为紧密，整体能效更高。DSN 元件的小占位面积及更高的功率密度，表示分立元件对整体 PCB 面积预算仅有极小影响，并不会严重影响空间受限之产品外壳内的布线。不仅如此，只要电路板可用面积减小，这些元件的低厚度及小占位面积就非常适合较低厚度的纤薄造型消费性电子设计，如智能手机。某些半导体制造商已经取得的进展使 DSN 极具吸引力，而基于此外形因数的元件如今被指定用于便携式电子产品的机会要高得多。

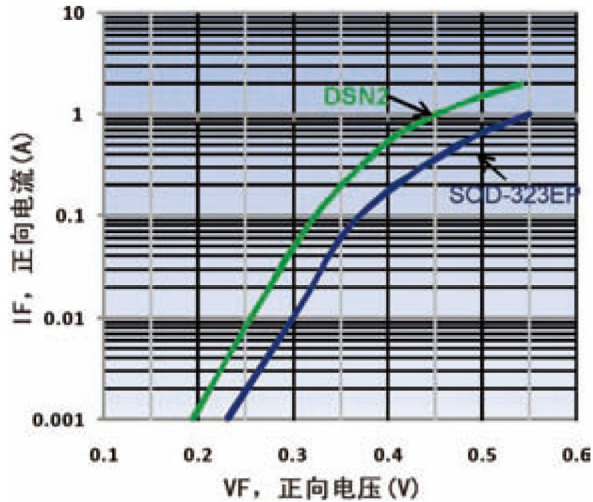


图4：DSN封装之性能优势

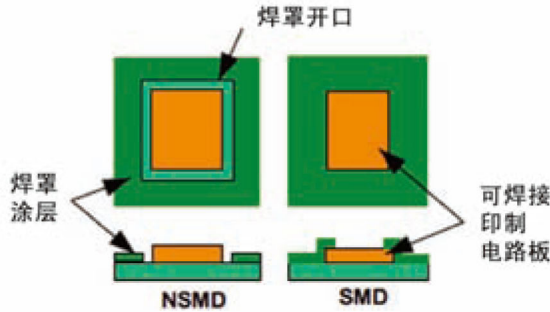


图5：NSMD及SMD焊盘比较

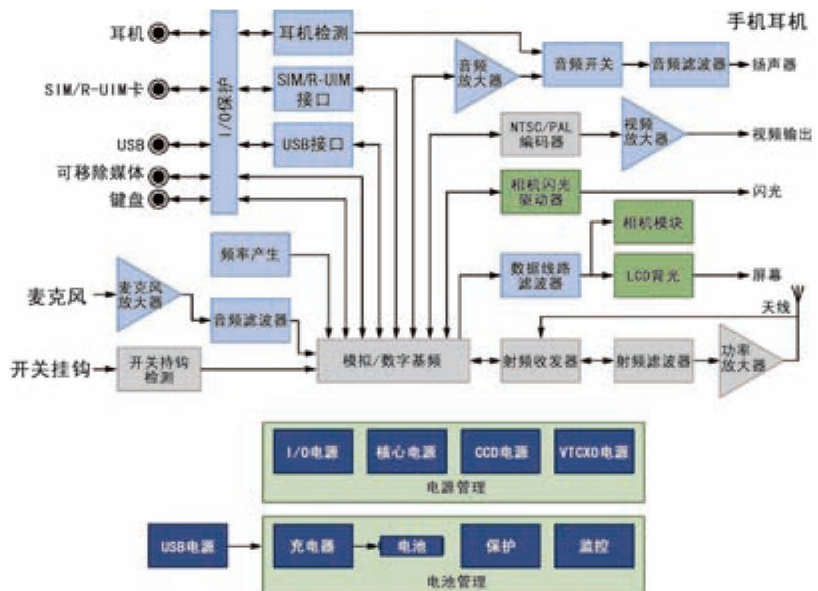


图6：微封装分立元件在现代手机中的应用