

최신 ASIC 설계 트렌드

ASIC(Application Specific Integrated Circuit, 주문형 반도체) 개발을 검토할 때에는 칩이 시스템과 최적화되도록 동작해야 하고 비용 및 개발 기간이 최소화할 수 있어야 하므로 고려사항이 많다. 본고에서는 ASIC 개발 시 고려사항에 대해 자세히 알아본다.

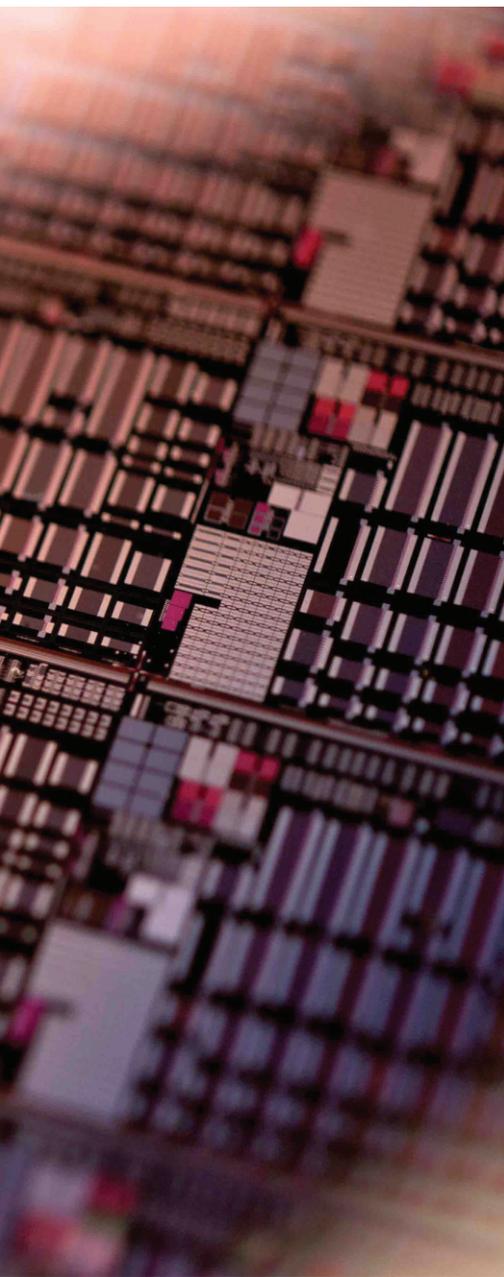
글 | 로버트 트로이(Robert Troy)
선임 연구 & 개발 매니저
온세미컨덕터

지난 10년 동안 다양한 산업 분야에서 광범위하게 걸쳐있는 대다수 OEM들은 점차 ASIC을 이용하기보다 규격화된 범용 반도체를 이용하려는 움직임을 보여왔다. 이유는 전반적으로 비용을 감소시키고 엔지니어링 자원을 줄일 수 있을 것으로 판단했기 때문이다. 하지만 실제 그런 일은 일어나지

않았다. 최근 3~4년 동안 이 회사들은 디자인팀을 강화해 지속해서 ASIC 중심의 시스템 설계 접근법을 고수하며 치열해지는 시장 경쟁에서 독보적인 차별화를 가능하게 했다. 이는 ASIC 환경이 지각변동을 겪는 중이며 OEM도 당연히 대응해야 하는 것을 입증하는 것이기도 하다.

ASIC 개발 시, 고려사항

일반적으로 ASIC을 구현하는 데 고려할 항목은 성능과 전력, 칩 크기, 칩 가격, 기능성, 개발비(NRE) 및 시장 진입 시기 등이 있다. 이 중 하나의 항목을 강화하기 위해 여러 가지 상호보완적인(trade-off) 사항을 고려해야 한다. 하지만 고객이 어떤 ASIC의 특



정 항목을 강화하고자 한다면 일부 다른 항목의 희생이 따라야 한다. 예를 들어 휴대용 소비자 제품 설계는 최종 제품의 배터리 수명을 연장하기 위해서 ASIC의 소비 전력을 가능한 낮게 유지해야 한다. 또한 공간적인 제약 사항들도 고려해야만 한다. 만약 이 두 가지 요구가 적절히 충족되더라도 그

외에 구현하려는 기능이 절충돼야 하며 적절한 ASIC의 동작 속도를 고려해야 하는 경우도 있다.

비록 프로그래머블 로직(programmable logic)이 표준 셀(cell)의 대체 기술로 활용되고 있지만, 현실적으로 FPGA는 ASIC만이 할 수 있는 기능을 모두 수행할 수 없다. FPGA는 설계를 변경할 수 있다는 점에서 유연성을 가져 프로토타입의 하드웨어나 소프트웨어용 개발 툴 개발 과정에서 혹은 나중에 최종 제품을 개조할 필요가 있을 때 사용될 수 있다. 하지만 ASIC에서 가능한 최적화 작업을 진행할 때에는 FPGA가 경쟁력을 가질 수 없다.

FPGA vs ASIC

엔지니어가 FPGA 방식으로 제품을 설계할 경우에는 FPGA 시리즈 내에 있는 다른 칩의 크기 및 참조표(look-up table) 숫자 등에 제약을 받는다. 하지만 ASIC을 사용하면 상황은 완전히 달라져 시스템 설계자가 매우 효과적으로 빈 캔버스를 보유하는 셈이 된다. 제품 설계에는 보드 공간 활용과 전력 예산, 작동 속도 등 처리해야 할 여러 항목이 존재하는 데 이 중 어떤 것이 최우선 사항인지도 결정해야 한다. 물론 대부분의 시스템 설계자는 그 모든 것이 단번에 결정되길 원한다. 이 경우 컨설팅이 반드시 필요하다.

예전에는 ASIC을 설계 및 실행하는데 시스템 설계자와 이를 수행하는 담당자들 사이의 의사소통이 별로 필요치 않았다. 하지만 최근에는 설계의 복잡성과 시간, 비용 제약 그리고 성능 수요 등의 여러 조건으로 서로 많은 커

뮤니케이션이 오가야 한다. 즉 설계의 초기 단계에서 관련 당사자들 사이에 상세한 토론이 있어야만 한다. ASIC 개발에 막대한 영향을 미치는 공정 기술의 선택과 이 칩에서 구현할 수 있는 기능 등에 대한 토론이 필요하다는 것이다. 이는 곧 고객들이 원하는 기능이 무엇인지 알아야 하며 그들의 기대치도 조정되어야 함을 뜻한다. 그래야 제품 개발의 프로젝트가 일정대로 완료되어 비싼 재검정 작업(re-spin)도 피할 수 있다.

각종 기술 표준으로 쟁점 사안 해소

시스템 설계자들은 시스템의 상호 연결성과 프로세서, 서브-시스템 및 외부 인터페이스를 정의하기 위해 각종 기술 표준을 채택해 ASIC 구현에 영향을 미치는 쟁점 사안을 해소하고 있다. 공통 인터커넥트 버스를 공유하는 프로세서 및 서브-시스템은 하나의 소자로부터 다음 소자로의 코드 이동을 가능케 한다.

시스템 설계자는 검증 가능한 표준과 고속 상호연결 프로토콜을 준수하는 IP 블록(PCI Express, 이더넷 혹은 MIPI 등)을 이용해 표준 물리적 인터페이스 및 컨트롤러 블록을 활용할 수 있고 일단 ASIC이 만들어지면 호환성이 쟁점 사안이 아니라는 사실을 알게 된다. 또한 다수의 고대역 메모리 인터페이스 표준을 이전에 다른 소자에서 검증됐던 다른 인터페이스와 함께 설계 범위 내에서 이용할 수도 있다. 이 같은 표준을 적용하면 ASIC 설계에 입증된 IP 블록을 계속 재사용하게 되

며 기술적이나 재무적으로 프로젝트에 악영향을 미치는 오류의 위험성이 완화된다. 고객들은 종종 ASIC으로 구현하려고 하는 기능을 뛰어넘어 과도한 요청을 하기도 한다. 이들은 적절한 수준 이상의 ASIC이 생각보다 빨리 개발될 수 있거나 좀 여유로운 개발비(NRE)로 작업할 수 있다고 판단하면 ARM Cortex A 제품군 및 PowerPC460과 같은 고성능 프로세서 코어 혹은 USB3.0과 같은 고속 시리얼 인터페이스를 추가해 달라고 요청하기도 한다.

ASIC 설계 흐름

최근의 시스템 아키텍트와 설계자들은 몇 가지 난해한 선택을 해야만 한다. 일반적으로 말하면 이들은 모든 실행 업무를 수행하고 제조와 조립 및 검증 흐름을 스스로 관리하기 위해 의사 결정을 하거나 시스템 요건을 충족하기 위해 소규모 디자인 하우스 혹은 파운드리 하우스를 별도로 운영할 수 있다. 비록 후자의 경우가 반드시 필수적이지 않지만, 현실적으로 볼 때 어떤 장애 요소가 발생하면 투자가 낭비되는 꼴이므로 여전히 시스템 설계자들은 패키지 및 검증뿐만 아니라 설계 흐름을 감독해야 한다.

OEM들은 디자인 하우스와 파운드리를 연결하거나 자체적인 엔지니어링 직원을 활용해 작업을 수행하는 것의 대안으로 ASIC 반도체 업체와 파트너십을 맺기도 한다. 비록 이러한 서비스를 모두 제공하는 반도체 회사의 수가 최근에 더욱 줄었지만, 포괄적인 ASIC 구현 서비스를 제공하는 회사는



여전히 존재하고 있다. OEM은 이런 방법을 선택함으로써 각기 다른 공정 기술을 보유한 반도체 제조업체/벤더들과의 협력을 통해 훨씬 많은 이익을 얻을 수 있다. 이를 통해 전반적인 시스템 성능을 강화하려면 어떤 특정 IP 블록이 잘 작동하는지 알게 될 뿐만 아니라 특정 애플리케이션을 위해 어떤 회사가 가장 적합한지도 취사선택을 하게 된다. 예를 들어 이전의 설계 프로젝트와 관련해 특정한 공정 기술을 이용하는 ASIC 설계에 상호 연계 기능을 추가할 때 일부 MAC 및 PHY IP 블록을 치환하는 것이 성공적이라는 사실을 알게 되기도 한다. 비록 ASIC이 다른 IC 솔루션보다 더 높은 애플리케이션 보안성을 제공하지만, 이의 위조에 관한 우려도 점차 커지는 추세이다. 따라서 OEM들은 이 솔루션의 잠재적인 상업적 충격도 고려해야 하므로 이러한 위험성에 대한 안전장치를

지닌 회사와 협력하고자 하는 경향이 더욱 커지고 있다.

결론

사업성 및 기술과 관련한 여러 가지 압력은 OEM들로 하여금 ASIC을 채택하는 새로운 시스템 설계에 있어서 근본적인 전략을 지속하여 수정하게끔 했다. 온세미컨덕터는 변모하는 ASIC 시장에서 자체적인 팹 라인과 관련된 파운드리 서비스 협력사와의 최첨단 반도체 기술을 활용해 고객에게 ASIC 구현 및 반도체 제조 전문 지식을 제공한다. 또한 고객을 숙달된 IP 전문팀에 연결하는 역량도 보유하여 시스템 설계자들이 성능과 전력, 비용, 기능성 등 상호보완적인 사항을 다룰 때 정확한 정보를 바탕으로 의사 결정을 하게 한다. 이는 곧 특정 기능을 자신이 설계한 대로 동작하도록 최대한 최적화함을 의미하는 것이다. **ES**